

3상 전류평형 제어기술 알고리즘 개발

천영식, 성형수*, 원화재, 한정훈
한전기공(주)

A Development of 3 Phase Current Balance Control Algorithm

Y.S. Cheon, H.S. Seong, H.J. Won, J.H. Han
Korea Plant Service & Engineering Co. Ltd

Abstract - The power semiconductor is widely used in the power plant or industrial field because of generalization and enlargement. It has been controlled and operated according to its own control method. Especially, in case of Power plant, it plays a major role in AVR(Automatic Voltage Regulator) or electro chlorination control circuits. Generally, they used in Analog control system at above field. But each SCR current value is different because of load unbalance or switching characteristic variations, it may cause power plant unit trip or system disorder according to SCR element burn out or bad operating condition. Therefore, in this paper a development of 3 phase current balance control algorithm is described. it gets over the past analog control system limit, controls SCR gate firing angle for 3 phase current balance.

전류 방향과 반대가 된다. 이 때 접합부위 주위에 전계 ϵ 는 그림 1에서와 같이 열평형상태의 공핍층인 W지역이 발생하며 W지역에서 전위차 V_0 가 존재한다.

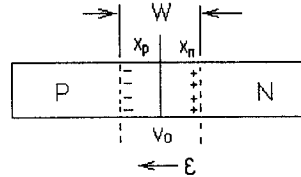


그림 1 열평형상태의 P-N 접합

이것은 외부에서 전압이 인가되지 않는 상태이므로 역방향전압을 걸었을 때, 즉 N영역에 비하여 P영역에 더 낮은 전압을 가해주면 에너지 장벽의 높이가 열평형 상태에서 보다 더 높아지게 되고 이 장벽에 갇혀 전류가 흐를 수 없다. 그러나 공간전하층 내부에서 전자는 N영역으로 끌려가기 때문에 누설전류가 흐르게 된다. 또한 다이오드에 역방향의 바이어스가 걸리면 공핍층이 더욱 넓어지게 된다. 외부에서 인가되는 전압의 변화 ΔV 에 따라 공간 전하층의 폭이 변하는 것은 그 속에 심어진 전하량이 ΔQ_d 만큼 변한다는 것을 의미하고 따라서 이 PN접합이 캐패시터 역할을 하게 된다. 이와 같이 접합부위에서의 공간전하층과 결부된 접합정전용량 (depletion electrostatic capacitance)의 값은 단위 면적당의 캐패시턴스 값을 나타낸다.

$$C_j = \left| \frac{\Delta Q_d}{\Delta V_R} \right|$$

Q_d 는 그림1에서 x_p 와 x_n 의 단위면적당 전하량이고 V_R 는 PN접합의 역방향 전압이다. 여기서 ΔQ_d 는 인가된 전압에 따라 변화하는 성분만을 의미한다.

PN접합을 넘어 온 소수캐리어 농도는 인가전압의 함수로서 크게 변하며 캐리어는 +q 또는 -q의 전하를 띠고 있으므로 인가전압의 변화에 따라 과잉 캐리어에 의한 전하량이 변하는 캐패시턴스가 있다.

$$C_{diff} = \left| \frac{\Delta Q}{\Delta V} \right|$$

이 값은 접합정전용량이 캐리어 제거후 남아있는 이동할 수 없는 이온에 의한 캐패시턴스와 달리 캐리어가 확산되어 상대편으로 넘어가서 생긴 정전용량이므로 확산정전용량이다. 또 공핍층 구간에서도 콘덕턴스가 존재하므로 소신호 교류저항이 있어서 PN접합부는 그림 2와 같이 모델화 할 수 있다.

SCR은 PNP의 4층 구조를 가지고 있는 PN접합구조이다. P형 영역의 바깥쪽에 양극(Anode) 단자 A와

1. 서 론

현대 산업사회에서 전력용 반도체는 대중화 및 확대 보급으로 인해 산업설비나 발전설비에 설치되어 운전되고 있다. 전력용 반도체중에서 특히 대전력 SCR(실리콘제어 정류기)은 그 활용도가 높으며 각 설비별로 제어 기술이 적용되어 동작되고 있다.

발전설비의 경우 발전기 제어회로에 중요한 부분을 차지하고있는 AVR(자동전압조정기)이나 해수 전해설비의 제어회로는 대부분 아날로그 제어방식이 적용되고 있다. 그러나 SCR의 경우 부하불균형이나 스위칭 특성 변화로 인해 분담 전류량이 달라지게 되고 운전환경에 따라 소자의 소손이나 설비고장으로 인한 발전 정지등의 지장을 초래하게 된다.

그래서 본 논문에서는 3상 전류의 불평형으로 인한 문제점을 해결하기 위해 SCR의 Gate Firing 위상각을 제어한 실험 결과를 통해 3상 전류평형 제어기술 알고리즘을 개발하였다.

2. 본 론

2.1 반도체의 P-N 접합 및 SCR 구조

N형 반도체는 다수 캐리어인 전자와 소수 캐리어인 Hole이 있고 P형 반도체는 다수 캐리어인 Hole과 소수 캐리어인 전자가 있다. 이 두 반도체의 접합영역에서는 캐리어의 확산이 발생한다. N측에서 P으로 확산되는 전자는 N형 반도체내에 Donor 이온(+)으로 남게 되고 N측으로 확산하는 Hole은 P형 반도체내에 Acceptor 이온(-)을 남기게 되므로 접합의 N측 근처에 (+)공간 전하와 P측 근처에 (-)공간전하가 형성된다. 전계는 (+)전하에서 (-)전하방향으로 놓이게 되고 캐리어 확산

N형 영역의 바깥쪽에 음극(Cathode) 단자 K를 가지는 구조로서 기본구조와 일반적인 회로 기호는 그림 2와 같다.

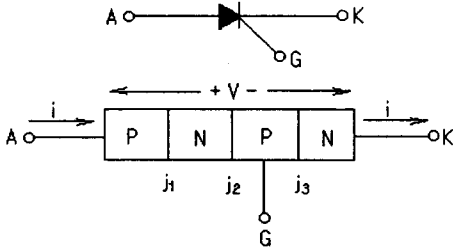


그림 2 SCR의 구조 및 기호

양극에서부터 음극으로 접합을 j_1, j_2, j_3 라 하면 양극을 음극에 대하여 양으로 바이어스할 때 이 소자가 순바이어스 되는데 이때 접합 j_1, j_3 는 순방향이 되고 j_2 는 역방향이 되어 j_2 의 공간전하층에 의해 접합부위에서 접합정전용량을 나타내게 되며, 역바이어스를 인가할 때 SCR의 접합 j_1, j_3 는 역방향이 되고 j_2 는 순방향이 되며 j_1, j_3 의 공간전하층에 의해 접합부위에서 정전용량과 저항을 나타낸다.

2.2 SCR의 특성

SCR의 트리거 신호의 전원은 SCR 특성과 부하 및 전원의 성질에 따라서 게이트정격을 넘지 않는 적당한 게이트전류와 전압을 공급해야 한다. 트리거 전원의 임피던스, 트리거 신호의 발생시점과 신호폭, OFF일 때의 조건 등이 중요한 설계요소가 되며 그림 3을 참조하여 게이트 트리거 과정에 대해 설명한다. 직류게이트 전류를 서서히 증가시킨 경우의 스위치 동작은 먼저 대칭적인 트랜지스터의 동작으로부터 시작되고 애노우드 전류는 게이트 전류에 비례해서 증가한다. 애노우드 전압이 (+)인 경우 애노우드 전류는 전자사태의 모양으로 급격히 증가하는 점까지는 비교적 애노우드 전압의 영향을 받지 않는다.

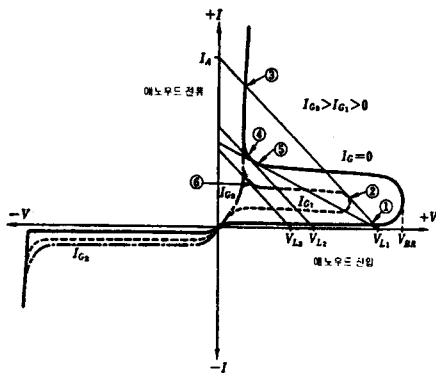


그림 3. SCR의 특성

이 점에서 다이리스터의 소신호 임피던스(dV/dI)는 빠르기는 하지만 비교적 완만하게 높은 정(+)의 저항으로부터 '0'저항으로 변화해가도 다시 전압의 감소를 수반하면서 전류가 증가함에 따라 부(-)의 저항이 증가해간다. 부성저항영역은 2개의 트랜지스터가 포화상태에 이를 때까지 계속되며 임피던스는 완만하게 (-)에서 0으로

로, 그리고 (+)의 저항으로 반전해간다. 트리거를 위한 조건은 게이트전류 이외에 애노우드 회로의 임피던스의 크기와 공급전압에 의해서도 좌우된다. 따라서 SCR을 트리거 하려면 보다 큰 게이트 전류 I_{G2} 를 필요로 한다. 그러나 게이트 신호를 I_{G1} 이하로 내리면 OFF 상태로 되돌아가므로 SCR은 실제로 ON 상태로 래칭 되어 있다고 할 수는 없다. 래칭 전류는 적어도 유지전류와 같든가 또는 저전류의 도통이 불균일한 영역에서 일어나기 때문에 보다 높은 값으로 된다. 이와 같이 다이리스터의 트리거는 애노우드와 게이트 양쪽의 조건에 의해서 결정된다.

2.2 3상 전류평형 알고리즘 개발

3상 전류의 불평형에 대해 SCR의 Gate firing 위상각을 제어하여 3상 전류를 평형으로 유지시키기 위한 정밀제어를 DSP를 사용하여 개발한 3상 전류평형 제어 기술 적용장치의 전체 구성도는 그림4와 같다.

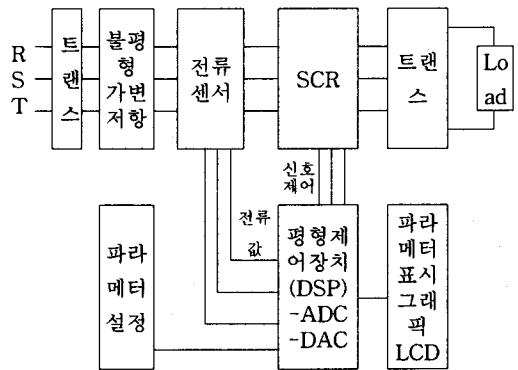


그림 4 3상 전류평형 제어장치 구성도

그림4 에서 3상 전류 평형 제어 장치는 입력 신호로 실 계통의 3상 전류신호를 입력한다. 이 신호를 1차 트랜스를 통하여 전압을 다운 시켜서 3상 신호의 전압, 위상, 주파수를 일치시킨다. 이 일치된 신호를 전류평형 제어장치를 통하여 SCR의 GATE를 제어하여 평형화된 전류를 2차 트랜스를 거쳐서 부하에 일정한 전류를 보내 준다.

만일 이들 조건 중에서 한가지라도 만족하지 않는다면 평형제어 장치는 이를 보상하기 위한 가변 신호를 SCR에 출력하고 변환된 3상 출력을 가지고 다시 평형 여부를 판단한다. 이 과정은 평형화 조건이 만족할 때까지 반복되며 만일 평형화 조건이 만족하게 되면 보다 좋은 조건의 평형화 조건을 만족될 때까지 계속적으로 수행한다.

표 1. 전류평형 요구조건

평형화 조건	주파수 (Hz)	전류(A)
기준값	60.0	1.41
기준값에 대한 오차	0.0	0.1

실험을 통하여 R상의 전류를 증가/감소 변화시키면 S 상의 전류도 증가/감소의 형태로 연동하여 변화하고 S 상의 전류를 증가/감소 가변시키면 T상의 전류도 증가/감소 변화하고 T상의 전류를 증가/감소 가변시키면 R 상의 전류가 증가/감소 연동하여 상회전에 따라 변화한다. 만약 R 상의 전류가 변화하면 S 상의 전류의 값도 변화하므로 R, S상의 위상 (Phase Angle)을 둘 다 제어

하여야 한다. 이와 같은 실험을 토대로 개발한 그림 5는 전류평형 제어기술 알고리즘의 플로우차트 이다.

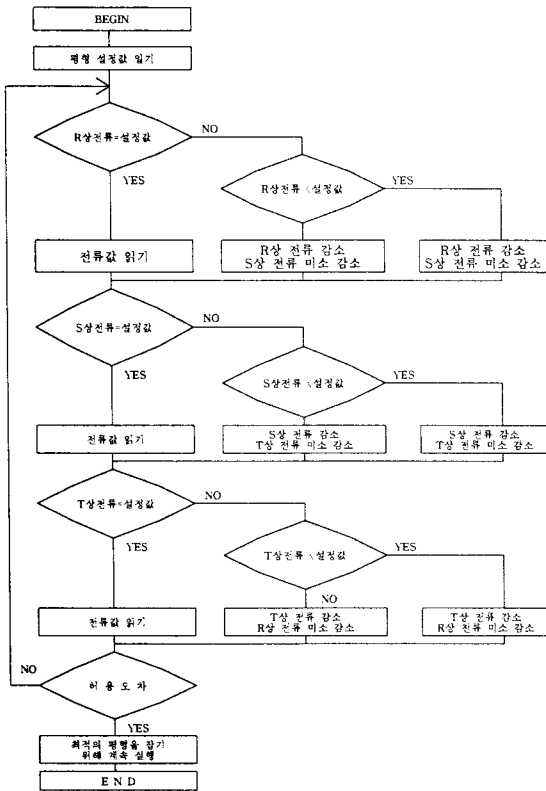


그림 5 전류평형 제어기술 알고리즘

표 2. 전류평형장치 실험결과

실험조건 : R상 offset 저항(5Ω) 인가 평형 설정값 : 1.41A			
Step	R상 전류	S상 전류	T상 전류
1	1.28	1.38	1.30
2	1.34	1.38	1.33
3	1.36	1.38	1.34
4	1.37	1.36	1.36
5	1.38	1.38	1.37
6	1.37	1.37	1.39
7	1.38	1.38	1.39
8	1.39	1.40	1.40
9	1.40	1.41	1.41
10	1.40	1.41	1.41

먼저 평형 설정값을 읽어서 R상의 전류를 측정하고 이 측정된 값이 평형 설정값과 비교하여 R상의 전류값이 평형 설정값 보다 작을 경우 R상의 전류값을 증가하면서 S상의 전류 값도 미소 증가하여 조정한다.

이와 같은 방법으로 S, T상도 설정치로 조정한다. 3상이 불평형에서 평형상태에 도달하였어도 전류평형 제어장치는 계속적으로 신호 전류의 최적의 평형값을 추적하여 출력을 내보냈다.

표2는 전류평형 알고리즘을 실험장치에 적용한 전류평형 실험결과이다. 각 단계별로 인위적 불평형을 인가한 후부터 평형상태로 도달되는 과정을 나타냈으며 만족스러운 평형 결과를 얻었다.

3. 결 론

본 논문에서는 중요 산업설비 및 발전설비에서 특히 운전경력이 오래된 노후설비에서 흔히 발생하는 3상 전류의 불평형에 대해 실험을 통해 알고리즘을 개발하였다.

이와 같은 3상 전류 평형제어기술은 3상 전류 불평형으로 인한 각 전력용 반도체 SCR의 분담전류의 과다로 설비고장, 소자 및 구동회로 소손등으로 설비 운전 에 지장을 초래하지 않게 되는 효과가 있다.

또한 제어방식의 파라미터를 기준으로 3상의 불평형 전류를 인식하고 이를 자동 보상하여 3상의 전류가 불평형시 자동으로 대 전력 SCR 각각의 게이트 트리거 타이밍을 조정하여 불평형 전류를 평형으로 조정하며 설정치에 맞추는 디지털 신호처리 알고리즘을 개발하고 이를 프로그램으로 구현하였다.

DSP를 이용하여 각종 DATA를 취득하여 분석하는 기법과 DATA의 신뢰성과 운용의 편리성을 확인 할 수 있었으며 향후 DSP를 이용한 신호처리 기법을 응용하여 DATA를 분석하고 Upgrade의 기술을 습득하였다 아울러 본 연구를 통하여 취득한 제어기술은 향후 정밀급 신호처리 응용 분야에 확대 적용 및 기존 아날로그 형태의 노후설비를 디지털화 하여 교체하는데 기반기술 로써 제공되리라 예상된다.

(참 고 문 헌)

- [1] DAVID K. FERRY, "Physical Electronics", ADDISON-WESLEY Publishing Company, pp. 159 - P200, 1971
- [2] JASPRIT SINGH, "Semiconductor Devices", McGRAW-HILL, pp. 150 - 248, 1994
- [3] DAVID FINNEY, "The Power Thyristor and Its Applications", McGRAW-HILL, pp. 3 - 17, 1980
- [4] BEN G. STREETMAN, "Solid State Electronic Devices", PRENTICE-HALL, pp. 126 - 203, 1980
- [5] General Electric, "SCR Manual", 가남사, pp. 395 - 410, 1988
- [6] 박병철, 이택중, 이근영, 정강민, "전자공학개론", 신성, pp. 26 - 54, 1987
- [7] 김원찬, "반도체 소자의 이해", 대영사, pp. 172 - 218, 1999
- [8] 한병성, 이현수, 박성진, "반도체 공학", 동일출판사, pp. 173 - 200, 1999