

수용가용 전력전자방식 전력품질 보상장치를 위한 DSP 보드 구현

임수생\*, 이은웅\*, 김성현\*\*, 손홍관\*\*\*, 정중호\*, 조현길\*  
 충남대\*, 천안공대\*\*, 한국전기연구원\*\*\*

The Realization of DSP Board for Customer's Power Quality Improvement System by Power-Electronics Device

Stewart Lim\*, Eun-Woong Lee\*, Sung-Heon Kim\*\*, H.K. Sohn\*\*\*, J.H. Jeong\*, H.K. Cho\*,  
 Chungnam Nat'l Univ.\*, ONTO\*\*, KERI\*\*\*

**Abstract** - Digital signal processors(DSP) are widely used in modern power conversion devices, ac motor drives. However, generating pulse-width modulation(PWM) gating signals requires so high sampling rates that most computation resources of the DSP must be devoted to generating them. This paper presents an ASIC realization of 2 channel space-vector PWM(SVPWM). The developed DSP(ECLDSP) board can transmit gating signals to 2 converter/inverter and control them. ECLDSP board is used for control the various kinds of power-quality improvement systems.

1. 서 론

보상전압/전류를 전원에 투입하는 장치로써 전력품질 보상 구현에서 가장 중요한 역할을 수행하는 PWM 컨버터는 그동안 다양한 PWM 방식, 제어방식, 구현 기술 등이 개발되어 왔다 [1]. 이런 PWM 방식은 아날로그 회로 방식이나 마이크로프로세서 소프트웨어제어 방식에 의해 구현되어 있다. 하지만, PWM 게이팅신호 발생부와 전류제어루프는 넓은 대역폭 성능을 얻으려면 높은 샘플링을 요구한다. 따라서, DSP는 대부분 연산시간을 PWM 신호를 만들거나 전류제어 알고리즘을 구현하는데 쓰이므로 다른 제어루프나 기능을 수행하는 데에는 한정된 제한만이 남게 된다[2].

최근 ASIC 기술이 전동기 구동장치 또는 전력변환장치에 이용되기 시작하였다 [3]. PWM구현에 ASIC을 사용함으로써 하드웨어/소프트웨어의 설계를 간략화할 수 있고 DSP의 계산 부하를 대폭 감소시킬 수 있다.

2채널의 공간벡터 PWM구현이 가능한 전력제어용 IC를 전력품질 보상장치용 DSP보드(Energy Conversion Lab's DSP : ECLDSP)에 내장하였다. 따라서 ECLDSP는 실시간 전력품질 검출 및 진단, 보다 빠른 전력품질 보상 기준 연산, 고성능 전력제어등에 보다 많은 리소스(resource)를 가질 수 있게 되었다.

그리고, 병렬형, 직렬형, 일체형 등 전력전자방식의 전력품질 보상장치에 적용이 가능하도록 ECLDSP를 앞으로 확장하고 고성능화가 가능하도록 설계·제작하였다.

2. 전력품질 보상장치용 DSP 보드

2.1 DSP보드 설계

그림 1의 ECLDSP 보드는 전력품질 검출·진단부, 아날로그 모니터링, 전류제어기, 보상기준 연산부 등을 수행하기 위해 많은 벡터연산과 외부입출력을 수행할 수 있도록 설계하였고 그 주요 제원은 표 1과 같다. ECLDSP보드는 DSP부, 메모리부, 직·병렬 통신부,

AD/DA변환부, 공간벡터 PWM ASIC으로 구성된다. DSP는 1초당 5천만번의 부동소수점연산이 가능한 Texas Instruments사의 TMS320C31을 사용하였다 [4]. 메모리부는 프로그램과 데이터를 저장하기 위한 32비트의 256K SRAM과 제어프로그램을 업로딩(uploading)하는 8비트의 128K ROM 및 제어파라미터 등을 저장하기 위한 8비트의 2K EEPROM로 구성된다. 직·병렬통신부는 2개의 RS232를 통신제어용 컴퓨터 및 계측장비와 직렬통신이 가능하고 2개의 병렬통신은 LCD 구동과 PLC제어에 사용된다.

Table 1. Spec. of ECLDSP board

Devices		features
DSP	Instruction cycle	40ns
	MOPS	275
	MFLOPS	50
	MIPS	25
SRAM	K6R4016	256KWords
ROM	27C1001	128KB
EEPROM	28C17A	2KB
ADC	AD7864	16CH 12bit
DAC	DAC7724	8CH 12bit
SVPWM ASIC	EPF10K20	2CH Gate signals
Signal	Gate signals	Fiber optic
Transmission	Sampled signals	Current-loop

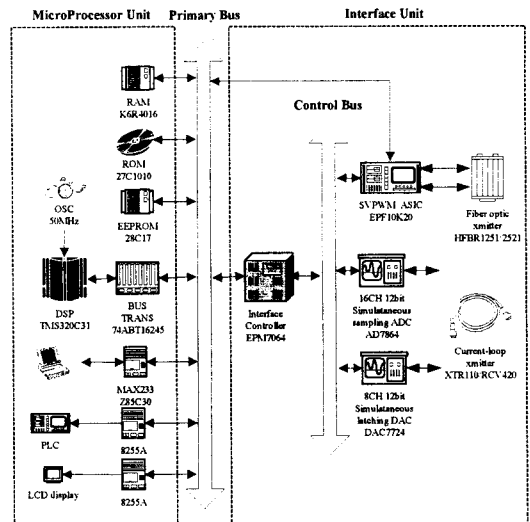


Fig. 1 Block diagram of ECLDSP board

16채널 12비트의 AD변환기는 전력품질 보상시스템의 제어 아날로그신호를 채널당 2.6μs의 샘플링주기로 변환하며 8채널 12비트의 DA변환기는 샘플링되거나 또는 연산한 시스템의 상태를 10μs의 샘플링 주기로 아날로그 신호로 변환하여 아날로그 모니터링을 수행한다.

아날로그 입력신호는 전류제어의 정확성을 기하기 위해 샘플링 주기마다 16개의 채널을 동시에 샘플링한후 순차적으로 변환하는 방식을 사용하였다. 여기서 사용된 AD변환기는 4채널 동시샘플링방식의 AD7864 4개를 사용하여 ADC클럭을 공유하고 4개의 ADC에 변환시작 신호를 동일하게 주어 샘플링 시점을 동일하게 하므로써 각 채널의 시간지연에 의한 전력품질 개선장치의 제어오차를 방지하였다.

8채널의 아날로그 출력신호 중 7채널은 시스템의 전력, 전압, 전류 파형을 실시간으로 아날로그 모니터링하는데 사용되고 나머지 1채널은 직류링크커패시터 충전용 정류기의 출력전압 조정용으로 사용된다.

모든 아날로그 입·출력은 전류 신호로 송·수신되어 전압 신호 방식에 비해 EMI/EMC 간섭을 억제하였다. 부하전류, 직류링크전류, 컨버터 출력전류는 LEM사의 Hall CT를 통해, 전원의 선간전압, 직류링크전압은 Analog Device사의 절연 증폭기를 통해 전압의 형태로 센싱보드에 수신되고 4-20mA 전류루프 트랜스미터를 통해 ECLDSP보드에 전달된다.

센싱된 전압 및 전류신호는 센싱보드의 파워부 보호회로에 입력되어 전력품질 개선장치의 보호동작을 수행한다.

전력제어용 ASIC은 Altera사의 SRAM방식 EPF10K20을 사용하였으며 2채널의 게이팅신호를 독립적으로 출력하므로 본 ECLDSP보드는 2개의 컨버터/인버터등을 게이팅 및 제어할 수 있다.

### 3. 전력제어용 ASIC

#### 3.1 2채널 공간벡터 PWM 발생기

PWM 제어 IC설계에 있어서 가장 중요한 설계 목표는 DSP로 하여금 PWM신호발생, 지연시간 보상, 전류제어등과 같은 연산시간이 많이 소요되는 계산업무로부터 벗어나게 하는 것이다.

제안된 SVPWM 방식을 구현하기 위해, 로직 셀 이용율이 높은 SRAM구조의 EPF10K20를 선정하였다. EPF10K20은 약 20,000개의 로직 게이트, 1,152개의 로직 엘리먼트(LE), 189개의 사용자 I/O편을 갖고 있다. EPF10K20의 주요 제원을 표 2에 나타냈다. 로직셀의 최적화를 위해 VHDL 언어로 SVPWM 전체 로직을 구현하였다.

Table 2. EPF10K20 device features

Device	EPF10K20
Ttpical gates	20,000
Logic elements(LEs)	1,152
Logic array blocks(LABs)	144
Embedded array blocks(EABs)	6
Total RAM bits	12,288
Maximum user I/O pins	189

그림 2는 프로그램이 가능한 SVPWM ASIC의 블록 다이어그램을 나타낸다. 5개의 명령레지스터는 전압 벡터 명령의 주파수, 진폭, 위상 데이터 저장과 PWM 컨버터의 스위칭 주파수, 전력 반도체소자의 게이팅지연시간 설정을 위해 쓰인다. 제어 파라미터는 ECLDSP의 기본 버스를 통해 ASIC에 zero-wait로 전달된다. 제안

된 SVPWM ASIC은 SIN/COS 함수 발생기, 듀티비 계산부, 2상-3상 변환기, PWM 파형 발생기, 프로그램머블 게이팅지연시간 조절기로 구성되어 있다.

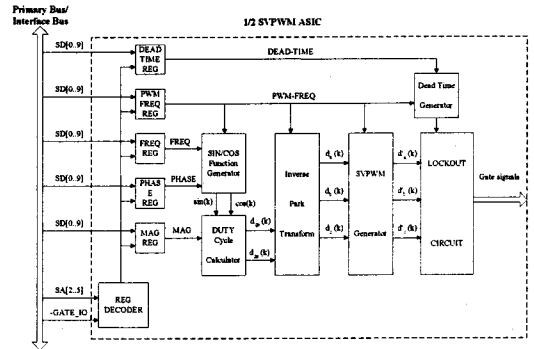


Fig. 2. Functional block diagram of the programmable SVPWM ASIC

#### 3.2 공간벡터 PWM의 기본 원리

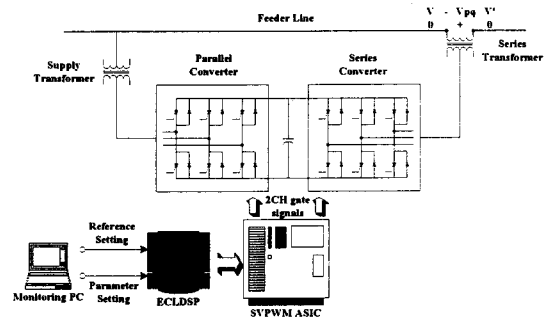


Fig. 3 Circuit configuration of the DSP -controlled ASIC-based PWM converters

$V_m$  인 컨버터 출력전압의 기본파 진폭이라 하면 3상 전압은 식 (1)과 같다.

$$\begin{aligned} v_a &= V_m \cos \omega t \\ v_b &= V_m \cos(\omega t - 120^\circ) \\ v_c &= V_m \cos(\omega t + 120^\circ) \end{aligned} \quad (1)$$

공간벡터 PWM방식에서는 3상 변수를 공간벡터로 표현한다 (5). 컨버터의 공간벡터 출력전압  $\bar{v}$ 는 식 (2)과 같이 3상 컨버터 출력상전압  $v_a, v_b, v_c$ 의 조합에 의해 결정된다.

$$\bar{v} = \frac{2}{3} [v_a + \bar{a}v_b + \bar{a}^2v_c] \quad (2)$$

여기서,  $\bar{a} = e^{j\frac{2}{3}\pi} = \cos \frac{2}{3}\pi + j\sin \frac{2}{3}\pi$

Table 3. The switching configuration of a three-phase PWM converter

Mode	Sa	Sb	Sc	Va	Vb	Vc
0	0	0	0	0	0	0
1	1	0	0	2V <sub>dc</sub> /3	-V <sub>dc</sub> /3	-V <sub>dc</sub> /3
2	1	1	0	V <sub>dc</sub> /3	V <sub>dc</sub> /3	-2V <sub>dc</sub> /3
3	0	1	0	-V <sub>dc</sub> /3	2V <sub>dc</sub> /3	-V <sub>dc</sub> /3
4	0	1	1	-2V <sub>dc</sub> /3	V <sub>dc</sub> /3	V <sub>dc</sub> /3
5	0	0	1	-V <sub>dc</sub> /3	-V <sub>dc</sub> /3	2V <sub>dc</sub> /3
6	1	0	1	V <sub>dc</sub> /3	-2V <sub>dc</sub> /3	V <sub>dc</sub> /3
7	1	1	1	0	0	0

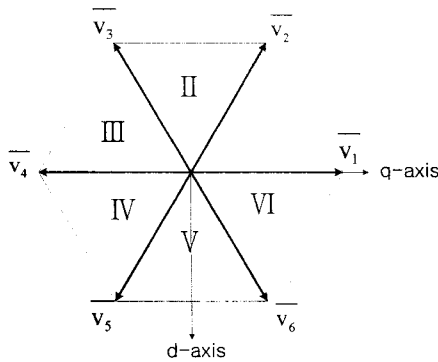


Fig. 4 basic space voltage vectors

표 3과 같이 3상 PWM 컨버터에서 8가지의 기본 스위칭 구성이 존재하고 그림 4로 나타내지는 8가지 기본 공간벡터는 식 (3)과 같이 표현될 수 있다.

$$v_n = \frac{2}{3} V_{dc} \exp\left[j \frac{(n-1)\pi}{3}\right] \quad (3)$$

여기서,  $v_{dc}$ 는 직류링크 전압이고, 동작모드  $n=1, 2, \dots, 6$ 이며, 영 공간벡터  $v_0 = v_7 = 0$ 이다.

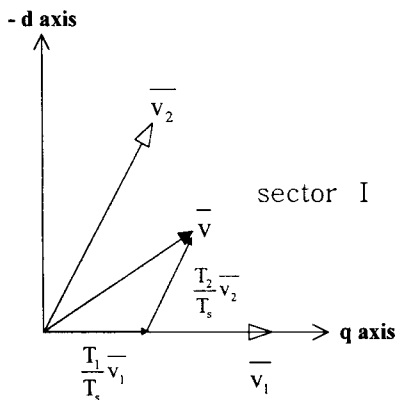


Fig. 5 Decomposition of the voltage vector

컨버터 전압벡터  $\bar{v}$ 는 그림 5와 같이 2상좌표계의 직교 성분 또는 기본 벡터 2개로 분해될 수 있다. 공간벡터 방식에서 적절한 스위칭 벡터를 선정하고 관련된 듀티 사이클을 결정함으로써 고조파 왜곡을 최소화할 수

있다.

기본 공간벡터  $\bar{v}$ 가 공간벡터 영역 ①에 위치할 때 식 (4)와 같이 인접한 기본벡터와 영벡터의 조합으로 표현할 수 있다.

$$\int_0^{T_s} \bar{v} dt = \int_0^{T_1} v_0 dt + \int_{T_1}^{T_1+T_2} v_1 dt + \int_{T_1+T_2}^{T_1+T_2+T_3} v_2 dt + \int_{T_1+T_2+T_3}^{T_s} v_7 dt \quad (4)$$

식 (4)에서 전압벡터  $\bar{v}_1$ 와  $\bar{v}_2$ 는 기본벡터이고  $\bar{v}_0$ 와  $\bar{v}_7$ 는 영벡터이므로 식 (5)로 간략화할 수 있다.

$$\bar{v} = \bar{v}_1 \frac{T_1}{T_s} + \bar{v}_2 \frac{T_2}{T_s} \quad (5)$$

여기서,  $T_s$ 는 컨버터의 스위칭 주기이고  $T_1$ 과  $T_2$ 는 각각 기본벡터  $\bar{v}_1$ 와  $\bar{v}_2$ 의 인가시간이다.

식 (5)를 정지좌표계로 변환하면 식 (6)과 같다.

$$\begin{aligned} & \sqrt{\frac{2}{3}} V_{dc} T_1 \cdot \begin{bmatrix} 1 \\ 0 \end{bmatrix} + \sqrt{\frac{2}{3}} V_{dc} T_2 \cdot \begin{bmatrix} \cos 60^\circ \\ -\sin 60^\circ \end{bmatrix} \\ & = \sqrt{\frac{2}{3}} M V_{dc} \cdot T_s \cdot \begin{bmatrix} \cos \theta \\ -\sin \theta \end{bmatrix} \end{aligned} \quad (6)$$

여기서  $M = \frac{V_m}{\sqrt{\frac{2}{3}} V_{dc}}$ ,  $0 \leq \theta \leq 60^\circ$  이다.

식 (6)을 정리하면 식 (7)~(9)의 듀티사이클 T를 얻을 수 있다.

$$T_1 = \frac{T_s}{2} M \frac{\sin(60-\theta)}{\sin 60^\circ} \quad (7)$$

$$T_2 = \frac{T_s}{2} M \frac{\sin \theta}{\sin 60^\circ} \quad (8)$$

$$T_0 = T_7 = \frac{T_s}{2} - T_1 - T_2 \quad (9)$$

### 3.3 SVPWM ASIC 설계

최소 전압 맥동과 최소 스위칭 횟수를 갖도록 그림 6와 같은 스위칭 함수의 최적 조합을 선정하였다.

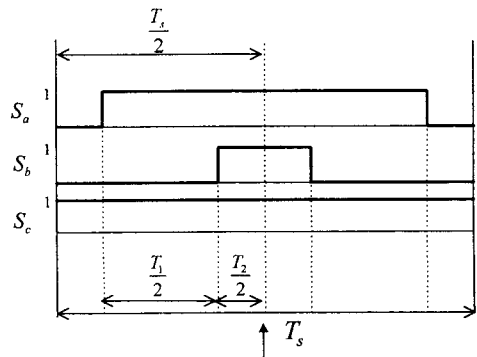


Fig. 6 Centralized encased PWM patterns

전압 벡터 명령은 정지좌표축에서 2개의 직교 전압벡터  $v_{qs}(k)$ 와  $v_{ds}(k)$ 로 분해되고, 각각 듀티비는  $d_{qs}(k)$ 와  $d_{ds}(k)$ 로 변환된다. 듀티비로 표현된 역  $\alpha\beta$  변환은 식 (10)과 같다.

$$\begin{aligned}
 d_A(k) &= d_{qs}(k) \\
 d_B(k) &= -\frac{1}{2}d_{qs}(k) - \frac{\sqrt{3}}{2}d_{ds}(k) \quad (10) \\
 d_C(k) &= -\frac{1}{2}d_{qs}(k) + \frac{\sqrt{3}}{2}d_{ds}(k)
 \end{aligned}$$

식 (10)을 정확히 계산하려면 부동소수점 연산이 필요하지만, 하드웨어 설계가 매우 복잡해지게 된다. 따라서 역  $\alpha\beta$  변환을 수행하기 위해 정수 근사화를 사용하였다. 실용적인 측면에서 프로그래머블 타이머 때문에 PWM 게이팅 신호는 분해능이 제한되게 된다. PWM 분해능 결정하는데 있어서 전력 스위치의 턴-온 및 턴-오프 시간을 고려해야 한다. 15kHz PWM 스위칭 신호는 67 $\mu$ s의 스위칭 주기를 갖는다. 1024분해능의 PWM은 약 0.07 $\mu$ s의 최대 제어 클럭 주기를 가질 수 있다. 이 제어 클럭 주기는 전력품질 보상에 사용되는 PWM 스위치의 턴-오프 시간보다 짧다.  $\frac{\sqrt{3}}{2}$ 를 정수근사화하면 식 (11)과 같다.

$$\begin{aligned}
 \frac{\sqrt{3}}{2} &= 0.8660 \\
 &\approx \frac{1}{2} + \frac{1}{4} + \frac{1}{8} - \frac{1}{64} + \frac{1}{128} = 0.8672 \quad (11)
 \end{aligned}$$

식 (11)의 정수근사화는 10비트 분해능 PWM 구현에서 0.14%의 오차가 발생하고 67 $\mu$ s 스위칭 주기에서 0.1 $\mu$ s 지연시간 오차를 낳는다. 15kHz 스위칭 소자의 전체 스위칭 시간은 대부분 수  $\mu$ s이므로, 위의 절삭오차는 무시할 만하다.

전력 스위치의 턴-오프 시간은 항상 턴-온 시간보다 길므로, 게이팅 신호들 사이에 적절한 지연시간이 첨가되어야 한다. 게이팅 지연시간은 최대 턴-오프 시간의 약 1.5~2배로 하였다. 전력스위치의 특성에 맞게 세팅이 가능한 프로그래머블 지연시간 조절기가 SVPWM ASIC에 포함되어 있다. 그림 7과 같은 지연시간이 삽입된 게이팅 신호는 식 (12) ~ (15)와 같다.

$$t_1 = \frac{T_s - T_{on}}{2} \quad (12)$$

$$t_2 = \frac{T_s + T_{on}}{2} \quad (13)$$

$$t_3 = \frac{T_s - (T_{on} + \Delta T)}{2} \quad (14)$$

$$t_4 = \frac{T_s - (T_{on} + \Delta T)}{2} \quad (15)$$

여기서,  $\Delta T$ 는 설정된 게이팅 지연시간을 나타낸다.

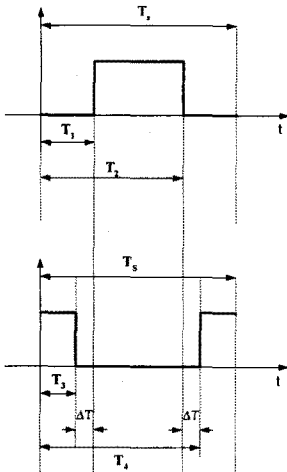


Fig. 7 Timing diagram of the PWM signals with gating delay time

그림 8은 SVPWM ASIC에 의해 게이팅되는 3상 전압형 컨버터의 출력 상전압을 나타낸다.

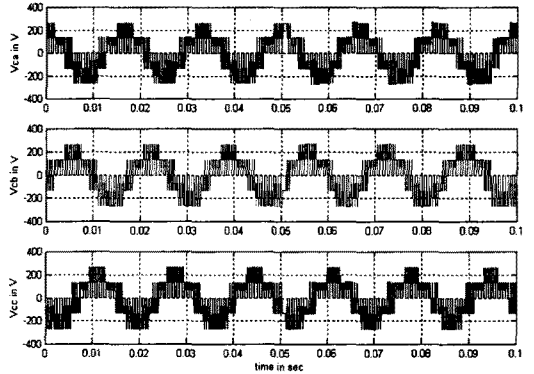


Fig. 8 3-phase SVPWM waveforms

#### 4. 결 론

전력품질개선장치용 DSP보드는 2개의 컨버터를 게이팅·제어가 가능하고 연산시간을 많이 차지하는 공간벡터 PWM을 SVPWM ASIC이 하드웨어적으로 수행하므로써 보다 많은 연산을 수행할 수 있다.

제작된 ECLDSP보드는 병렬형, 직렬형 및 일체형 전력품질보상장치의 주제어기로서 사용될 것이며 고성능 벡터제어 유도전동기 구동장치, 기타 산업용 장비의 제어기로도 활용될 수 있을 것이다.

#### 감사의 글

본 연구는 한국과학기술재단 목적기초연구 (2000-1-30200-012-3)지원으로 수행되었음.

#### [참 고 문 헌]

- [1] J. Holtz, "Pulsewidth modulation-A survey", IEEE Trans. on I.E., Vol. 39, No. 5, pp. 410-420, 1992
- [2] S. Vadivel, G. Bhuvanawari, and G. S. Rao, "A Unified approach to the real-time implementation of DSP based PWM waveforms", IEEE Trans. on P.E., Vol. 6, No. 4, pp. 565-575, 1991
- [3] J. M. Retif, B. Allard, X. Jorda, and A. Perez, "Use of ASIC's in PWM techniques for power converters", in Proc. IEEE IECON Conf. Rec., Vol. 2, pp. 683-688, 1993.
- [4] "TMS320C3x User's Guide", Texas Instruments
- [5] R. M. Park, "Two-reaction theory of synchronous machine, pt. I: Generalized method of analysis", AIEE Trans., Vol. 48, pp. 716-730, July 1929