

4-Bit 카운터 74LS163의 연결방법에 대한 분석

유준복*, 정태상
중앙대학교 전자전기공학부

Analysis of the Method of Cascading 74LS163 4-Bit Binary Counters

Jun-Bok You*, Tae-Sang Chung
School of Electrical and Electronics Engineering, Chung-Ang Univ

Abstract - This paper analyzes the method of cascading 74LS163 4-Bit Binary Counters. The 74LS163 4-Bit Binary Counter has synchronous LD, CLR functions and especially ENT, ENP, RCO to cascade some chips in order to count more 4bit binary number.

The maximum operating frequency may vary according to the method of cascading. The Data sheet from Texas Instruments introduces two methods, The Ripple Carry Mode Circuit and The Carry Look Ahead Circuit, and shows that The Carry Look Ahead Circuit is more efficient than the other. However, there are only little information for user to understand and apply this to other circuits. Thus, we not only analyzed the two methods but also compared with each other in the point of performance.

1. 서 론

일반적으로 사용되어지고 있는 카운터는 그 특성별로 동기식, 비동기식, 10진 카운터, 2진 카운터 등으로 구별된다. 이 논문에서 분석하고 있는 74LS163 카운터는 동기식 4-Bit 2진 카운터로서, 입력되는 클럭신호에 따라서 "0000"부터 "1111"까지 순서대로 카운팅을 한다. 동기식이라 함은 칩에 들어오는 클럭신호가 내부의 4개의 플립플롭에 모두 동일하게 연결되어 있어, 카운팅 상태의 변화가 동시에 일어나게 되는 것을 말한다. 이 칩은 LD 신호에 의해서 4bit의 임의의 외부 입력을 클럭에 동기하여 실을 수 있으며, CLR 신호에 의해 출력을 "0000"로 만들 수 있다.

그림 1을 보면, CLK, CLR, LD 와 4bit 데이터 입력을 위한 A, B, C, D, 출력을 위한 Q_A , Q_B , Q_C , Q_D , 그리고 ENT, ENP, RCO 세 개의 제어 펈들이 존재한다.

이 세 개의 제어 펈들은 칩의 동작을 결정하고, 여러 개의 4bit 카운터를 연속적으로 연결하여 더 많은 수의 카운팅을 위한 확장에 사용된다.

이 펈들을 이용한 74LS163의 연결방법에 대한 Texas Instruments사의 Data sheet[1]를 참고해 보면, 두 가지 방법에 대해 소개하고 있다. 하나는 "The Ripple Mode Carry Circuit"이고, 다른 하나는 "The Carry Look Ahead Circuit"이다. 후자의 방법이 효율적인 방법으로 소개하고, 추천하고 있으나, 두 가지 방법에 대한 설명이 매우 제한적이다.

이에 이 논문은 소개된 두 가지 방법에 대해 비교 분석하여, 사용자의 이해를 돋고, 다른 논의회로 디자인등에

응용할 수 있도록 하였다.

2. 16bit 카운팅을 위한 4bit 카운터 74LS163의 연결

2.1 ENT, ENP, RCO

다수의 상용칩들에는 일반적으로 확장사용을 위한 제어 펈들을 가지고 있다. 74LS163 카운터의 경우에도 세 개의 제어핀, ENT, ENP, RCO를 가지고 있으며, 이를 이용하여 4bit 이상의 카운팅을 위한 확장 회로 구성을 가능하도록 하였다.

RCO는 Ripple Carry Out으로, 4-Bit 카운터 내부의 4개의 플립플롭이 모두 1의 값을 가지는 순간에 1을 출력한다.

ENT와 ENP는 칩의 동작을 결정하는 Enable신호이다. CLR, LD 신호와 같이 그 기능을 표로 정리하면 다음과 같다.

\overline{CLR}	\overline{LD}	ENT	ENP	Description
0	x	x	x	Clear
1	0	x	x	Load Data
1	1	0	x	Hold
1	1	x	0	Hold
1	1	1	1	Count

표 1 [2]

ENT는 칩의 Enable기능 외에 연결에 관련된 다른 기능을 가지고 있다. Data sheet[1]의 Logic Diagram을 참고하면, ENT의 값이 RCO출력을 제어하도록 디자인되어 있음을 알 수 있다.

$$RCO = Q_A \cdot Q_B \cdot Q_C \cdot Q_D \cdot ENT \quad (1)$$

즉, 내부 4개의 플립플롭이 '1'의 값을 가지고, ENT가 '1'일 경우에만, RCO이 '1'로 출력된다. 전달되는 RCO는 연결 방법에 따라서 상위 카운터의 ENT 또는 ENP에 연결되어 상위 카운터의 Enable기능 또는 RCO출력에 관여하게 된다.

2.2 The Ripple Mode Carry Circuit

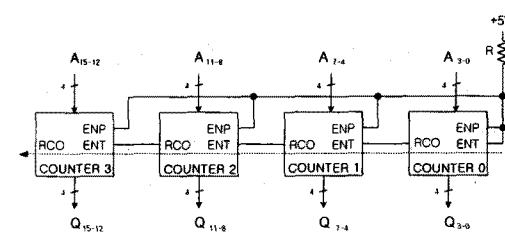


그림 2

그림 2는 4개의 74LS163을 연결하여 16bit 카운터로 확장한 것으로, 명칭은 Data sheet에서 사용한 것을 그대로 사용하였다.

모든 ENP입력은 항상 '1'로 되어 있으므로, ENT의 상태가 칩 동작을 결정하고 있다. RCO0은 ENT1, RCO1은 ENT2로 연결하는 방법으로 하위 카운터의 RCO 출력이 각각 상위의 ENT 입력으로 연결되어 있다. RCO0은 가장 하위 카운터가 "1111"을 가질 때 '1'을 출력하게 되며, 이때 ENT1이 '1'이 되면서 카운터1이 클럭에 동기하여 카운팅을 하게 되는 것이다.

이 회로상에서 발생할 수 있는 가장 긴 지연시간은 FFFEH → FFFFH → 0000H 순간의 카운팅이다. 각각의 카운터를 16진수로 표시하였다. FFFEH, "1111 1111 1111 1110"에서는 RCO0, RCO1, RCO2가 모두 '0'이고, 다음 클럭 입력이 들어오면 가장 하위의 카운터가 "1111"이 되고, 동시에 RCO0가 '1'이 되며, 연속적으로 ENT1→RCO1→ENT2→RCO2→ENT3 순서로 '1'이 전달 된다. ENT3가 안정되기 전에 다음 클럭 입력이 들어오게 되면, 회로는 정상적인 카운팅을 할 수 없게 되므로, 4개의 74LS163을 연결한 회로에서 발생할 수 있는 가장 긴 지연시간은 다음과 같이 표시할 수 있다.

$$t_{PLH(CLK-RCO)} + 2t_{PLH(ENT-RCO)} + t_{su(ENT)} \quad (2)$$

정확한 동작을 위해서는 다음의 클럭 신호가 최소한 위의 지연시간 보다는 길어야 하므로, 최소 클럭 주기

$$T_{CLK} > t_{PLH(CLK-RCO)} + 2t_{PLH(ENT-RCO)} + t_{su(ENT)} \quad (3)$$

이 되며, 동작 가능한 최대 주파수

$$f_{max} < \frac{1}{t_{PLH(CLK-RCO)} + 2t_{PLH(ENT-RCO)} + t_{su(ENT)}} \quad (4)$$

가 된다.

위의 식 (4)를 n개의 74LS163을 연결했을 경우로 확장하면 최대 동작 주파수는

$$f_{max} < \frac{1}{t_{PLH(CLK-RCO)} + (n-2)t_{PLH(ENT-RCO)} + t_{su(ENT)}} \quad (5)$$

가 된다.

4개의 74LS163를 The Ripple Carry Mode방법으로 연결 할 경우, Data sheet의 동작 특성에 대한 자료를 이용하여 분석하면,

$$\begin{aligned} t_{PLH(CLK-RCO)} &= 20\text{ ns} \\ t_{PLH(ENT-RCO)} &= 9\text{ ns} \end{aligned}$$

$$f_{max} < \frac{1}{20\text{ ns} + 2 \times 9\text{ ns} + 20\text{ ns}} = \frac{1}{58\text{ ns}} \quad (6)$$

이다. 최대 동작 주파수는 17.2Mhz가 되는 것을 알 수 있다. 이 회로의 명칭에서와 같이 이와 같은 연결방법은 하위의 RCO에서 상위의 ENT로의 순차적 전달이 발생되므로 최대 지연시간은 연결하는 카운터 수에 비례하여 증가하게 된다.

2.3 The Carry Look Ahead Circuit

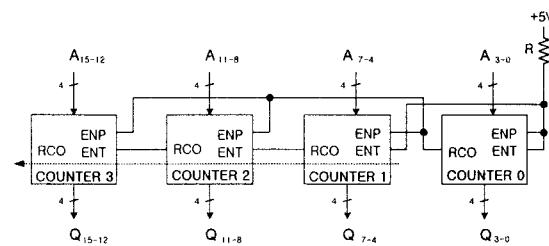


그림 3

앞의 Ripple Mode Carry Circuit과 비교해 보면, 카운터1 이상의 회로에서 RCO1→ENT2→RCO2→ENT3로의 전달은 동일하지만, ENT1이 항상 '1'로 고정되어 있고, RCO0가 ENP1, ENP2, ENP3로 전달된다.

이 회로 상에서는 FFEFH → FFFFH의 카운팅 동작시에 최대 지연시간이 발생하게 된다. 카운터1이 E → F로 바뀌는 순간이다. 카운터0에서 생성된 RCO0가 마지막 카운터3까지 전달되는 것이 아니라, 다음 클럭 신호의 입력전에 카운터1의 ENP1까지만 전달되면, ENT1은 항상 '1'로 고정되어 있고, ENP1이 '1'이므로 카운터1이 'E(1110)'에서 'F(1111)'로 카운팅을 하게 된다. 상위 카운터들은 다음 클럭입력에 의해 카운팅을 하는 것이 아니므로, 다음 클럭까지 동작을 완성해야하는 제약을 받지 않는다. 카운터가 FFFFH가 되기 전에 RCO1→ENT2→RCO2→ENT3까지 전달되면 된다.

FFE FH → FFFFH의 경우에는 이미 모든 ENT는 '1'이 된 상태이고, ENP 들만 '1'이 되면 정상 카운팅이 가능하기 때문에, Ripple Carry Mode에서와 같은 전달 지연은 없고, FFE FH → FFFFH의 경우와 동일한 지연시간만 필요하게 된다.

따라서, 이 회로의 최대 지연 시간은

$$t_{PLH(CLK-RCO)} + t_{su(ENP)} \quad (7)$$

이고, 최소 클럭 주기가 이보다 커야 하므로,

$$T_{CLK} > t_{PLH(CLK-RCO)} + t_{su(ENP)} \quad (8)$$

최대 동작 주파수

$$f_{max} < \frac{1}{t_{PLH(CLK-RCO)} + t_{su(ENP)}} \quad (9)$$

이 된다.

$$\begin{aligned} t_{PLH(CLK-RCO)} &= 20\text{ ns} \\ t_{su(ENP)} &= 20\text{ ns} \end{aligned}$$

$$f_{max} < \frac{1}{20\text{ ns} + 20\text{ ns}} = \frac{1}{40\text{ ns}} \quad (10)$$

이므로, 최대 동작 주파수는 25Mhz가 된다.

이 회로에 대한 다른 해석이 가능하다. 실제로 이 회로에 있어서도 카운터1의 카운터3까지의 회로에서 RCO1→ENT2→RCO2→ENT3까지의 전달 지연이 있다. 이것을 수식으로 나타내면,

$$t_{PLH(CLK-RCO)} + 1 \cdot t_{PLH(ENT-RCO)} + t_{su(ENT)} \quad (11)$$

하지만, 이것은 한 클럭 주기가 아니라, 카운터가 FFE FH → FFFFH → ··· ··· FFE FH → FFFFH이 되기 전까지 안정적인 값을 가지면 되므로

$$16 \cdot T_{CLK} > t_{PLH(CLK-RCO)} + t_{PLH(ENT-RCO)} + t_{su(ENT)} \quad (12)$$

이 된다.

n 개의 카운터를 연결할 경우, 카운터0, 카운터1, 그리고, 카운터 n 이 전달 지연과 관련이 없으므로,

$$T_{CLK} > \frac{16}{t_{PLH(CLK-RCO)} + (n-3)t_{PLH(ENT-RCO)} + t_{su(ENT)}} \quad (13)$$

이다.

(8)과 비교하면, (13)의 값이 매우 작기 때문에 클럭 주기는 (8)에 의해서 결정된다. 하지만, (8)은 연결되는 카운터의 개수에 상관없이 항상 일정하고, (13)은 연결되는 카운터의 개수 n 에 비례하여 증가하기 때문에 n 에 따라 변할 수도 있다.

동작특성에 대한 자료를 기초로 계산해 보면, n 이 67 이상일 경우 (13)에서의 값이 (8)에서의 수치를 초과하게 된다. 하지만, 4bit 카운터를 이 정도의 숫자를 연결하여 사용하는 경우는 매우 적기 때문에 (8)을 비교적 정확한 해석으로 간주할 수 있겠다.

3. 결 론

카운터의 성능은 가능한 카운팅 속도로서 비교할 수 있을 것이다.

74LS163 하나를 독립적으로 동작할 경우 카운터 내의 플립플롭이 클럭 입력에 의해 다음 상태로 변하여 안정될 때까지 31ns 정도가 소요되므로 최대 동작 주파수 f_{max} 는 32Mhz이다.[2]

4개의 74LS163 카운터를 연결 사용할 경우, Ripple Mode Carry Circuit 과 Carry Look Ahead Circuit, 두 가지 방법이 가능하였고, 그 성능을 비교해 보면 다음과 같았다.

Ripple Mode Carry Circuit 방식으로 연결하여 사용할 경우, (6)의 결과처럼 최대 동작 주파수가 17.2Mhz로 감소하는 것을 볼 수 있었다. 또한 이 방식에서는 연결되는 카운터의 개수의 증가에 따라 최대 동작 주파수가 줄어들게 된다. Carry Look Ahead Circuit 연결 방법은 4개를 연결한 회로는 (10)에서 확인해 본 바와 같이 최대 25Mhz의 주파수로 동작함을 알 수 있었다.

4개 연결에 있어 두 가지 방법의 최대 주파수의 차이가 확연히 드러난다고 할 수는 없겠으나, Ripple Mode Carry Circuit의 경우 연결되는 카운터의 증가와 비례하여 최대 동작 주파수가 떨어지게 되어있고, Carry Look Ahead Circuit의 경우는 연결되는 카운터의 개수와 관계없이 일정하게 25Mhz로 동작이 가능하기 때문에, 큰 수의 카운팅에서는 두 방법 사이에 많은 성능 차이가 생기게 된다.

74LS163의 ENT와 ENP는 모두 칩의 Enable을 결정하는 점에 있어 비슷하지만, 내부적으로 기능상의 차이를 가지도록 설계되었다. 그 차이로 연결사용시 효과적인 연결 방법이 가능하도록 하였다. 이는 다른 독립적인 논리회로 설계뿐만 아니라, 응용회로의 한 부분으로서도 그 적용가치가 있다고 하겠다.

(참 고 문 헌)

- [1] "Data sheet of 74LS163 Synchronous 4-Bit Counter". Texas Instruments, 1988
- [2] John Uffenbeck, "Digital Electronics A Modern Approach", Prentice Hall, p362~p364, 1994
- [3] John M. Yarbrough, "Digital Logic Applications and Design" PWS Publishing Company, 1997