

## s-wave 무반사 조건을 이용한 $\text{Si}_3\text{N}_4$ 박막과 c-Si 기판사이의 계면층 결정

### Determination of Interface Layer between $\text{Si}_3\text{N}_4$ Thin Films and c-Si Substrate Using S-wave Antireflection

김현중, 조용재, 조현모\*, 이윤우\*, 김상열  
아주대학교 분자과학기술학과, \*한국표준과학연구원 영상그룹  
kimhj@madang.ajou.ac.kr

디지털 시대에 접어들면서 반도체 소자들에 대한 고속화 및 소형화 요구가 더욱 증대되었으며 이를 충족시키기 위해서 고집적, 고성능의 소자 제작기술에 대한 관심이 높아지고 있다. 이에 따라 필연적으로 게이트 유전 박막의 두께가 1 nm 정도까지 얇아질 것으로 예측되고 있다[표 1 참조].<sup>(1)</sup> 박막의 두께가 얇아지면서 박막과 기판 사이에 존재하는 계면층이 반도체 소자의 결함 원인으로 대두되었고 이러한 결함을 제거하기 위해서는 계면층에 대한 정보를 정확하게 알아내어야 한다.

타원해석법을 이용하여 계면층에 대한 많은 연구가 진행되었고 특히, J. B. Theeten과 D. E. Aspnes는  $\text{SiO}_2$ 와 Si 기판, GaAs산화막과 GaAs 기판 및  $\text{Si}_3\text{N}_4$  박막과 c-Si 기판 등의 경우 각각 계면층의 존재와 그 특성을 입사각과 파장에 의해 결정되는 s-wave 무반사 조건을 이용하여 연구할 수 있다는 가능성을 제시하였으며<sup>(2)</sup>  $\text{SiO}_2$ 와 c-Si 기판 사이의 계면층에 대해 s-wave 조건을 이용한 실험적인 연구 결과가 최근에 발표되었다.<sup>(3)(4)</sup>

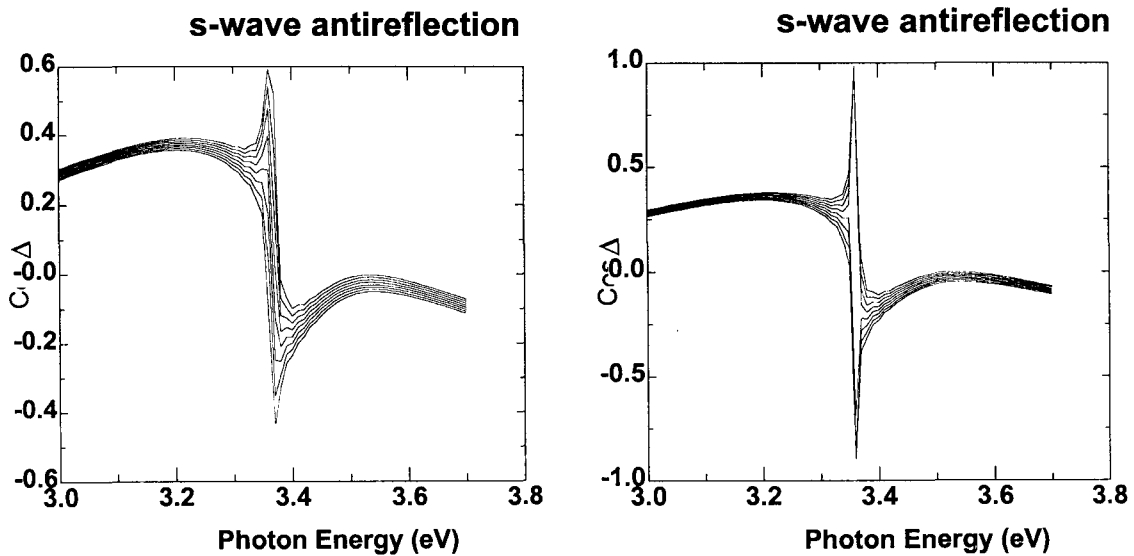
본 연구는  $\text{Si}_3\text{N}_4$  박막과 c-Si 기판 사이에 존재하는 계면층에 대한 정보를 s-wave 무반사 조건을 이용하여 알아내는 것이다. 이 연구를 위해서 저압화학기상증착법(Low Pressure Chemical Vapor Deposition, LPCVD)으로 c-Si 기판위에 500 Å, 1500 Å의 두께로 성장시킨  $\text{Si}_3\text{N}_4$  박막 시료들을 사용하였다. 또한 정확한 s-wave 무반사 조건을 찾기위해서 먼저 제작된 시료들을 70°의 입사각으로 먼저 분광타원해석 측정을 하여  $\text{Si}_3\text{N}_4$  박막의 대략적인 두께를 결정하였고, 이 두께를 이용하여 s-wave 무반사 조건을 simulation을 통해 결정하였다.

[그림 1]은  $\text{Si}_3\text{N}_4$  박막의 두께를 457 Å 하고 계면층이 없을 때(a)와 계면층이 비정질 실리콘(a-Si) 5 Å으로 존재할 때(b)의  $\cos\theta$ 를 각각 simulation을 하여 그 결과를 그래프로 보여준다. 3.0 - 3.7 eV의 에너지 대역에서 입사각이 계면층이 없을때는 61.2 - 61.3도 사이의 0.1도 입사각 차이에 대해  $\cos\theta$ 의 변화가 크게 바뀌고 비정질 실리콘 5 Å이 있을 때는 61.5 - 61.6도 사이의 0.1도 입사각 차이에 비교하여  $\cos\theta$ 의 변화가 가장 크다.

이와 같이 작은 측정 입사각의 변화에 대해  $\cos\theta$ 와  $\tan\psi$  변화가 민감해지는 s-wave 무반사 조건을 결정되었고, 결정된 조건에서 분광타원해석 측정을 0.1도의 입사각 간격마다 0.01 eV의 측정 에너지 간격으로 하여 시료들을 측정하였다. 이렇게 측정된 타원해석 상수들을 최적 맞춤을 통하여  $\text{Si}_3\text{N}_4$  박막과 c-Si 기판 사이의 계면층 존재 및 특성을 분석하여 결정하였다.

[표 1] Metrology Technology Requirements<sup>(1)</sup>

Year	1997	1999	2002	2005	2008
Measurement of gate dielectric at equivalent thickness	4-5	3-4	2-3	1.5-2	< 1.5



(a)

(b)

[그림 1] Si<sub>3</sub>N<sub>4</sub>박막과 c-Si 기판 사이에 계면층이 없을 때(a)와 계면층으로 비정질 실리콘 (a-Si) 5Å이 있을 때(b)의 입사각 변화에 따르는  $\cos \Delta$ 의 변화 그래프. 계면층이 없을 때(a)의 입사각은 60.9도에서 61.6도까지 0.1도 간격이며 계면층이 있을 때(b)의 입사각은 61.2도에서 61.9도까지 0.1도 간격이다. 계면층이 있을때의  $\cos \Delta$ 의 변화폭이 계면층이 없을 때 보다 더 민감하게 반응하고 있음을 알 수 있다.

[참고 문헌]

1. <http://www.itrs.net/ntrs/publntrs.nsf>, *International Technology Roadmaps for Semiconductors*
2. J. B. Theeten and D. E. Aspnes, *Thin Solid Films*, **60**, 183-192, (1979)
3. Y. J. Cho, Y. W. Lee, H. M. Cho, I. W. Lee and S. Y. Kim, *J. Appl. Phys.*, **85**, 1114-1119 (1999)
4. Y. J. Cho, H. M. Cho, Y. W. Lee, H. Y. Lee, I. W. Lee, S. K. Lee, J. W. Sun, S. Y. Moon, H. K. Chung, H. Y. Pang, S. J. Kim and S. Y. Kim, *Thin Solid Films* **313-314** 292-297(1998)