

# 전력선을 이용한 Chua 회로에서의 카오스 동기화

## Chaos Synchronization using Power Line of Chua's Circuit

배영철, 김이곤  
여수대학교 전기 및 반도체공학과

### Abstract

Chua's circuit is a simple electronic network which exhibits a variety of bifurcation and attractors. The circuit consists of two capacitors, an inductor, a linear resistor, and a nonlinear resistor. In this paper, a transmitter and a receiver using two identical Chua's circuits are proposed and synchronizations of a power line are investigated. Since the synchronization of the power line system is impossible by coupled synchronization, theory having both the drive-response and the coupled synchronization is proposed. As a result, the chaos synchronization has delay characteristics in the power line transmission system caused by the line parameters L and C.

### I. 서론

최근에 카오스 현상에 대한 관심이 물리학, 화학, 생물학, 공학 등에서 높아지고 있으며 이에 대한 응용이 활발하게 진행되고 있다. Chua는 간단한 전자 회로로 카오스 현상이 존재함을 증명하였다. Chua 회로는 매우 단순한 자술, 3차 계 시스템으로 가역성을 가지며 1개의 비선형 소자인 3구분 선형 저항(3 - segment piecewise - linear resistor)과 4개의 선형 소자인 (R, L, C<sub>1</sub>, C<sub>2</sub>)로 구성되는 발진회로다.

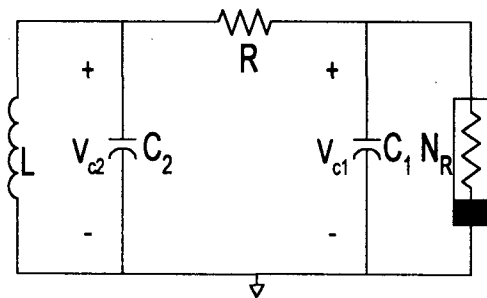


그림 1. Chua 회로

Matsumoto에 의해 제안된 Chua 회로[1]를 그림 1에 나타냈으며 상태방정식은 다음과 같이 표시할 수 있다.

$$C_1 \frac{dv_{C_1}}{dt} = G(v_{C_2} - v_{C_1}) - g(v_{C_1})$$

$$L \frac{di_L}{dt} = -v_{C_2} \quad (1)$$

$$C_2 \frac{dv_{C_2}}{dt} = G(v_{C_1} - v_{C_2}) + i_L$$

여기서  $G = 1/R$ ,  $g(\cdot)$ 는 식 (2)와 같이 표현되는 3구분 선형 함수(3 - segment piecewise-linear function)이며 그림 2에 나타내었다.

$$g(v_R) = m_0 v_R + \frac{1}{2}(m_1 - m_0)[|v_R + B_P| - |v_R - B_P|] \quad (2)$$

여기서  $m_0$ 는 외부 영역의 기울기,  $m_1$ 은 내부 영역의 기울기,  $\pm B_P$ 는 break-point이다.

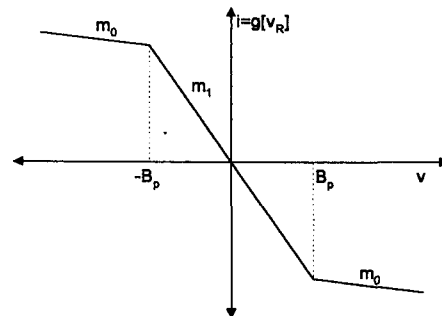


그림 2. 비선형 저항의 전압 전류 특성

카오스 동기화에 관한 연구는 구동 동기 이론이 주로 적용되나 이 방법은 두 개의 동일한 회로의 채널이 이상적인 경우에 한정되며 채널이 실제 선로를 고려한 경우에는 적용할 수 없는 문제점이 있다. 이에 본 연구에서는 동일한 2개의 Chua 회로 사이에 전력선을 둔 카오스 동기화에 관하여 연구하였다.

## II. 관계이론

### 2.1 등가 전송선로를 가진 Chua 회로

구분 선형 소자를 가진 Chua 회로의 LC 공진기를 한쪽이 단락된 무손실 전송선로로 치환하면 그림 3과 같은 회로를 얻을 수 있다.

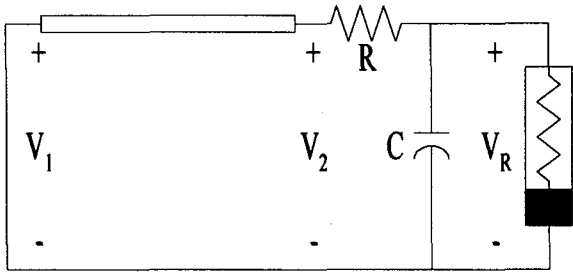


그림 3. 전송 선로를 가진 Chua 회로

Branin[7]는 무손실 전송선로의 과도 해석을 위한 특성곡선법을 제안하였다. 그림 4와 같은 전송 선로의 특성 방정식은 다음과 같이 표시된다.

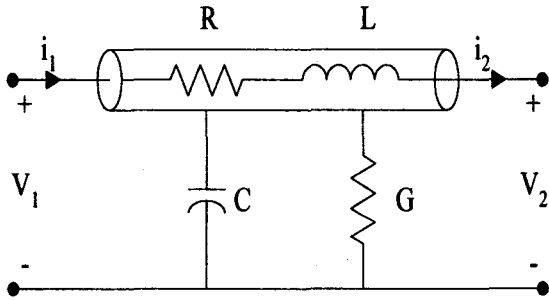


그림 4. 전송 선로

$$L \frac{\partial i}{\partial t} + Ri + \frac{\partial e}{\partial x} = 0 \quad (3)$$

$$C \frac{\partial e}{\partial t} + Ge + \frac{\partial i}{\partial x} = 0 \quad (4)$$

여기서  $e(x, t)$ 와  $i(x, t)$ 는 시간  $t$ 에서 선로  $x$ 점의 전압과 전류,  $R, L, C, G$ 는 단위 길이당의 저항, 인덕턴스, 커패시턴스, 컨덕턴스를 나타낸다.

특성곡선에서 정의된  $\frac{dx}{dt} = \frac{1}{\sqrt{LC}}$  과

$\frac{dx}{dt} = -\frac{1}{\sqrt{LC}}$  를 사용하여 식(3)과 식(4)를 계산하면 다음식과 같은 상미분 방정식을 유도할 수 있다.

$$\sqrt{\frac{L}{C}} di + (Ri + \sqrt{\frac{L}{C}} Ge) dx + de = 0 \quad (5)$$

$$-\sqrt{\frac{L}{C}} di + (Ri - \sqrt{\frac{L}{C}} Ge) dx + de = 0 \quad (6)$$

식(5)는  $\frac{dx}{dt} = \frac{1}{\sqrt{LC}}$  일 때 얻어지며 진행파

특성을 가지고 식(6)는  $\frac{dx}{dt} = -\frac{1}{\sqrt{LC}}$  일 때

얻어지며 반사파 특성을 가진다.

전송선로의 길이를  $d$ 라고 하고 일단에서 다른 일단으로의 파의 지연 시간을  $t = \sqrt{LCd}$  라 놓으면 식(7), (8)과 같은 전압 방정식을 세울 수 있다.

$$e(d, t) = -Z_0 i(d, t) + [e(0, t - \tau) + Z_0 i(0, t - \tau)] \quad (7)$$

$$e(0, t) = +Z_0 i(0, t) + [e(d, t - \tau) - Z_0 i(d, t - \tau)] \quad (8)$$

식(7)와 식(8)은 입사파와 반사파 전압원을 이용하여 다음과 같은 수식으로 정리 할 수 있다

$$e(d, t) = -Z_0 i(d, t) - e_2(0, t - \tau) \quad (9)$$

$$e(0, t) = +Z_0 i(0, t) - e_1(d, t - \tau) \quad (10)$$

여기서

$$e_2(0, t) = -[2e(0, t) + e_1(d, t - \tau)] \quad (11)$$

$$e_1(d, t) = -[2e(d, t) + e_2(0, t - \tau)] \quad (12)$$

이다.

식(9)과 식(10)의 등가 회로를 그림 5에 나타내었다.

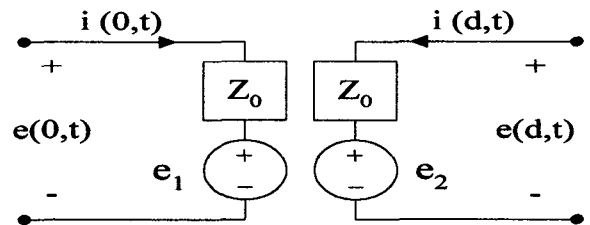


그림 5. 전송 선로의 특성 모델

그림 4의 전송선로는 그림 5와 같이 등가 변환되므로 전송선로를 가진 그림 3의 Chua 회로는 그림 6과 같은 새로운 등가회로로 변환할 수 있다.

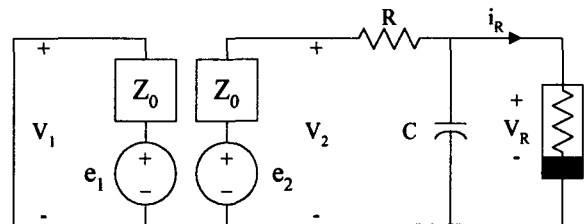


그림 6. 전송 선로를 가진 Chua 회로의 등가회로

## 2.2 전력선을 가진 Chua 회로에서의 카오스 동기화

동일한 Chua 회로 2개를 송신부와 수신부로 놓고 그 사이에 T형 전력선과  $\pi$ 형 전력선을 가진 카오스 회로를 그림 7, 그림 8과 같이 나타내었다.

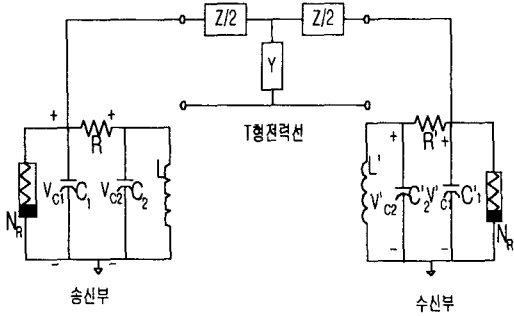


그림 7. T형 전력선을 가진 카오스 동기 회로

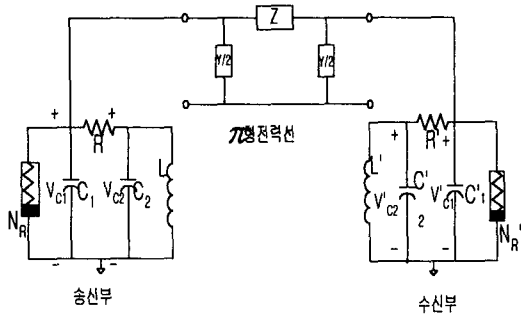


그림 8.  $\pi$ 형 전력선을 가진 카오스 동기 회로

그림 7과 8에서 동기화를 이루기 위해 Chua 회로의 송신부와 전력선 사이를 구동-결합 동기 방법을 적용하고 전력선과 수신부 사이는 결합 동기 방식을 적용한 회로를 그림 9,10에 나타내었다.

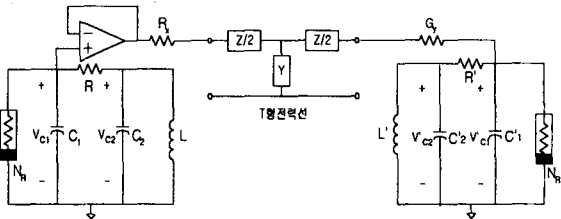


그림 9. T형 전력선을 가진 카오스 동기화 회로

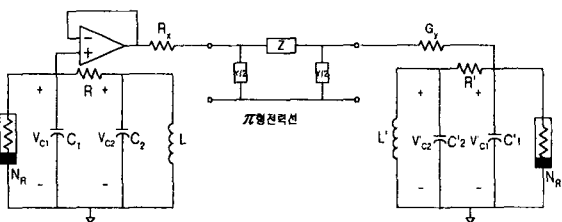


그림 10.  $\pi$ 형 전력선을 가진 카오스 동기화 회로

그림 9,10과 같이 동기화 회로를 구성한 이유는 구동 동기가 시스템에 따라 구동하지 못하는 경우가 생기며 결합 동기는 시스템에 불안정한 영역이 발생하여 동기화가 이루어지지 못하는 경우가 나타나기 때문에 본 논문에서는 이들의 문제점을 해결하기 위하여 구동 동기화, 구동-결합 동기 이론을 적용하여 동기화를 이루었다.

그림 9,10의 전력선을 동기화 회로의 상태 방정식을 다음식과 같다.

송신부의 상태방정식

$$\begin{aligned} C_1 \frac{dv_{c_1}}{dt} &= G(v_{c_2} - v_{c_1}) - g(v_{c_1}) \\ C_2 \frac{dv_{c_2}}{dt} &= G(v_{c_1} - v_{c_2}) + i_L \\ L \frac{di_L}{dt} &= -v_{c_2} \end{aligned} \quad (13)$$

전력선로의 상태방정식

$$\begin{aligned} L_t \frac{di_{L_t}}{dt} &= v_{c_1} - (R_x + R_t)i_{L_t} - v_{c_t} \\ C_t \frac{dv_{c_t}}{dt} &= i_{L_t} - (G_t + G_y)v_{c_t} + G_y v_{c_1'} \end{aligned} \quad (14)$$

수신부의 상태방정식

$$\begin{aligned} C_2' \frac{dv_{c_2'}}{dt} &= G'(v_{c_1}' - v_{c_2}') + i_{L'} \\ C_1' \frac{dv_{c_1}'}{dt} &= G'(v_{c_2}' - v_{c_1}') - g(v_{c_1}') + G_y(v_{c_1} - v_{c_1}') \\ L' \frac{di_{L'}}{dt} &= -v_{c_2'} \end{aligned} \quad (15)$$

$v_x = v_{c_1} - v_{c_1}'$ ,  $v_y = v_{c_2} - v_{c_2}'$ ,  $i_z = i_L - i_{L'}$ 라 정의하고 식(13), 식(14), 식(15)에서 차 시스템을 구하면 식(16)와 같이 5차 시스템으로 정리할 수 있다.

$$\begin{aligned} C_1 \frac{dv_x}{dt} &= G(v_y - v_x) - S_t v_x + G_y(v_{c_1}' - v_{c_1}) \\ C_2 \frac{dv_y}{dt} &= G(v_x - v_y) + i_z \\ L \frac{di_z}{dt} &= -v_y \\ C_t \frac{dv_{c_t}}{dt} &= i_{L_t} + G_y(v_{c_1}' - v_{c_t}) \\ L_t \frac{di_{L_t}}{dt} &= v_{c_1} - v_{c_t} - (R_x + R_t)i_{L_t} \end{aligned} \quad (16)$$

식(4-6)에서 차 시스템은 시간이 지남에 따라 0으로 수렴해가는데, 즉  $\lim_{t \rightarrow \infty} |v_x| = \lim_{t \rightarrow \infty} |v_y| = \lim_{t \rightarrow \infty} |i_z| = 0$ 가 되면 동기화

가 이루어지는 것이다.

식 (16)을 상태방정식 꼴로 고치고 간략화하기

위해  $x_1 = v_x, x_2 = v_y, x_3 = i_z, x_4 = v_{c_1},$

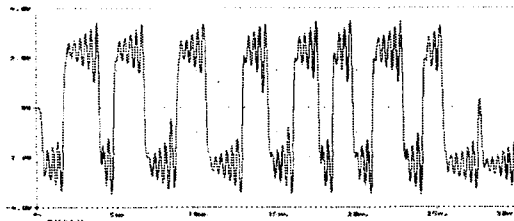
$x_5 = i_{L_1}, u = v_{c_1}' - v_{c_1} = v_{c_1} - v_{c_1}$ 라 놓고 정리하면 식(17)과 같이 된다.

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \\ \dot{x}_3 \\ \dot{x}_4 \\ \dot{x}_5 \end{bmatrix} = \begin{bmatrix} \frac{-(G+S_1)}{C_1} & \frac{G}{C_1} & 0 & 0 & 0 \\ \frac{G}{C_2} & \frac{-G}{C_2} & \frac{1}{C_2} & 0 & 0 \\ 0 & \frac{-1}{L} & 0 & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{C_1} & 0 \\ 0 & 0 & 0 & 0 & \frac{-R_1+R_2}{L_1} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \end{bmatrix} + \begin{bmatrix} \frac{G_2}{C_1} \\ 0 \\ 0 \\ \frac{G_2}{C_1} \\ \frac{1}{L_1} \end{bmatrix} u \quad (11)$$

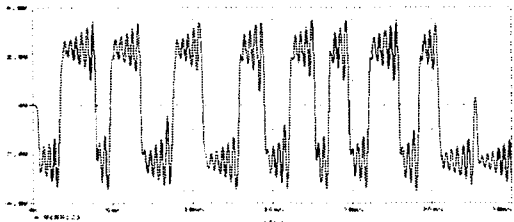
식 (17)에 식 (18)의

$$\begin{aligned} L, L' &= 18 \text{ mH} & R_x &= 780 \Omega & C_1 &= 0.062 \mu\text{F} \\ C_1, C_1' &= 10 \text{ mH} & G_y &= 0.01 \Omega \\ C_2, C_2' &= 100 \text{ mH} & R_t &= 89.7 \Omega \\ R, R' &= 1.74 \text{ K}\Omega & L_t &= 0.04 \text{ H} \end{aligned} \quad (12)$$

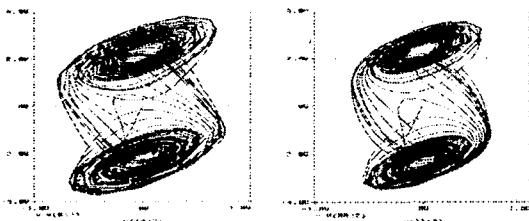
시스템 파라미터를 대입한 특성 방정식으로부터 안정도 판별에 의한 안정한 조건의  $R_x$ 와  $G_y$  값은  $R_x > 700 \Omega, G_y > 0.0125 \Omega$ 이 되며 이를 적용한 동기화 결과를 송,수신부의 시계열 데이터, 위상 공간으로 그림 11에 나타내었다.



(a) 송신부의 시계열 데이터



(b) 수신부의 시계열 데이터



(c) 송,수신부의 위상공간

그림 11. 전력선 카오스 동기화 결과

### III. 결 론

본 연구에서는 두 개의 동일한 Chua 회로에 전력선을 두어 등가 전송로를 구성한 후 구동-결합 동기 이론을 새롭게 적용한 동기화 방법을 제시하였으며, T형 및  $\pi$ 형 전력선을 가진 Chua 회로의 카오스 동기화는 전송 선로의 L과 C 영향에 의한 시간 지연이 있는 동기화가 이루어짐을 확인할 수 있었다. 앞으로 시간 지연과 왜곡이 적은 적은 동기화와 이를 암호 통신에 적용하는 방법이 연구과제로 남는다.

이 논문은 과학기술부, 과학재단 지정 지역협력 센터인 여주대학교 설비자동화 및 정보 시스템 연구개발센터의 연구비 지원에 의해 연구되었음.

### IV.참 고 문 헌

- [1] T. Matsumoto, "A Chaotic Attractor from Chua's circuit", IEEE Trans. on Circuit and System, vol. CAS-31, pp. 1055 - 1058, 1984.
- [2] 배영철, 고재호, 임화영, "Chua 회로에서의 Bifurcation과 Attractor", 대한전기학회 하계 학술대회 논문집, pp.664 - 666, 1995.
- [3] 배영철, 고재호, 임화영, "구분 선형 함수의 최적 구현에 관한 연구", 한국자동제어학회 회의 논문집, pp. 370 - 373, 1995.
- [4] 배영철, 고재호, 임화영, "Chua 회로에서의 파라미터 변화에 의한 Period-doubling과 Bifurcation에 관한 연구", 한국 자동제어 학술 회의 논문집, pp. 482 - 485, 1995.
- [5] L. Kocarev, K. S. Halle, K. Eckert and L. O. Chua, "Experimental Demonstration of Secure Communication via Chaotic Synchronization" Int. J. Bifurcation and Chaos, vol. 2, no. 3, pp. 709-713, 1992.
- [6] K. S. Halle, C. W. Wu, M. Itoh and L. O. Chua, "Spread Spectrum Communication through Modulation of Chaos" Int. J. Bifurcation and Chaos, vol. 3, no. 2, pp. 469-477, 1993
- [7] F. H. Branin, Jr, "Transient Analysis of Lossless Transmission Lines", Proc. IEEE, vol.55, pp. 2012 - 2013, 1967.
- [8] A. N. Sharkovsky, "Chaos from a Time-delayed Chaos Circuit", IEEE Trans. on Circuit and System, vol. CAS-40, pp. 781 - 783, 1993.
- [9] L. Kocarev and Z. Tazev, "Analytical Description of a Fractal Set Generated by the Time-Delayed Chua's Circuit", International Journal of Bifurcation and Chaos, vol. 4, pp. 1639 - 1643, 1994.
- [10] X. Rodet, "Models of Musical Instruments from Chua's Circuit with Time-Delay", IEEE Trans. on Circuit and System, vol. CAS-40, pp. 696-701, 1993.