

샘플치 H_∞ 문제: 최악의 외란의 폐경로 표현을 통한 등가의 이산시간 시스템 구현

The Sampled-Data H_∞ Problem: Obtaining an equivalent discrete-time system via a closed-loop expression of worst-case disturbance

공민중, 조창호*, 이상철**, 조도현***, 이상효*

* 광운대학교 제어계측공학과(Tel: 81-02-940-5153; Fax: 81-02-909-3255)

** 재능대학 전자통신과(Tel: 81-032-770-1125)

*** 인덕대학 메카트로닉스과(Tel: 81-02-940-5540)

Abstract : This paper aims at deriving an equivalent finite dimensional discrete-time system for H_∞ type problem for sampled-data control systems. A widely used approach is based on the lifting technique, but it needs somewhat complicate computation. Instead, this paper derives an equivalent finite-dimensional discrete-time system directly from a description of the sampled-data system which is achieved via a closed-loop expression of the worst-case intersample disturbance.

Keywords : Sampled-Data System, Lifting, Worst-Case Disturbance, Matrix Exponential, Inverted Pendulum.

1. 서론

연속시간 신호와 이산시간 신호가 동시에 존재하는 혼성 시스템인 샘플치 시스템(sampled-data system)은 포함된 표본화기(sampler)와 영차 유지기(zero order holder)에 의해 시변성을 갖기 때문에 표준 이산 문제로 다루기 힘들다. 이러한 샘플치 시스템에 대한 H_∞ 최적 제어 문제는 많은 논문들에서 연구되었다[1,2,3,4].

샘플치 H_∞ 문제에 대한 풀이법 중 널리 사용되는 방법은 리프팅 기법(Lifting technique)에 기초한 것으로, 이 방법은 샘플치 H_∞ 문제를 등가의 유한차원 이산 H_∞ 문제로 변환한다[1,2,4]. 리프팅 방법은 최악의 경우의 외란에 대한 폐경로 표현을 통해 시스템을 나타내는데, 이 논문에서는 폐경로 표현을 통해 시스템을 나타내고, 한 번의 행렬 지수함수 풀이를 통해 매우 간단히 등가의 유한차원 이산시스템을 구해낸다. 비록 두 방법에 의한 시스템 표현은 다르더라도, 결과로써 구해진 등가의 이산시간 시스템은 등가이다.

이 논문은 구성은 다음과 같다. 2절은 샘플치 H_∞ 문제를 서술한다. 3절은 최악의 경우의 외란에 대한 폐경로 표현을 통한 직접 이산화 방법을 다루고, 4절에서 리프팅 기법을 알아보며, 3절의 결과와의 등가성을 보인다. 5절에서는 3절과 4절의 방법을 도입된 모델에 적용, 모의실험을 통해 각 제어 시스템의 성능을 비교하며, 위의 논의를 종합하여 6절에서 결론을 짓는다.

2. 문제 설정

(1)과 같이 표현되는 연속시간 제어대상 $G(s)$ 를 고려하자.

$$\left. \begin{aligned} \dot{x}(t) &= Ax(t) + B_1 w_c(t) + B_2 u_c(t), \quad x(0) = 0 \\ z_c(t) &= C_1 x(t) + D_{12} u_c(t) \\ y_k &= C_2 x(kh) + D_{21} v_k, \quad k = 0, 1, 2, \dots \end{aligned} \right\} (1)$$

$x(t)$ 는 상태 벡터, $w_c(t)$ 와 v_k 는 연속 및 이산 외란, $u_c(t)$ 는 제어 입력, $z_c(t)$ 와 y_k 는 제어할 신호와 측정 출력이다. 측정 출력 y_k

는 표본화 순간 kh 에서만 유용하다.

(1)의 제어대상을 포함하는 그림 1과 같은 샘플치 제어 시스템을 고려하자.

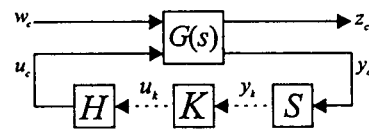


그림 1. 샘플치 H_∞ 제어 시스템
Fig. 1. Sampled-data H_∞ control system

K 는 이산 H_∞ 제어기, H 와 S 는 각각 영차 유지기와 표본화기이다.

샘플치 H_∞ 최적 제어 문제의 해는 다음의 가정들을 필요로 한다.

가정1 : 이산 시스템 $(e^{Ah}, \int_0^h e^{A\tau} B_2 d\tau)$ 와, (C_2, e^{Ah}) 는 각각 안정가능, 검출 가능하다.

가정2 : 연속 시스템 (A, B_1) 과 (C_1, A) 는 각각 안정가능, 검출 가능하다.

가정3 : $D_{12}^T D_{12} > 0$, $D_{21} D_{21}^T > 0$.

제어신호는 영차 유지기에 의해 생성된다고 가정한다.

최악의 경우를 고려한 성능 척도는 각각 L_2 및 l_2 공간상의 외란 w_c 와 v_k 에 관련한 페루프 시스템의 유도 노름 (2)로 정의된다.

$$\gamma(K) := \sup_{(w_c, v_k \neq 0)} \left\{ \frac{\|z_c\|_{L_2}}{[\|w_c\|_{L_2}^2 + \|v_k\|_{l_2}^2]^{1/2}} \right\} (2)$$

샘플치 H_∞ 문제는 $\gamma(K) < \gamma$ 를 만족하는 안정화 제어기 K 를 찾는 것이다.

3. 최악의 외란의 폐경로 표현을 통한 등가 이산시간 시스템 구현

이 논문에서 연구하는 방법은 (1)의 샘플치 시스템을 (3)과 같은 점프를 갖는 선형 시스템으로 표현하는 방법에 기초를 두고 있다.