

## 전기화학적 식각정지에 의한 SOI 박막화에 관한 연구

### A study on SOI structures thinning by electrochemical etch-stop

강 경 두\*, 정 수 태\*, 류 지 구\*, 정 재 훈\*\*, 정 귀 상\*\*

(Kyung-Doo Kang\*, Su-Tae Chung\*, Gi-Kyu Ryu\*, Jae-Hoon Jeong\*\*, Gwi-Sang Chung\*\*)

#### Abstract

The non-selective method by polishing after grinding was used widely to thinning of SDB SOI structures. This method was very difficult to thickness control of thin film, and it was dependent on equipments. However electrochemical etch-stop, one of the selective methods, was able to accurately thickness control and etch equipment was very simple. Therefore, this paper described with the effect of leakage current and electrodes on electrochemical etch -stop. Consequentially, PP(passivation potential) was changed according to the kinds of contact and contact sizes, but OCP(open current potential) was not change with range of -1.5~-1.3V.

**Key Words(중요용어) :** SDB SOI(실리콘기판 직접접합 에스 오 아이), thinning(박막화), electrochemical etch-stop(전기화학적 식각정지), leakage current(누설전류)

#### 1. 서 론

최근, Si기판을 대체할 수 있을 것으로 기대 되고 있는 SOI(Si-on-insulator)구조의 기판은 단결정 Si의 우수한 기계적 성질을 이용할 수 있으며, 능동소자 혹은 표면 미세구조물을 제작할 수 있는 Si 회생층, 그리고 전기적 절연과 화학적인 선택적 회생층을 가지고 있어 마이크로머시닝기술을 이용한 고효율 MEMS(Micro Electro Mechanical System)를 연구·개발하기에 가장 유력시되고 있다.<sup>1, 2)</sup>

Si기판 직접접합(SDB ; Si-wafer Direct Bonding) 기술에 의해 제작된 SOI구조는 완벽한 단결정 Si 박막과 우수한 절연특성을 갖는 매몰층 산화막 뿐만 아니라 대면적의 SOI기판을 제작할 수 있다.<sup>3, 4)</sup>

특히, 얇은 다이어프램이나 쉐도우층을 쉽게 제작 가능하기 때문에 MEMS에 있어서 압력센서와 가속도센서를 통상적인 공정의 소자보다 소형화가 가능하다. 또한, 마이크로벨브 및 자이로와 같은 복잡한 구조도 제작 가능하다. 이러한 SDB SOI기술을 MEMS분야에 이용하기 위해서는 SOI 능동층의 박막화와 정확한 두께제어기술이 무엇보다도 중요하다. 현재, SDB SOI구조의 박막화에는 그라인딩 후 폴리싱에 의한 기계적인 방법(non-selective method)이 널리 사용되고 있지만<sup>5)</sup>, 장비의 평탄도와 정밀도에 크게 의존하며, 대면적의 능동층 박막두께를 정확하게 제어하기가 대단히 어렵다.

Si의 이방성 습식식각기술을 이용해서 cavity나 다이어프램 제작시 두께제어법으로는 식각시간법, 불순물 농도차를 이용하는 방법<sup>6)</sup>과 전기화학적 식각정지법<sup>7)</sup> 등이 있다. 그러나, 고농도 불순물을 식각정지층으로 사용할 경우, 잔류용력의 영향과 고농도 부분에 소자를 형성할 수가 없다. 한편, 역바이어스된 pn접합 다이오드의 성질과 양극산화현상을 이용한 전기화학적 식각정지법은 식각정지에 필요한

\* 부경대학교 전자공학과  
(부산광역시 남구 대연3동 599-1번지)

\*\*동서대학교 정보통신공학부  
(부산광역시 사상구 주례동 산 69-1번지, Fax : 051-320-2122, E-mail : gschung@dongseo.ac.kr)

불순물의 농도가 높지 않고 매우 정확한 능동층의 두께제어가 가능하다. 그림 1은 화학적 방법에 의한 SDB SOI구조의 박막화 종류를 개략적으로 도식화한 것이고, 그림 2는 화학적 후면 식각방법으로 SDB SOI구조를 박막화하는 single etch-stop과 double etch-stop 방법을 나타낸 것이다.

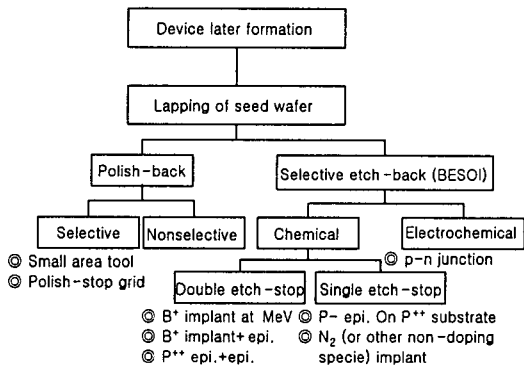


그림 1. SDB SOI구조의 박막화 종류.

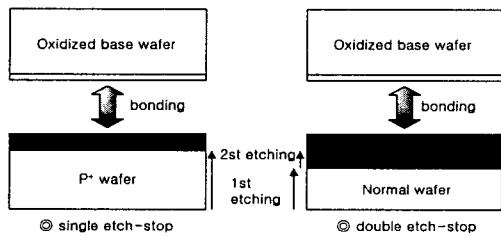


그림 2. SDB SOI구조의 박막화를 위한 single 및 double etch-stop 방법.

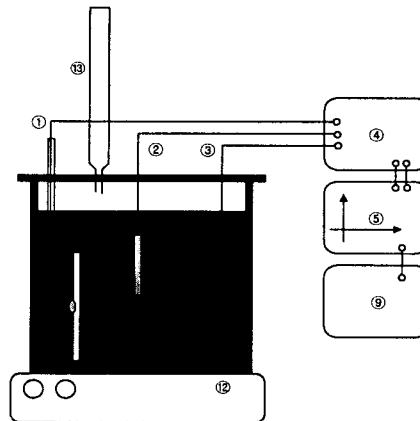
일반적으로 알려진 전기화학적 식각정지법의 공정상 실패요인은 크게 두 가지로 알려져 있다. 첫 번째로 역바이어스된 실제 pn 접합 다이오드의 누설전류밀도( $J_{leak}$ )가 전기화학적 식각정지시 I-V특성 곡선상에서의 최대 누설전류밀도( $J_{pp}$ )보다 크게 나타날 경우, 빠른 식각정지가 일어난다. 두 번째는 passivation이 진행되는 동안 흐르는 누설전류밀도가 높다면, 이는 n-형 si층에서 큰 Ohmic강하를 발생시키게 된다. 결국, 큰 Ohmic강하는 n-형 Si의 전위를 passivation에 필요로 하는 전위 아래로 떨어뜨려, 식각은 n-형 Si표면에서 정지되지 않고 계속해서 진행되어, 식각정지는 실패하게 된다.<sup>[8]</sup>

따라서, 본 논문에서는 전기화학적 식각정지법을 SDB SOI기판의 박막화<sup>[9]</sup>에 적용하여, SOI구조의 능

동층 두께를 제어하고자 하였으며, 시각정지시의 누설전류 대 전압 특성곡선 및 시간곡선의 변화를 분석·평가하였다.

## 2. 실험

실험에 사용된 기판은 도핑농도가  $10^{14} \sim 10^{15} \text{ cm}^{-3}$ 인 p형 Si(100)기판을 사용하였으며, 시료의 크기는  $3 \times 3 \text{ cm}^2$ 이다. 인가 바이어스를 위한 후면 전극부는 sputtering법에 의해 Cr/Au와 Al 박막을 각각 증착하였다. 증착된 전극부의 size는  $3 \times 3 \text{ cm}^2$ ,  $2 \times 2 \text{ cm}^2$ ,  $1.5 \times 1.5 \text{ cm}^2$ 로 변화를 주었다. 그림 3은 전류 대 전압 곡선과 시간곡선을 평가하기 위해 사용된 식각 장치도를 개략적으로 나타낸 것이다. 식각용액은 TMAH 20wt.%, 온도는  $80^\circ\text{C}$ 로 유지하였다. 전기화학적 식각정지시 Si기판의 두께변화에 따른 전압변화를 막기 위해 RE(Reference Electrode)를 사용했으며, 항상 일정한 전압값을 공급해주기 위한 Potentiostat를 사용하여 WE, RE 및 CE (Counter Electrode)의 3전극 시스템을 구성하였다. 용액의 교반효과를 위해 magnetic stirring을 사용하였으며, 식각용액의 온도는  $\pm 0.5^\circ\text{C}$ 로 유지하였다. 식각용액과 ohmic contact 간의 접촉을 방지하기 위하여 Teflon, O-ring 및 wax를 이용하여 샘플 홀더를 제작하였다.



1. Working Electrode
2. Reference Electrode
3. Counter Electrode
4. Potentiostat
5. Plotter
6. Ag/AgCl
7. Pt mesh
8. Teflon holder
9. PC
10. Sample
11. Magnetic stir-bar
12. Hot plate
13. Reflux condenser

그림 1. 전기화학적 식각정지 및 I-V특성 곡선 분석을 위해 사용된 실험 장치도.

### 3. 결과 및 고찰

그림 4와 그림 5는  $3 \times 3 \text{cm}^2$  Cr/Au 전극을 갖는 p-형 경우와 pn 접합 시료에 대한 누설전류 대 전압 특성곡선을 각각 나타낸 것이다.

p-형의 OCP와 PP점은 각각  $-1.3\text{V}$ 와  $-0.75\text{V}$  나타났고, 이때의 최대 누설전류는  $8.7\text{mA}$ ( $2.2815\text{mA}/\text{cm}^2$ )로 pn접합 다이오드 특성곡선에서 나타나는 PP점 ( $-0.62\text{V}$ )에서의 최대 누설전류 ( $6\text{mA}$ : $1.589\text{mA}/\text{cm}^2$ )보다 높게 나타났다.

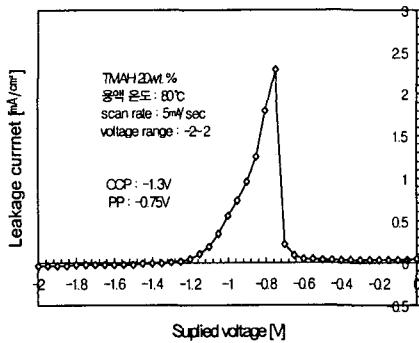


그림 4. p-형 누설전류 대 전압곡선.

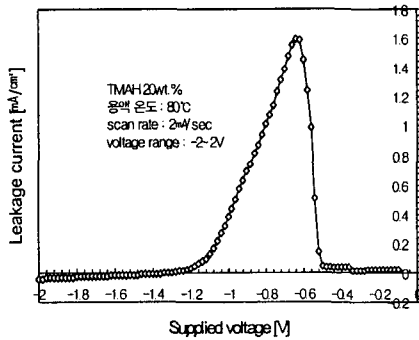


그림 5. pn 다이오드의 누설전류 대 전압곡선.

그림 6은  $3 \times 3 \text{cm}^2$ ,  $2 \times 2 \text{cm}^2$ ,  $1.5 \times 1.5 \text{cm}^2$  면적 크기의 Al 전극을 갖는 각각의 시료에 대한 누설전류 대 전압 특성곡선을 나타낸 것이다. OCP점은 전극의 면적에 상관없이 거의 일정한  $-1.35 \sim -1.3\text{V}$  값을 나타내었다. 이는 동일 물질의 금속이 반도체와 접합될 때, 접합되는 금속의 면적과는 무관하게 반도체와 금속사이에 에너지 대역도가 형성되기 때문이라고 사료된다. 그러나, PP점은 전극의 면적이 작아지므로해서 passivation이 일어나는 전위가 변화하는 것을 확인 할 수가 있었다.  $3 \times 3 \text{cm}^2$ ,  $2 \times 2 \text{cm}^2$ ,  $1.5 \times$

$1.5 \text{cm}^2$ 에서 나타난 PP점이 각각 0.6, 1, 1.25V로 전극이 작아질수록 더 높은 전위에서 passivation이 일어났다. 이는 식각용액에 노출되는 Si의 면적에 대한 전극의 크기가 상대적으로 작고, 전극부의 면적이 작아지므로해서 전극부의 저항을 상승시키는 효과를 가져오게 되어 더 많은 전압강하가 발생하기 때문으로 사료된다.

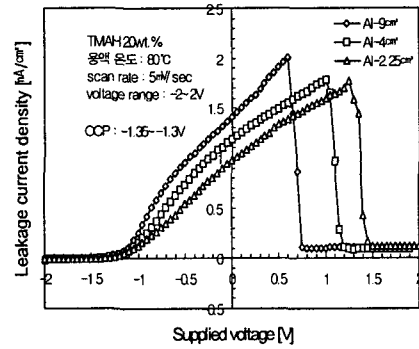


그림 6. Al 전극 면적의 변화에 따른 누설전류 대 전압특성 곡선.

그림 7은 pn접합 시료에  $3 \times 3 \text{cm}^2$  Al 전극을 사용하여 pn 접합 다이오드의 누설전류 대 전압특성 곡선을 나타낸 것이다. 최대 누설전류 밀도( $J_{\text{peak}}$ )는  $1.3 \text{mA}/\text{cm}^2$ 로 그림 3에서 분석된  $2.007 \text{mA}/\text{cm}^2$ ( $J_{\text{PP}}$ ) 보다 낮게 나타남을 확인 할 수 있었다.

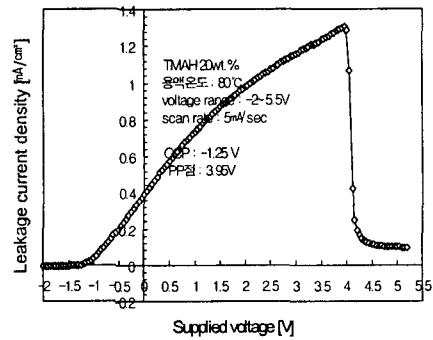


그림 7. pn접합 시료에  $3 \times 3 \text{cm}^2$  Al 전극을 사용한 경우의 다이오드 특성곡선.

그림 8(a)는 전기화학적 식각정지시의 누설전류 대 시간 특성곡선을 나타낸 것이다. 3전극(working electrode, counter electrode, reference electrode)시스템에서는 reference 전극의 영향으로 인해 Si 기판의 식각정도에 대해 누설전류값을 일정하게 유지시켜

주는 부분을 확인할 수 있고, p-type의 식각후, n-type이 식각용액에 표출되기 시작하면서 누설전류는 급격히 증가하다가 n-type이 완전히 노출되면 식각용액과의 화학적인 반응에 의한 양극산화현상으로 식각이 중지되었다. 그림 (b)는 전기화학적 식각시 누설전류 특성에 따른 식각상태를 나타낸 것이다. 최초 ①의 상태는 식각용액에 노출된 p-type의 Si가 산화환원 반응에 의해서 자연식각되는 상태를 나타내고, ②는 p-type의 표면일부가 완전 식각되고 난 후, n-epi. 표면이 식각용액에 노출되면서 pn 접합의 누설전류가 급격히 증가하는 상태를 나타낸 것이다. ③의 상태는 p-type이 완전히 식각되고, n-epi.에서 양극산화현상으로 식각이 중지된 상태를 나타낸다.

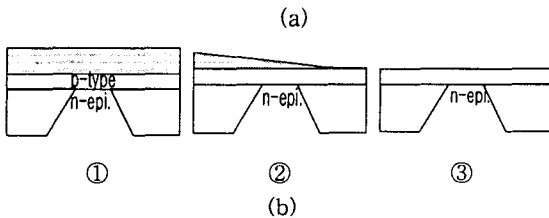
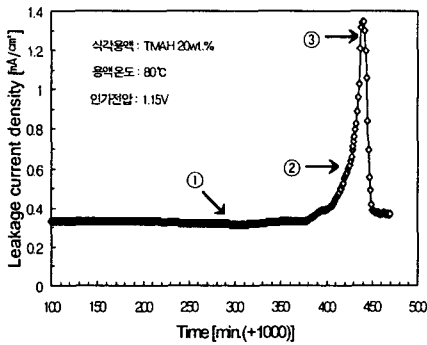


그림 8. (a) 전기화학적 식각정지시의 시간에 따른 누설전류 특성곡선과 (b) Si 표면의 식각진행 상태.

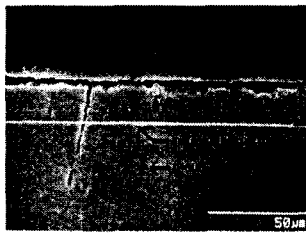


그림 9. 전기화학적 식각정지법에 의해서 제작된 SDB SOI구조의 단면 SEM사진.

그림 9는 전기화학적 식각정지된 SDB SOI기판의 SEM사진을 나타낸 것이다. 전기화학적 식각정지법

에 의해 15 μm의 n-epi.층에서 식각이 정확하게 정지됨을 알 수 있다. 또한, 식각정지된 기판의 n-epi.층 두께가 15 μm으로 균일하였다. 전기화학적 식각정지법은 SDB SOI기판 제작에 적용할 경우, SOI박막의 정확한 두께제어가 가능함을 알 수 있었다.<sup>[9]</sup>

#### 4. 결 론

본 논문에서 전기화학적 식각정지를 SOI 박막화에 적용할 경우 다음과 같은 결과를 얻었다.

사용된 전극의 종류와 면적에 따라 분석된 OCP점은 -1.5~-1.3V로 시료에 관계없이 큰 변화를 나타내지 않았다. 이는 금속-반도체 접합시에 형성되는 고유의 에너지 대역구조 때문이라 사료된다. 그러나 PP점은 전극 면적에 영향을 받는 것으로 나타났고, 전극의 면적에 반비례하여 passivation 전위가 발생되었다. 이같은 passivation 전위의 이동은 전극부에서의 증가된 저항으로 인해 전압강하가 증가하기 때문에 발생하는 것이라 사료된다. 그리고 pn 다이오드의 누설전류 대 전압특성을 분석한 결과, 모든 다이오드 최대누설전류밀도( $J_{peak}$ )가 passivation 최대전류밀도( $J_{pp}$ ) 보다 낮게 분석되었다. 이는 전기화학적 식각정지시 정확한 식각정지가 가능함을 보여준다. 결과적으로 15μm의 능동층 두께에서 정확한 식각정지를 얻을 수 있었으며, 결국 전기화학적 식각정지법을 SOI 박막화에 적용할 경우 정확한 능동층 두께제어가 가능하리라 사료된다.

#### 참고 문헌

- [1] P. Barth, et. al., *IEEE Solid-State Sensors & Actuators Workshop*, (1988)35.
- [2] M. Huff, et. al., *IEEE Solid-State Sensors & Actuators Workshop*, (1990)123.
- [3] K. Mitani, et. al., *Appl. Phys. letter A*, 54(1992)543.
- [4] S. Cristoloveanu, et. al., *Kluwer Academic*, (1995)16.
- [5] A. Yamada, et. al., *5th Int. Workshop on Future Electronics Devices*, (1988)201.
- [6] A. Soderarg, *J. Electrochem. Soc.*, 139(1992)561.
- [7] G. S. Chung, et. al., *J. Korea Sensors Society*, 7(1998)126.
- [8] V. M. Mcneil, et. al., *IEEE Solid-State Sensors and Actuators Workshop*, (1990)92.
- [9] G. S. Chung, et. al., *J. KIEEME*, 13(2000)431.