

Corning glass 기판위에 증착된 PZT 박막의 전기적 특성 Electrical properties of PZT thin films deposited on corning glass substrates

주필연*, 정규원*, 박영*, 김홍주*, 박기엽**, 송준태*

(Pil Yeon Ju, Kyu Won Jeong, Young Park, Hong Joo Kim, Ki Yup Park, Joon Tae Song)

Abstract

Effects of excess Pb(50 mole %) on the crystallization properties of amorphous PZT thin films on the glass substrates by post-annealing in oxygen ambient were investigated to lower the crystallization temperature of the PZT thin films with a single perovskite phase.

The PZT thin films(350nm) were prepared on Pt/Ti/corning glass(1737) substrates. The PZT thin films and bottom electrode were deposited by RF magnetron sputtering. Crystallization properties of PZT thin films were strongly dependent on RTA(Rapid Thermal Annealing) temperature. We were able to obtain a perovskite structure of PZT at 600°C for 10min. After thermal treatments were done, electrical properties such as I-V, P-E, and fatigue were measured.

Key Words(중요용어) : excess Pb, corning glass(1737), RTA, electrical properties

1. 서론

Perovskite 구조의 강유전체인 $Pb(Zr,Ti)O_3$ (PZT)는 수천에 이르는 매우 높은 유전율과 인가된 전계에 따라 안정된 두 개의 분극 반전 특성을 가지고 있어 DRAM 및 FRAM과 같은 메모리 소자 응용에 적합하다.^{1,2} 또한 압전성, 초전성, 전기광학 효과를 가지고 있어, SAW filter, 적외선 감지소자등 각종 전자부품 소자등에 응용되고 있다. PZT 박막을 증착하기 위한 방법은 sputtering, ion beam deposition, evaporation, laser ablation, chemical vapor deposition, sol-gel법 등이 있으며, 이중 단일 타겟을 이용한 RF-magnetron sputtering법은 증착방법이 간단하고 성장된 박막의 질이 우수하며 성장속도와 온도조절이 용이하다는 이점이 있어 강유전박막을 증착하기에 적합한 방법으로 알려져 있다. 안정된 PZT 박막을 얻기 위해서는 높은 열처리 온도가 요구되며, 이렇게 높은 온도에서는 PZT 박막의 강유전 특성이 저하되므로 PZT 박막의 결정화 온도를 낮게 하는 방법이 필요하다. 이를 위해 고온에서 휘발되는 Pb의 양을 보상하여 결정화 온도를 낮추기 위하여 Pb가 50% 과잉 첨가된 타겟을 이용

하였다. 한편 유리기판은 기계적강도와 광학적인 성질이 우수하고 가격이 저가이므로 FRAM 기술과 기존의 TFT-LCD 기술을 접목하면 정보저장과 정보처리를 하나의 시스템으로 할 수 있다는 장점이 있다.

본 연구에서는 PZT 박막을 300°C의 낮은 온도에서 RF-magnetron sputtering 법을 이용 Pt/Ti/corning glass(1737) 기판위에 성장하여 550°C, 600°C, 650°C에서 RTA 처리하였으며 XRD를 통하여 박막의 구조적 특성과 P-E 이력곡선, I-V 특성, fatigue 등의 전기적 특성을 분석하였다.

2. 실험방법

본 실험에서 사용한 기판은 corning glass(1737)로써 Pt/Ti 하부전극을 각각 RF-magnetron sputtering 법으로 150nm, 50nm 성장하였다. 하부전극 성장시 기판의 온도는 각각 Ti 200°C, Pt가 400°C 이었다. 제작된 기판 위에 RF-magnetron sputtering 법으로 기판온도 300°C에서 약 350nm 두께의 PZT 박막을 성장 하였으며 표1에 PZT 박막의 sputtering 조건을 설명하였다. 타겟은 Zr/Ti mole 비가 52/48인 단일 세라믹 타겟을 사용하였으며, 고온에서의 Pb 휘발을 보상하고 열처리 온도를 낮추기 위해 Pb를 50 mole% 과잉첨가 하였다.

* : 성균관대학교 전기전자 및 컴퓨터공학부
(경기도 수원시 장안구 천천동 300, Fax : 0331-290-7159, e-mail : zurcamp@ece.skku.ac.kr)

** : 부산정보대 전기공학부

표 1. PZT박막의 sputtering 조건

Target	sintered PZT ceramic target
Substrate	Pt(150nm)/Ti(50nm)/coming glass
Target-substrate distance	65(mm)
Base pressure of system	2.0×10^{-9} [Torr]
Ar:O ₂ flow rate	9 : 1 [sccm]
RF power	75 [W]
Substrate temperature	300 [°C]
Film thickness	350nm

성장된 PZT 박막을 결정화하기 위하여 RTA를 이용 O₂ 분위기에서 10분 걸쳐 550°C ~ 650°C 까지 열처리 하였다. RTA를 이용한 열처리 온도에 따른 PZT 박막의 결정화 여부는 XRD(Cu target, 1.54 Å, Ni filter)를 사용하였다.

PZT박막의 전기적 특성을 측정하기 위하여 Dot mask를 이용하여 성장된 PZT 박막위에 Pd 상부 전극을 evaporation을 이용 증착하여 MFM 구조의 PZT 캐패시터를 형성하였다.

Pd/PZT/Pt 캐패시터의 누설전류밀도 측정은 Keithley 617 programmable electro-meter를 사용하였다.

또한, Radiant 사의 RT-66A를 이용하여 PZT 박막의 P-E Hysteresis loop 특성 및 fatigue 특성을 측정하였다.

3. 결과 및 고찰

최적화된 기판위에 성장된 PZT 박막을 RTA를 이용 550°C, 600°C, 650°C에서 10분간 열처리한 경우의 XRD 결과를 그림 1에 나타내었다.

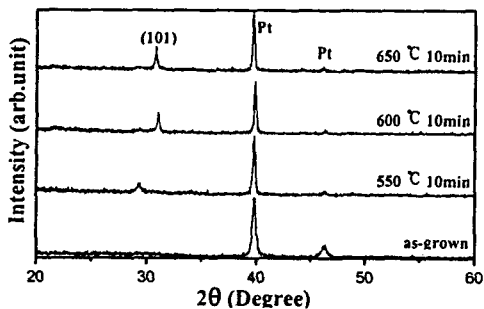


그림 1. 열처리 온도에 따른 PZT 박막의 XRD
Fig. 1. XRD patterns of PZT thin films as a function of annealing temperature

그림에서 알 수 있듯이 300°C에서 얻은 PZT 박막은 뚜렷한 peak이 없는 비정질 상태의 박막이었다.

성장된 PZT 박막은 열처리 온도가 증가할수록 안정상인 perovskite 상으로 전이함을 알 수 있다. 550°C에서 10분간 열처리 했을 경우, 준안정상인 pyrochlore 상이 나타났으며, 600°C이상에서 10분간 열처리 했을 경우 (101)면으로 우선성장한 PZT 박막을 얻을 수 있었다. 이 특성은 SiO₂ 기판에 증착된 박막보다 더 많은 열처리 시간이 요구된다. 이러한 이유는 본 실험에서 사용된 유리 기판이 기존의 SiO₂ 기판보다 두께가 더 두꺼우므로 PZT 막까지 전달되는 시간이 더 필요하고 또한 열전도도에 있어서도 유리기판이 SiO₂ 보다 더 작기 때문인 것으로 사료된다.

Pt/Ti/coming glass(1737) 기판 위에 성장된 PZT 박막의 전기전 특성을 알아보기 위하여 I-V, P-E, fatigue등의 특성을 조사하였다.

그림 2는 10분간 열처리한 PZT박막의 온도에 따른 I-V특성 그래프이다.

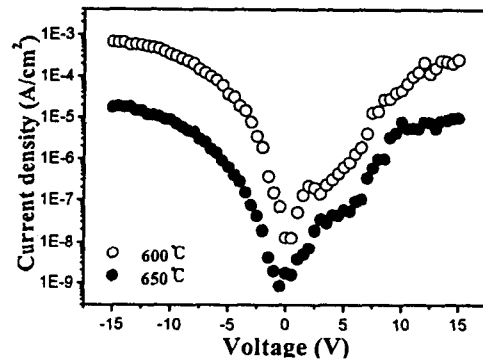


그림 2. 열처리 온도에 따른 PZT 박막의 누설 전류 특성

Fig. 2. Leakage current of Pd/PZT/Pt annealed capacitors at various temperature

같은 열처리 온도에서 인가 전압이 증가함에 따라 누설전류밀도가 증가하였으며, 열처리 온도가 증가할수록 낮은 누설전류를 나타내었다. 이는 열처리 온도가 낮을 때 더 많은 Pb가 PZT 박막의 내부나 표면에 존재하기 때문이다. 즉 600°C에서 열처리한 시편의 경우 650°C에서 열처리한 시편보다 큰 값의 누설을 보이는데 이는 Pb가 누설의 원인이 되는 공간 전하로써 작용했기 때문이다. 그리하여 10V의 전압에서 각각의 누설전류밀도는 600°C의 경우 6.2×10^{-5} [A/cm²]이고, 650°C에서 5.9×10^{-6} [A/cm²] 이었다. 이러한 누설 전류 밀도의 mechanism을 분석하기 위하여 위에 나타난 그림의 data를 log-log plot으로 표현하였다. 이그림을 그림3에 나타내었다.

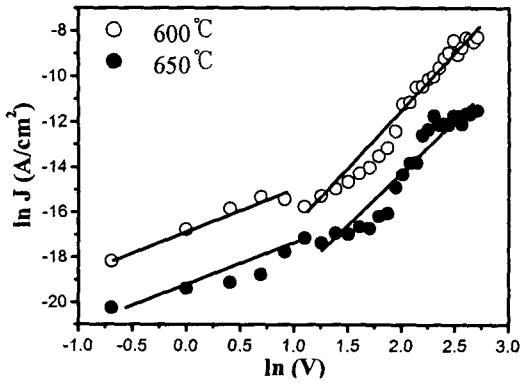


그림 3 . 그림 2 data의 log-log plot
Fig. 3. Log-log plot of the J-V data in Fig.2

그림3에 나타난 누설특성의 모양은 명확하게 구분되는 2개의 영역으로 되어 있다. 저전압 영역에서는 그래프의 기울기가 약 1로써 이 부분에서는 누설전류와 인가전압의 관계가 $I \propto V$ 의 ohmic 특성이 나타난다. 반면에 고전압 영역에서는 몇 개의 분리된 영역으로 되어 있는데, 이는 분리된 영역이 각각 다른 trapping level을 가지는 공간전하에 의한 전류 mechanism으로 사료된다.³

그림 4에 600°C와 650°C에서 각각 열처리한 Pd/PZT/Pt 캐패시터 구조의 P-E 이력곡선 특성을 나타내었다. 그림에 나타난 이력곡선은 모두 전형적인 강유전상을 나타냈다. 600°C에서 열처리한 경우의 항전압이 650°C에서 열처리한 경우보다 더 큰 값을 나타내었다. 이렇게 항전압이 크다는 것은 결정성이 나쁘다는 것을 의미한다. 즉, 600°C에서 열처리한 PZT 박막의 경우 내부나 표면에 남아 있는 Pb의 영향으로 이력곡선의 모양이 다소 broad한 모양을 나타낸 것이다. 실제로 그림 1의 XRD 패턴을 보면 29.5도 부근에 미세한 peak을 볼 수 있다. 이렇게 완전한 결정이 이루어지지 않은 것이 이러한

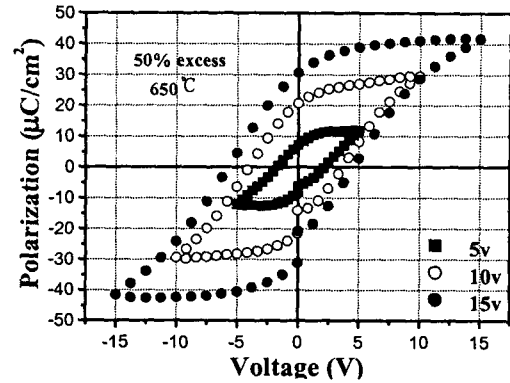
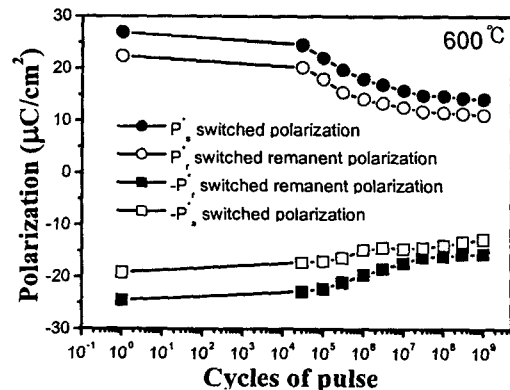
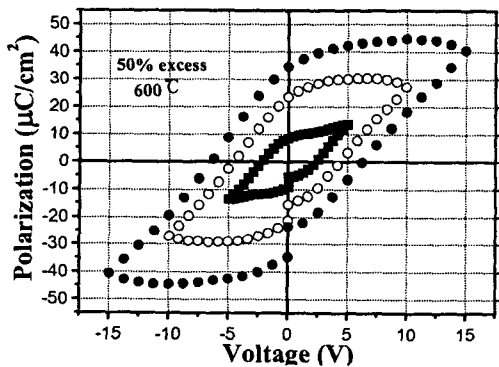


그림 4 . PZT 캐패시터의 P-E 특성
Fig. 4. P-E hysteresis loop of Pd/PZT/Pt capacitors

결과의 원인으로 사료된다. 한편 15V의 전압 인가 시 각각의 열처리 온도에 따른 자발분극값, 잔류분극값, 항전압은 600°C의 경우 42.7[$\mu\text{C}/\text{cm}^2$], 34.56[$\mu\text{C}/\text{cm}^2$], 6.24V, 650의 경우 41.59[$\mu\text{C}/\text{cm}^2$], 30.59[$\mu\text{C}/\text{cm}^2$], 4.3V이었다.

그림 5에 각각의 온도에서 10분간 열처리한 Pd/PZT/Pt 캐패시터의 fatigue 특성을 나타내었다. 이러한 fatigue의 원인은 기본적으로 domain wall의 pinning에 기인하고 이러한 domain wall pinning의 mechanism으로는 첫째, electron charge trapping에 기인한 pinning,^{4,5} 둘째, oxygen vacancies에 의한 pinning,^{6,7} 셋째, extended defect에 의한 pinning⁸이 제안되고 있다. 본 연구에서 적용된 capacitor의 경우 어느 한가지에 의한 domain pinning 보다는 여러 요소의 혼합이 fatigue의 원인으로 사료된다. 그림에서 보여지듯이 600°C에서 열처리한 경우 10^9 사이클동안 약 50%의 분극감소 현



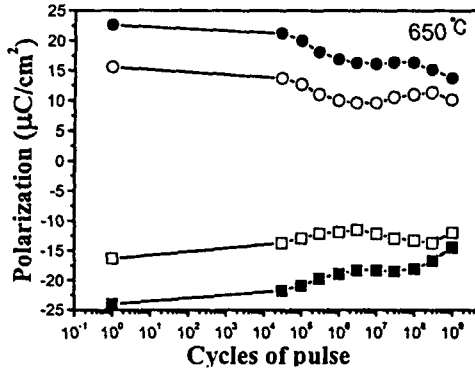


그림 5 . PZT 캐패시터의 fatigue 특성
Fig. 5. Fatigue characteristic of Pd/PZT/Pt capacitors

상을 보였으며 650°C에서 열처리한 경우는 약 34%의 분극 감소현상을 보였다. 이렇게 분극 감소 현상에서 차이를 보이는 이유는 앞서도 언급했듯이 PZT 박막에 존재하는 Pb라는 공간전하에 의한 것으로 사료된다. 이러한 공간전하가 분극 반전을 방해하므로 600°C에서 열처리한 경우의 시편이 더 많은 피로 현상을 느끼는 것이다.

4. 결론

본 연구에서는 Pt/Ti/corning glass 기판위에 rf-magnetron 스퍼터링법으로 300°C에서 성장한 PZT 박막을 RTA를 이용 열처리 한 후 PZT 박막의 강유전 특성에 대하여 고찰하였다. 600°C와 650°C에서 각각 10분간 열처리했을 경우 (101)면으로 우선 성장한 순수한 perovskite상만이 나타났다. 이는 같은 조건으로 5% excess 된 타겟을 이용했던 기존의 결과보다 50°C의 온도 감소 효과를 볼 수 있었다. 그러나 600°C에서 열처리한 경우 누설전류 fatigue등 전기적 특성은 오히려 약간 저하하는 현상을 나타냈다. 이러한 이유는 많은 양의 Pb가 PZT 박막내에 존재하여 공간전하로 작용했기 때문이다. 반면에 650°C에서 열처리한 경우는 5% 타겟을 이용한 경우보다 전기적인 특성이 우수하게 나타났다. 이는 Pb가 50% 과잉 첨가된 타겟을 사용했을 때 결정성이 우수하였기 때문이다. 이러한 점으로 미루어 보아 excess가 열처리 온도를 낮추는데는 효과적이지만 그로 인한 Pb의 존재로 전기적인 특성은 더 저하한다는 것이다. 따라서 600°C의 열처리 후 Pb를 휘발시킬 수 있는 다른 조절이 필요하

다. 현재 500°C에서 furnace 열처리를 통한 Pb 휘발에 관해 연구중이다.

600°C 650°C에서 10분간 열처리한 Pd/PZT/Pt 캐패시터의 잔류분극값은 각각 34.56[$\mu\text{C}/\text{cm}^2$], 30.59[$\mu\text{C}/\text{cm}^2$] 한편 인가된 단위 pulse에 따른 fatigue 측정 결과 10^9 사이클후에 각각 50% 34%의 분극 감소 현상을 보였다.

참고 문헌

1. Carno, J, Sudhama, C, Chikarmane, V, Lee, J, Tasch, A, Shepherd, W and Abt, N "Electrical and Reliability Properties of PZT Thin-Films for ULSI DRAM Applications" IEEE Transaction on Ultrasonics, Ferroelectrics and Frequency Control 38(6), pp. 690-703, 1991
2. L. E. Sanchez et al, "Process Technology Developments for GaAs Ferroelectric Nonvolatile Memory", Integrated Ferroelectrics, vol. 2, pp. 231-241, 1992.
3. Scott, J. F, MRS Conf. MRS Proc.243, 1991.
4. C. J. Brennan, R. D. Parrella, and D. E. Larsen, Ferroelectrics, 151, 33, 1994.
5. W. L. Warren, D. Dimos, B. A. Tuttle, R. D. Nasby, and G. E. Pike, Appl. Phys. Lett., 65, 1018, 1994.
6. S. B. Desu and I. K. Yoo, Integ. Ferroelectrics, 3, 365, 1993.
7. W. Y. Pan, C. F. Yue, and B. A. Tuttle, Ceram. Trans., 25, 385, 1992.
8. Z. Wu and M. Sayer, Presenter at Proc. Am. Ceram. Soc., PAC Rim Meeting, 11, 1993.