

데이터 통신용 트랜시버의 설계 및 제작

최준수* · 허창우*

*목원대학교 전자 및 컴퓨터공학과

Design and Fabrication of the Transceiver for Data Communication

Jun-su Choi* · Chang-wu Hur*

* Dept. of Electronic & Computer Engineering, Mokwon Univ.

E-mail : vlsiman@mokwon.ac.kr

요 약

본 논문에서는 데이터 전송용 특정 소출력 무선국용 무선기기의 송수신단의 회로를 설계하고 제작하여 특성을 측정 하였다. 주파수 대역은 424.7~424.95MHz이고, 반이중(Half Duplex Communication) 통신방식, PLL Synthesized, 20 Channel, 12.5kHz Channel Bandwidth 그리고 FSK Modulation/Demodulation 방식을 사용하였다. 송신단은 저잡음 증폭기와 전력증폭기를 사용하여 10mW의 출력으로 설계하였고, 발생하는 스퓨리어스를 감쇄시키기 위해 저역통과필터와 공진 회로로 구성하였다. 수신단은 Dual Conversion 방식을 사용하였다. 설계한 결과, 송신단의 출력은 9.71dBm, 스퓨리어스특성 47dBc 그리고 수신단은 감도가 -113dBm에서 Jitter가 $\pm 12.3\%$ 로 나타났다.

1. 서 론

1998년 7월에 정보통신부고시 제1998 - 90호에서 424.7 - 424.95MHz를 데이터 전송용 특정 소출력(10mW이하) 무선국용 무선기기의 주파수로 할당하였다.

이 주파수대역의 기술적 조건을 살펴보면 다음과 같다. 21개 채널을 가지고있고, 폭은 12.5kHz이며 424.7-424.7125MHz는 채널 제어용 주파수이다. 스퓨리어스 특성은 기본주파수의 평균전력보다 40dB이상 낮은 값이어야 한다. 제어 채널용 주파수의 경우 송신시간은 전파를 발사한 시간으로부터 0.2초 이내로 해야한다. 점유주파수 대역 폭은 8.5kHz 이하 이어야한다.[1]

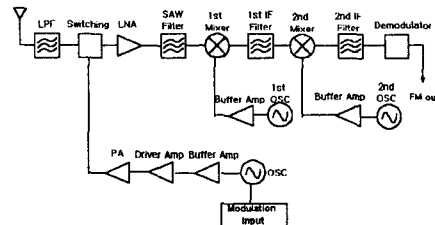
본 논문에서는 정보통신부고시 제1998 - 90호의 기술적 조건을 만족시키는 방향으로 두께 0.8T인 FR-4기판에 크기 45mm×31mm로 설계 및 제작하였다. 설계된 특정 소출력 무선국용 무선기기는 검침시스템, 무선 디지털 계전기, 주문 시스템 등 다양한 분야에 응용을 할 수 있을 것이다.

II. 소출력 데이터 통신형 단말기의 송, 수신부의 구성

단말기의 송, 수신부의 구성은 그림 1과 같다. 수신단의 Demodulator에서 요구하는 최소 감도

는 -84dBm이다. 설계한 단말기의 감도를 -113dBm을 기준으로 하였으므로, 수신부에서 요구되는 이득은 29dB이다. 잡음지수(Noise Figure)는 앞단의 증폭기에 의한 영향이 크다. 그러므로 이득이 15dB인 저 잡음 증폭기를 사용하였고, 고주파 대역통과 여파기, 424.7MHz를 19.65MHz로 다운시키기 위해 High Side Injection방식의 Mixer를 사용하였다. 1st Mixer에서 발생하는 고조파 성분을 제거하기 위해 공진회로와 1st IF 필터로 구성했다. 그리고 19.65MHz를 450kHz로 다운시키기 위해 Low Side Injection방식의 Mixer를 사용하였다.

송신단은 PLL과 송신을 제어하기 위한 Driver Amp와 Power Amp로 구성하였다. 스퓨리어스를 40dBc 이하로 감소시키기 위해 공진회로와 저역 통과 필터를 사용하였다.



[그림1] 단말기의 송, 수신부 구성

III. 주파수 합성부의 설계

주파수 합성 방법에는 직접방식과 간접방식이 있다. 간접방식은 Phase-Locked Loop로 구성되고, 직접방식은 여러개의 X-tal을 이용해 각각의 주파수 발진기를 만들고 Mixer 및 체배기를 사용하여 여러 주파수를 발생시키는 방법이다.[2] 본 논문에서는 부피와 비용의 절감과 여러개의 주파수를 제어해야 하기 때문에 간접방식을 선택하였다.

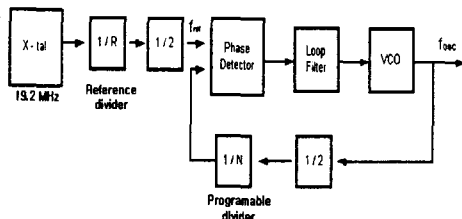
위상검출기(Phase Detector)는 기준주파수와 전압제어발진기(Voltage Controlled Oscillator)에서 귀환된 주파수를 비교하여 오차전압을 발생시킨다. 이 오차전압에는 고주파 성분과 저주파 성분이 포함되어 있는데 합주파수 성분은 Loop Filter를 통과하면서 감쇄된다. Loop Filter를 통과한 저주파는(직류성분) 전압제어발진기의 Varactor Diode의 캐패시턴스량을 변화시켜 발진 주파수를 변화시킨다. 귀환 작용의 반복으로 기준 주파수와 전압제어발진기에서 귀환된 주파수가 비슷해지면 발진기의 출력주파수를 고정시킨다.

송신시의 변조방식은 FSK방식을, PLL의 해상도는 12.5kHz로 선정하였다. Programable Divider는 전압제어 발진기의 주파수를 기준 주파수와 비교하기 위해 사용하였다.

Loop Filter는 Phase Detector에서 발생하는 고주파성분을 제거하고, PLL의 응답 및 동기특성을 결정한다. 본 논문에서는 Lead-lag형의 Loop Filter를 사용하였고, Phase Detector에서 발생하는 고주파성분을 더 감쇄시키기 위해 Loop Filter와 전압제어발진기 사이에 1단의 저역통과 필터를 한번 더 추가하여 설계하였다..

전압제어 발진기는 콜피츠 발진기를 변형하여 사용하였고, 외부조건들의 변화에 동작점을 안정화시키기 위해 에미터단에 안정화저항을 사용했다.

위와 같이 설계된 주파수 합성기는 송신부의 경우 424.7 - 424.95MHz, 수신부의 경우 444.35 - 444.6MHz까지 안정된 동작을 하였다.



[그림2] 주파수 합성부의 구성

IV. 송신부의 설계

정보통신부에서 규정한 최대출력 10mW와 40dBc 이상의 스퓨리어스를 만족시키기 위해 송

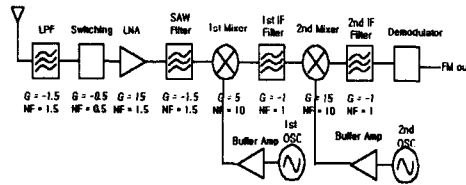
신부는 다음과 같이 설계하였다.

[그림1]에서 보듯이 송신부는 크게 Driver Amp와 Power Amp로 구성했다. Driver Amp는 송신 모드와 수신 모드의 제어와 이득의 증가를 목적으로 하였고, Power Amp는 가장 이득이 큰 단이다. 주파수 합성부로부터 들어오는 신호가 반사되어서 전압제어발진기의 주파수 제어에 영향을 미치는 것을 방지하기 위해 주파수 합성부와 Driver Amp 사이에 Buffer Amp를 추가하였다. 또한 스퓨리어스를 감쇄시키기 위한 방법으로 Buffer Amp 뒷단에 LC 공진회로를 삽입하였고, Power Amp 뒷단에 저역 통과 필터를 추가하였다.[5]

설계한 송신부는 9.71dBm의 출력을 가졌고, 출력은 Power Amp 단에서 조정을 할 수 있도록 하였다.

V. 수신부의 설계

수신부는 Dual-conversion 방식으로 설계하였다.



[그림3] 수신부의 구성도

수신감도는 -113dBm을 기준으로 설정하였다. Demodulator IC에서 요구되는 최소 입력신호는 -84dBm이다. -113dBm이 입력신호로 들어올 때 Demodulator에서 요구되는 값을 만족시키기 위한 이득은 29dB이다. 그래서 위의 사항을 만족시키기 위해 수신부는 [그림3]에서와 같이 각 단별로 구성하였다. 이 구성된 회로를 계산 한 결과는 다음과 같다.

$$G_{total} = G_1 + G_2 + G_3 + \dots = 29.5dB$$

채널 폭이 12.5kHz, 온도 20 °C, 입력 신호 -113dBm이라 할 때 입력 노이즈 신호는

$$P(noise) = KTB = -133.04dBm$$

이고, 수신부의 전체 잡음지수는

$$NF = NF_1 + \frac{NF_2 - 1}{G_1} + \frac{NF_3 - 1}{G_1 \times G_2} + \dots = 4.99dB$$

이며, 입력 S/N은 20.04dB이다. 그러므로 계산된 출력 S/N과 신호의 크기는 다음과 같다.

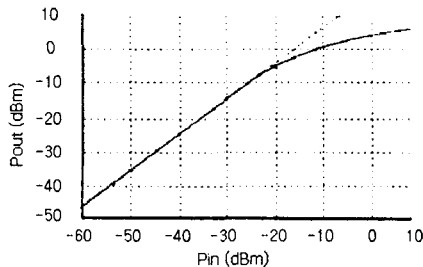
$$\text{출력 } S/N = \text{입력 } S/N - \text{전체잡음지수} = 15.05\text{dB}$$

$$\text{출력신호의 크기} = 83.5\text{dBm}$$

설계된 수신부를 각 단별로 살펴보면 다음과 같다.

스위칭부는 PIN 다이오드를 사용하였다. PIN 다이오드는 역방향 바이어스시 작은 직렬접합 용량은 큰 다이오드 임피던스를 야기하고, 순방향 바이어스시 접합용량이 제거 되므로 낮은 임피던스 상태를 갖는다.

저잡음 증폭기에는 NPN형 바이폴라 트랜지스터를 사용하였다. 최대 이득은 400MHz에서 약 18dB 정도이며, 잡음지수는 1.5dB이다.



[그림4] 저잡음 증폭기의 입 출력 전달특성

저잡음 증폭기의 이득은 전류소비를 최소화하고 최대 수신감도를 고려하여 약 15dB 정도로 고정하였다. 제작된 저잡음증폭기의 P_{1dB} (1dB gain compression point) 입력은 -22dBm으로 나타났다.

대역통과 필터로는 SAW(Surface Acoustic Wave) 디바이스를 사용하였다. SAW 필터는 소형 경량이면서, 내진성과 내충격성이 크다. 그리고 제품의 Tolerance가 작고, 신뢰성이 크면서, 무조정화가 가능하기 때문이다.[3] 이 필터는 스프리어스를 감쇄시키는 역할과 영상주파수, 저잡음 증폭기에 의해 발생하는 고조파성분을 감쇄시킨다.[3]

사용된 필터의 특성은 [표1]과 같다.

삽입손실(Insertion Loss)을 줄이기 위해 인덕터를 이용한 매칭회로를 사용하였고, SAW 필터의 출력에 연결된 인덕터에 병렬로 캐패시터를 첨가하여 1st Mixer와 임피던스 정합을 하였다.

Mixer의 종류에는 Active Mixer와 Passive Mixer가 있다. Active Mixer는 Passive Mixer보다 변환손실이 적다는 장점이 있지만, IIP(Input Intercept Point)가 작다는 단점이 있다. 본 논문에서는 Active Mixer를 BJT로 구현하였다.

BJT를 이용한 Mixer는 아이솔레이션 특성이

FET보다는 떨어지지만, 저가이기 때문에 BJT를 선택하였다. High Side Injection 방식으로 구현된 1st Mixer에서는 저잡음증폭기로부터 출력된 424.7 - 424.95MHz을 전압제어발진기로부터 출력된 444.35 - 444.6MHz의 신호와 혼합하여 19.65MHz로 만들었다. 발생되는 합주파수 성분과 스프리어스성분을 제거하기 위해 믹서의 출력단에 선택도가 큰 인덕터로 공진회로와 19.65MHz의 1st IF 필터를 삽입하였다.

2nd Mixer와 Demodulator는 IF Detect IC를 사용하였다. 이 IC에서 제공하는 Mixer의 변환이득은 15dB이며, 50Ω 시스템에서 입력 감도는 11dBμV (-96dBm)이다.

Quadrature Detector (Demodulator)로부터 출력된 FM신호는 비교기를 사용하여 아날로그 신호를 디지털 신호로 변환하였다.

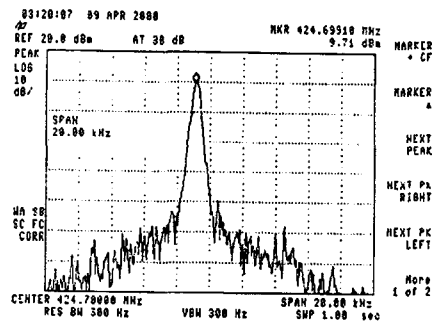
[표1] SAW 필터의 특성

Minimum insertion attenuation	3.5dB	
Pass band (424.68 - 425.05MHz)	1.3dB	
Relative attenuation	10 - 421MHz	50dB
	421 - 424.08MHz	38dB
	424.08 - 424.36MHz	15dB
	426 - 432MHz	35dB
	432 - 445MHz	45dB
	445 - 1000MHz	50dB

VI. 특성 측정 및 평가

제작된 송신단의 출력은 [그림5]와 같다. 9.57dBm의 출력을 얻었고, 깨끗한 파형을 보였다.

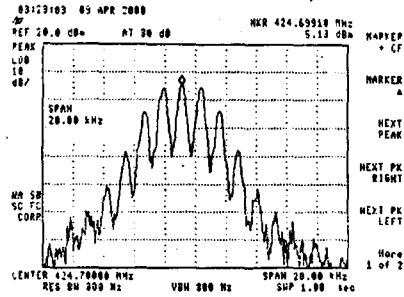
변조가 되었을 경우에 송신단의 출력 파형은 [그림6]과 같다. 송신 전력의 80%를 8.5kHz의 대역폭 안에 존재할 수 있도록 변조도를 조정하였다. 그림에서 보듯이 송신 전력의 80%가 8.5kHz 대역폭에 존재함을 알 수 있다.



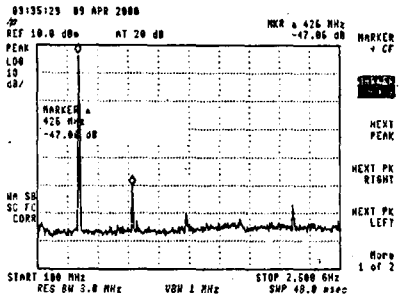
[그림5] 무변조시 송신단의 출력

[그림7]은 송신단의 스프리어스 특성을 나타내

는데, 3고조파 이상의 주파수는 거의 감쇄 하였고, 2고조파 성분만 크게 나타났다. 2고조파 성분과의 스퓨리어스 특성은 40dBc보다 좋은 47dBc임을 알 수 있다.

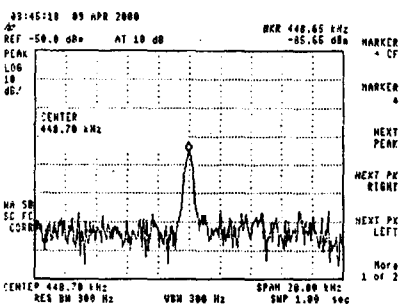


[그림6] 변조시 송신단의 출력



[그림7] 송신단의 스퓨리어스 특성

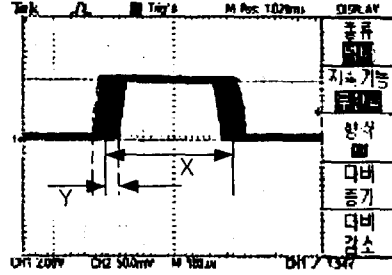
[그림8]은 2st Mixer뒤에서 측정한 450kHz의 IF 주파수이다. -113dBm 입력시 신호의 크기가 -85.65dBm 이다.



[그림8] -113dBm 입력시 2st IF 주파수 (450kHz)

[그림9]은 1.2kHz의 Data를 신호발생기로부터 -113dBm의 레벨로 입력을 받았을때 복조를 한 파형이다. 그림에서 보듯이 -113dBm의 입력에 대한 Jitter는 다음과 같다.

$$Jitter = \frac{Y}{X} \times 100 = \pm 12.3\%$$

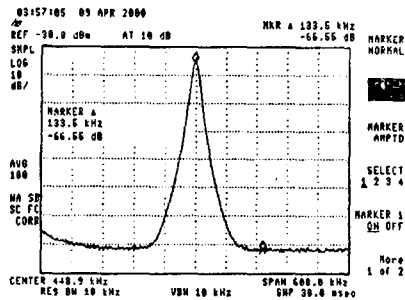


[그림9] -113dBm 입력시 복조 파형

[그림10]은 450kHz 출력단에서 S/N을 계산하기 위해서 측정된 결과이다. 입력을 -60dBm을 넣었을 경우이므로 -113dBm을 기준으로 정한다면 S/N은 66.55 - 53 = 13.55dB임을 알 수 있다. 이것은 대역폭을 고려하지 않았으므로 고려 할 경우, 출력단의 잡음지수 및 S/N는 다음과 같다.

$$\begin{aligned} \text{출력 } S/N &= \text{측정 } S/N + \frac{\text{채널폭}}{\text{Resolution Band Width}} \\ &= 13.55 + 10 \log \frac{12.5 \times 10^3}{10 \times 10^3} = 14.8 \text{ dB} \end{aligned}$$

앞에서 계산한 이론상의 출력 S/N=15.05dB, 잡음지수=4.99dB이었는데, 측정 결과는 S/N=14.8dB, 잡음지수=5.24dB이다.



[그림10] -60dBm 입력시 Signal to Noise Ratio

VII. 결론

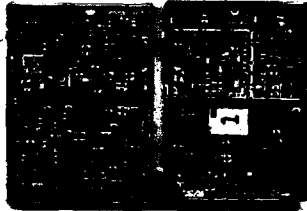
본 논문에서는 UHF대역에서 사용할 수 있는 특정 소출력 무선국용 무선기기를 두께 0.8T, 크기 45mm×31mm인 FR-4기판에 설계 및 제작을 하였다.

제작한 결과 송신단의 출력은 9.57dBm, 스퓨리

어스 특성은 47dBc이었다. 이 결과는 설계사양(출력 10dBm, 스퓨리어스 40dBc)을 충분히 만족했다고 볼 수 있다.

수신단의 경우 설계사양은 입력신호의 크기가 -113dBm일때, 출력 S/N=15.05dB, 전체 잡음지수=4.99dB, 출력신호의 크기=-83.5dBm 이었고, 설계한 결과는 출력 S/N=14.8dB, 잡음지수=5.24dB, 출력신호의 크기=-85.65dBm 이었다. 출력신호의 크기는 2.15dBm의 차이가 나며, 이것은 측정시 케이블 손실이 약 1dB이었으므로, 정합상에 기인된 문제로 사료된다.

위의 조건을 만족시키기 때문에 출력 Jitter가 -113dBm입력시 $\pm 12.3\%$ 로 나타났고, 입력이 -110dBm일 때 Jitter가 $\pm 10\%$ 안쪽에 들어갔다. 수신단에서 약간의 손실만 제외하면 본 논문에서 설계하고 제작한 특정 소출력 무선국용 무선기기인 데이터 통신용 트랜시버는 목표로 했던 설계 사양과 기술적 조건을 모두 만족한다.



[그림11] 제작된 트랜시버의 사진

참고문헌

- [1] 정보통신부, "특정소출력 무선국용 무선기기의 기술적 조건", 정보통신부고시 제1998-90호.
- [2] 구재현, 윤동현, 김문철, 한영일 "이동통신용 1GHz대 주파수 합성기", Vol. 11, No. 1, pp.735-738, 7월, 1992년.
- [3] 김영진, "SAW FILTER의 기술동향", Telecommunication Review, Vol. 3, No. 6, pp.56-81, 1993.
- [4] 전중성, 김동일, "계단형 임피던스 공진기를 이용한 INMARSAT-C용 결합선로 필터의 설계 및 구현에 관한연구," 항해학회 논문지, 제22권, 제 2호, pp.33-38, 6월, 1998.
- [5] G. Gonzalez, "Microwave Transistor Amplifiers", Prentice-Hill, 1997.
- [6] Peter. Vizmuller, "RF Design Guide", Artech-House, 1995.
- [7] 김정기, 박영기, "RF 회로 설계", 우신, 1999.
- [8] David M. Pozar, "초고주파공학" 대영사, 1998.