

TFT-LCD 모듈 조립 공정 스케줄러 A TFT-LCD Module Assembly Scheduler

김시원, 정봉주*

연세대학교 산업시스템공학과

Abstract

본 논문은 TFT-LCD 모듈 조립 공정에서의 스케줄링 시스템을 제안한다. TFT-LCD 모듈 조립 공정은 선행 공정인 액정 공정에서 넘어오는 LCD 판넬과 기타 부품들을 조립하여 최종 완제품을 만드는 공정이다. 본 연구에서 다루고 있는 문제는 주문량으로부터 구해지는 일일 생산 계획량이 주어졌을 때 각 라인에서 생산되어질 제품을 배정하는 문제이다. 본 논문의 목적은 주어진 실제 공정 환경에서 일일 생산 계획량을 최대한으로 만족하기 위한 스케줄링 휴리스틱을 개발하는 것이다. 이를 위해 relaxed LP 모형을 제시하였고 제시된 LP 모형을 이용한 알고리즘을 개발하였다. 제안된 알고리즘은 제품 우선 배정 조건, 현 보유 자재량과 대략적인 라인의 생산 능력을 고려한 LP 프로시저 부분과 제품 간 셋업 시간을 고려한 설비 배정 휴리스틱의 두 부분으로 구분된다. 알고리즘의 성능 검사를 위해 실제 TFT-LCD 모듈 공정에서의 데이터를 이용하여 과거에 실제 이루어진 생산 결과와 비교를 하였으며 제안된 알고리즘의 효율성을 실험 결과를 통해 보였다.

1. 서론

TFT-LCD(Thin Film Transistor Liquid Crystal Display) 생산 공정은 TFT 기관을 제조하는 FAB 공정과 TFT 기관과 칼라 필터를 조립하여 액정을 주입하는 액정 공정과 기타 부품을 최종 조립하는 모듈 조립 공정으로 크게 3 부분으로 나눌 수 있다.[1] 본 논문은 실제 TFT-LCD 모듈 조립 공정을 대상으로 한 스케줄링 시스템의 개발에 초점을 두고 있다. 모듈 조립 공정은 이전 공정인 FAB 공정과 액정 공정에 비해 상대적으로 작업 시간이 짧고 공정 자체가 이전의 두 공정에 비해 단순하며 적은 변수를 포함하고 있다. 또한 설비의 가격도 비교적 낮기 때문에 대다수의 TFT-LCD 제조 회사들은 모듈 조립 공정을 FAB 공정과 액정 공정에 비해 중요시 여기지 않는 경향이 있다. 따라서 모듈 조립 공정의 관리가 비효율적이고 임의적으로 이루어지고 있는 실정이기 때문에 라인의 효율성과 생산성을 위한 스케줄링 방법을 필요로 하고 있다.

모듈 조립 공정은 동일 라인에서 여러 제품을 조립할 수 있게 되어 있어 조립해야 할 제품이 바뀔 때마다 셋업이 발생하게 된다. 이때 발생하는 셋업 시간은 제품 순서에 따라 각각 달라진다. 셋업 시간에 관한 스케줄링 문제에 관해서는 매우 심도있게 정리된 논문이 있다.[2] 특히 모듈 조립 공정은 병렬 라인에서의 스케줄링 문제이지만 각각의 라인을 하나의 설비로 보아 병렬 설비로 구성된 하나의 작업장으로 간주할 수 있다. 병렬 설비에서 제품 순서에 따라 다른 셋업 시간을 가지는 스케줄링 연구로는 다양한 연구들이 진행되어져 왔다. Sumichrast 와 Baker 가 총 셋업 시간을 최소화하기 위하여 integer programming 을 이용한 휴리스틱을 제시하였다.[7] 또한 Ovacik 와 Uzsoy 는 반도

상으로 하여 maximum completion time 과 maximum lateness 를 최소화하는 연구를 하였고 maximum lateness 를 최소화하는 rolling horizon heuristic 들을 제공하였다.[5][6] Guinet 와 Dussachoy 는 maximum completion time 을 최소화하기 위한 휴리스틱으로 확장된 hungarian method 를 이용하였다.[3] Lee 와 Pinedo 는 weighted total tardiness 를 최소화하기 위하여 dispatching rule 과 simulated annealing procedure 을 이용한 three-phase 휴리스틱을 개발하였다. [4]

본 연구의 목적은 실제 양산 시스템의 TFT-LCD 모듈 조립 공정을 대상으로 하여 라인의 효율성을 높일 수 있는 스케줄링 시스템을 개발하는 것이다. 대상 시스템의 모듈 조립 공정은 10 개의 병렬 라인으로 구성되어 있고 각각의 라인에서는 투입 순서에 따라 작업이 진행되어진다. 각 라인의 생산 능력은 각각 달라서 제품 별 작업 시간과 셋업 시간이 라인에 따라 다르다. 또한 각각의 라인에 따라 생산할 수 있는 제품과 생산할 수 없는 제품이 나누어져 있으며 생산할 수 있는 제품 중에서도 우선 배정 제품과 비우선 배정 제품이 나누어져 있다. 주문량으로부터 구하여진 일일 생산 계획량이 주어져 있으며 주어진 생산 계획량 최대 만족을 스케줄링의 주요 목적으로 하고 있다. 본 연구에서는 대상 시스템에 대해 relaxed LP 를 이용한 프로시저 부분과 제품간 셋업 시간을 고려한 프로시저 부분으로 이루어진 휴리스틱을 제시하였다. 또한 실험을 통해 과거의 이루어진 생산 결과와 제시한 스케줄링 휴리스틱을 생산 진척률과 생산량을 비교하여 제안된 휴리스틱의 우수성을 입증하였다.

2. 모듈 조립 공정 스케줄러

2.1 문제 정의

모듈 조립 공정은 선행 공정인 액정 공정으로부터 넘어오는 LCD 패널과 back light 등의 부품을 조립하여 최종 완제품을 만드는 공정으로 최종 제품의 형태에 따라 제품별 요구하는 부품이 다르고 그에 따른 작업 시간도 동일치 않다. 또한 동일 라인에 여러 제품을 조립하기 때문에 제품이 바뀔 때마다 그에 따른 셋업 시간이 필요하게 되며 셋업 시간 또한 제품의 순서에 따라 달라진다. 각 라인의 생산 능력은 각각 달라서 제품 별 작업 시간과 셋업 시간이 라인에 따라 다르다. 더욱이 각 라인에 대해서 생산 가능 제품과 불가능 제품이 주어져 있으며 생산 가능 제품 중에서도 되도록 스케줄이 안 되도록 해야 하는 제품이 주어져 있다. 또한 주문량으로부터 구하여진 일일 생산 계획량이 주어져 있으며 주어진 생산 계획량 최대 만족을 스케줄링의 주요 목적으로 하고 있으며 생산량 최대화를 부가 목적으로 삼고 있다. 다음은 대상 공정에 대한 수리적 모형을 위한 기호이다.

- i, j = 제품 인덱스
- m = 설비 인덱스
- p = 부품 인덱스
- k = sequence 인덱스
- SO_i = 제품 i 의 주문량으로부터 주어지는 일일 생산 계획량
- $T_{i,m}$ = 제품 i 의 설비 m 에서의 단위 생산 능력
- $CAPA_m$ = 설비 m 의 최대 생산 능력
- $CURPART_p$: 부품 p 의 가용량
- $PART_{i,p}$ = 제품 i 에의 부품 p 의 단위 소요량
- $C_{i,m} = \begin{cases} 1 & \text{설비 } m \text{에 제품 } i \text{가 주력 생산 제품이라면} \\ 0 & \text{그렇지 않다면} \end{cases}$
- $M = \text{MAX}[CAPA_m]$
- $ST_{i,j,m}$ = 설비 m 에서 제품 i 이후 j 가 스케줄될때 셋업 시간
- $x_{i,m}$ = 설비 m 에 제품 i 가 스케줄된 양
- SLP_i, SLM_i = 제품 i 의 slack variable
- $A_{i,k,m} = \begin{cases} 1 & \text{설비 } m \text{에 제품 } i \text{가 } k \text{번째 배정되면} \\ 0 & \text{그렇지 않다면} \end{cases}$

다음은 주어진 공정에 대한 수리적 모형이다.

$$\begin{aligned} & \text{Minimize } 1000 * \sum_i SLM_i - \sum_i SLP_i \\ & \text{Subject to :} \\ & (1) \sum_m x_{i,m} + SLM_i - SLP_i = SO_i \quad \forall i \\ & (2) \sum_i T_{i,m} x_{i,m} + \sum_k \sum_i \sum_j (A_{i,k,m} * A_{j,k+1,m} * ST_{i,j,m}) \leq CAPA_m \quad \forall m \\ & (3) \sum_i (\sum_m x_{i,m}) PART_{i,p} \leq CURPART_p \quad \forall p \\ & (4) \sum_k A_{i,k,m} \leq C_{i,m} \quad \forall i, m \\ & (5) x_{i,m} \leq M * \sum_k A_{i,k,m} \quad \forall i, m \end{aligned}$$

$$(6) x_{i,m} \geq 0$$

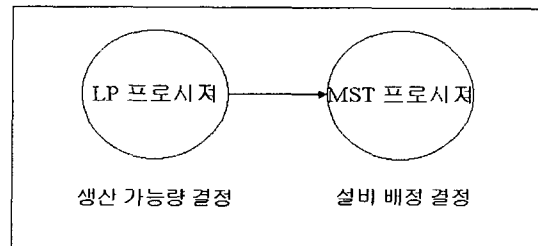
$$(7) SLP_i, SLM_i \geq 0$$

앞의 모형에서 SLM_i 는 생산 계획량 대비 생산 부족량을 나타내는 것이며 SLP_i 는 생산 초과량을 나타내는 것이다. 목적 함수는 최소화 문제로 생산 부족량은 줄임으로 생산 진척률을 높이고 생산 초과분은 늘임으로 생산량을 높이는 것을 나타낸다. 제약식 (1)은 생산량과 생산 부족량, 생산 초과량, 생산 계획량의 관계를 나타낸 것이고 제약식 (2)는 스케줄된 양의 총 작업 시간과 셋업 시간은 설비의 생산 능력을 초과하지 못한다는 것을 보이는 것이다. 제약식 (3)은 생산에 사용되는 부품의 총 양은 현재 사용 가능한 부품량을 초과하지 못함을 보이는 것이며 제약식 (4), (5)는 제품 우선 배정 조건으로 설비별 주력 생산 제품이 스케줄 되도록 하는 것이다. 제약식 (6)과 (7)은 스케줄된 양과 생산 부족량, 생산 초과량이 모두 0 보다 큼을 나타내고 있다.

2.2 스케줄링 휴리스틱

주어진 문제에서 의사 결정 요소는 어떤 제품을 어떤 설비에 얼마만큼 스케줄할 것인가이다. 앞의 수리적 모형에서 보듯이 결정 변수가 정수이며 비선형식임을 알 수 있다. TFT-LCD 모듈 조립 공정에서는 스케줄링이 매일 매일 발생하며 내외부의 환경 변화에 능동적으로 대응하기 위해 시간이 많이 소모되는 최적해보다는 빠른 시간 안에 최적해에 근접하는 해를 구하는 것이 더욱 중요하게 여겨지고 있다.

다음 <그림 1>은 본 논문에서 제시하고 있는 휴리스틱의 구성으로 크게 두 부분으로 구분되어진다. LP 프로시저 부분은 앞에서 제시한 수리적 모형을 LP 모형으로 relax 한 모형을 이용하여 제품 우선 조건과 현 보유 부품량, 대략적인 라인의 생산 능력 등을 고려하여 생산 진척률과 생산량을 최대로 하는 스케줄 가능량을 결정한다. 이러한 생산 가능량은 MST(Minimum Setup Time) 프로시저에서의 스케줄에 대한 상한값을 설정되어진다. MST 프로시저 부분은 LP 프로시저 부분에서 구하여진 결과는 셋업이라는 요소를 고려하지 않았기 때문에 실제 라인에 적용하기에는 불가능한 해가 되므로 이를 보강하기 위해 MST 방법에 따라 되도록 설비에서



제품이 바뀌지 않고 생산되도록 제품 별로 설비에 배정한다.

<그림 1. 휴리스틱 구성>

다음은 휴리스틱 스텝이다.

[Step 1] 생산 가능량 결정: LP 프로시저
(1) 앞의 수리 모형의 제약식 (2)를 다음과 같이 바

$$(2') \sum_i T_{i,m} x_{i,m} \leq CAPA_m$$

꾼다.

(2) 앞의 수리 모형의 제약식 (4)와 (5)를 다음과 같이 바꾼다.

$$(4') x_{i,m} \leq M * C_{i,m}$$

[Step 2] 설비 배정: MST 프로시저

(A) 생산 계획 제품 배정

- (1) 생산 계획 제품을 선택한다.
- (2) 셋업 시간이 0 이 되는 설비를 선택한다.
- (3) 셋업 시간이 0 이 되는 설비가 없을 경우는 다음 제품으로 넘어가고 존재할 경우는 $\text{Min}[(\text{남아 있는 설비 생산 능력}), (\text{생산 계획량}) - (\text{현재까지 스케줄된 양})]$ 을 배정한다. 배정이 끝난 후에는 설비 생산 능력을 업데이트 한다.
- (4) 모든 생산 계획 제품에 대해서 (1)-(3)의 과정을 반복한다.
- (5) 셋업 시간이 0 이 되는 설비가 없어서 배정되지 못한 생산 계획 제품이 있을 경우 셋업 시간이 최소가 되는 설비를 선택하고 (3)의 과정에 따라 배정량을 결정한다. 모든 스케줄 가능한 생산 계획량에 대해서 반복하고 어떤 생산 계획 제품도 없을 경우 (B)로 넘어간다.

(B) 생산 비계획 제품 배정

- (1) 생산 능력이 0 보다 큰 설비를 선택한다.
- (2) 셋업 시간이 0 이 되는 생산 비계획 제품을 선택한다.
- (3) 셋업 시간이 0 이 되는 제품이 없을 경우 다음 설비로 넘어가고 존재할 경우는 $\text{Min}[(\text{남아 있는 설비 생산 능력}), (\text{생산 가능량})]$ 을 배정하고 설비 생산 능력을 업데이트 한다.
- (4) 모든 설비에 대해서 (1)-(3)의 과정을 반복한다.
- (5) 셋업 시간이 0 이 되는 제품이 없어서 배정되지 못한 설비가 있을 경우 셋업 시간이 최소가 되는 제품을 선택하고 (3)의 과정에 따라 배정량을 결정한다. 모든 설비에 대해서 반복한다.

(C) 종료 조건

- (1) 모든 설비의 생산 능력이 더 이상 배정을 허용치 않게 되거나 어떤 스케줄 가능 제품도 없을 경우 종료한다.

3. 실험 및 결과

앞 장에서 제시한 모듈 조립 공정 스케줄링 휴리스틱의 효율성을 검사하기 위해 A 회사의 실 공정 데이터를 사용하여 스케줄링 결과를 얻었으며 이를 과거의 실 생산 결과와 비교하였다. 대상 공정 10 개의 라인에서 5 일간의 데이터를 사용하여 실험을 하였으며 생산 진척도와 생산량을 비교 척도로 삼았다. 생산량은 10 개의 라인에서 스케줄된 모든 제품의 총합이고 생산 진척률은 생산 계획량 대비 생산 부족량만을 고려 대상으로 삼았다. 생산 진척률에 생산 초과량을 고려 대상에서 제외한 이유는 생산량에서 고려되었기 때문이다. 다음은 생산 진척률에 대한 계산식이다.

$$(\text{생산 진척률}) = 100 * \{1 - (\text{총 생산 부족량}) / (\text{총 생산 계획량})\}$$

다음 <표 1>은 5 일간의 제품별 생산 계획량이다.

<표 1. 생산 계획량>

	1 일	2 일	3 일	4 일	5 일
제품 1	0	491	0	0	0
제품 2	0	0	0	0	0
제품 3	0	0	683	586	0
제품 4	0	0	0	0	0
제품 5	0	381	0	0	0
제품 6	0	0	0	0	0
제품 7	0	0	0	0	0
제품 8	0	0	0	0	0
제품 9	0	0	0	0	0
제품 10	2345	2050	2050	1340	2010
제품 11	1185	1360	1608	2050	2050
제품 12	683	0	0	683	683
제품 13	1353	1380	2392	1588	2533
제품 14	0	0	0	0	68
제품 15	322	322	322	322	322
제품 16	67	67	0	0	134
제품 17	201	335	235	235	67
총합	6156	6386	7290	6804	7867

(제품 1, 제품 2), (제품 4, 제품 5), (제품 6, 제품 7), (제품 8, 제품 9), (제품 12, 제품 13), (제품 15, 16, 17)는 서로 유사한 형태의 제품이기에 때문에 셋업이 필요치 않다. 또한 실제 셋업 시간은 제품 순서에 따라, 라인에 따라 각각 다르나 여기서는 200 시간이라는 동일한 값을 가지고 실험을 하였다. 다음 <표 2>는 휴리스틱을 이용한 스케줄링 결과와 과거 실제 생산 결과와의 비교 표이다.

<표 2. 실험 결과>

	휴리스틱		실제 결과	
	진척률	생산량	진척률	생산량
1 일	100.00%	8940	65.94%	6402
2 일	100.00%	8782	70.97%	7181
3 일	100.00%	8413	61.92%	6220
4 일	100.00%	8841	72.60%	7317
5 일	92.28%	8229	66.83%	5934
평균	98.46%	8641	67.65%	6611

위의 실험 결과를 살펴 보면 휴리스틱을 이용한 스케줄링 결과가 과거 실제 생산 결과보다 더 좋은 결과를 보이고 있음을 알 수 있다. 특히 생산량은 많으나 비해서 진척률이 더욱 떨어지는 이유는 주어진 생산 계획량에 따라 실제 생산이 이루어지지 않고 있음을 의미하고 있다. 5 일째의 스케줄링의 진척률이 100%가 되지 않은 이유는 원활한 자재 공급이 이루어지지 않고 있음을 시사하고 있다. 이 또한 주어진 생산 계획에 따른 생산이 이루어지지 않고 있기 때문에 그에 따라 자재 공급도 불균형이

발생함을 알 수 있다.

또한 1 일의 결과를 살펴 보면 MST 프로시저까지를 마친 결과를 살펴볼 때 10 개의 라인에 총 4 회의 셋업이 발생했고 각 라인별로 1 회 이상의 셋업이 발생하지 않고 있는데 이는 실제 공정에서 발생하는 횟수와 유사함을 보이고 있다. 이례적으로 8 라인에서는 셋업이 2 번 발생했는데 이는 셋업 시간을 희생하더라도 제품을 바꾸는 것이 생산 진척률과 생산량 측면에서 더 효율적이기 때문이다. LP 프로시저만의 결과는 셋업이 고려되지 않았기 때문에 12 회의 셋업이라는 현실적으로 바람직하지 않은 결과를 보이고 있다. 더욱이 LP 프로시저의 제품 배정 결과는 MST 프로시저를 거친 결과와 많이 다르므로 인해 초기해로서의 가치로 의미를 부여하기는 힘들고 필요 부품과 대략적인 생산 능력을 고려하여 최대 생산 가능량을 구하는 것에 의미를 부여할 수 있겠다. LP 프로시저에 비해 MST 프로시저에서 546 개의 제품이 덜 배정되었는데 이는 셋업에 의한 손실로 제품 1, 8, 12 에서 감소하였다. 따라서 LP 프로시저 부분에 셋업을 반영하여 MST 프로시저와 LP 프로시저를 합칠 수 있는 방법에 대한 연구가 앞으로 필요하다. 또한 MST 프로시저를 거치면서 제품 우선 배정 조건을 부분적으로 여기는 부분이 있는데 제품 우선 배정 조건은 제품의 품질에 관련된 사항이기 때문에 여기서는 생산 진척률과 생산량을 높이기 위해 부분적으로 제약 조건 위반을 허용하기로 하였다. 실험을 위해 LP 프로시저 부분은 CPLEX 라는 최적화 프로그램을 이용하였으며 MST 프로시저 부분은 델파이를 사용하여 구현하였다. 그리고 스케줄링 결과를 얻기 위한 런타임은 미미하여 무시해도 좋을 수준이었다.

다음 <표 3>은 1 일에서의 라인 별 제품 배정 결과이다.

<표 3. 1 일에서 라인별 제품 배정 결과>
(a) LP 프로시저

라인	요구 셋업 횟수	배정 결과 : 배정량(배정제품)
1	2	210(1), 726(12)
2	1	937(1)
3	2	390(1), 594(10)
4	1	541(15), 67(16), 201(17)
5	1	984(13)
6	1	616(10), 369(13)
7	0	1135(10)
8	1	984(8)
9	1	985(11)
10	2	547(1), 200(11)

(b) MST 프로시저

라인	전날 생산 제품	셋업 횟수	배정 결과 : 배정량(배정제품)
1	10	0	936(10)
2	13	0	683(12), 253(13)
3	6	1	986(11)
4	3	1	831(1)
5	17	0	541(15), 67(16), 201(17)
6	13	0	986(13)
7	10	0	1134(10)
8	10	2	275(10) 199(11), 114(13)

9	1	0	986(1)
10	8	0	748(8)

(c) LP 프로시저 Vs. MST 프로시저

제품	LP	MST	계획량
1	2084	1817	0
8	984	748	0
10	2345	2345	2345
11	1185	1185	1185
12	726	683	683
13	1353	1353	1353
15	541	541	322
16	67	67	67
17	201	201	201

5. 결론 및 차후 연구

본 연구에서는 TFT-LCD 생산 공정 중 모듈 조립 공정을 대상으로 일일 생산 계획량을 최대 만족시키기 위한 효율적인 스케줄링 휴리스틱을 개발하였다. 이를 위해 실제 모듈 조립 공정을 대상으로 하여 수리적 모형을 제시하였으며 제시된 수리적 모형을 LP 로 relax 시킨 LP 프로시저 부분과 LP 프로시저 부분에서 고려해주시 못한 제품간 셋업 시간을 고려해주는 MST 프로시저 부분으로 이루어진 스케줄링 휴리스틱 알고리즘을 개발하였다. 또한 제안된 휴리스틱 알고리즘의 효율성 검사를 위해 실제 공정 데이터를 바탕으로 하여 일일 생산 계획량이 주어졌을 때 라인 별 제품 배정을 결정하였고 이를 과거의 생산 결과와 비교를 하여 생산 진척률과 생산량 측면에서 우수함을 보였다.

주어진 생산 계획량을 만족시키기 위해서 부품 수급, 특히 모듈 조립 공정은 액정 공정의 후 공정이기 때문에 액정 공정으로부터의 판넬 수급과 생산 계획량과의 균형이 중요시 되고 있다. 따라서 액정 공정의 스케줄을 고려한 생산 계획과 스케줄링이 앞으로 연구되어야 할 것으로 보인다.

참고 문헌

- [1] 편집부, 액정의 기초와 응용, 전자 자료사, 1998
- [2] Allahverdi A., Gupta J. N. D., and Aldowaisan T., " A review of scheduling research involving setup considerations" , *Omega*, Vol. 27, pp.219-239, 1999
- [3] Guinet A., and Dussauchoy A., " Scheduling sequence dependent jobs on identical parallel machines to minimize completion time criteria" , *International journal of production research*, Vol. 31, pp.1579-94, 1993
- [4] Lee Y. H., and Pinedo M., " Scheduling jobs on parallel machines with sequence dependent setup times" , *European journal of operation research*, Vol. 100, pp.464-74, 1997
- [5] Ovacik I. M., and Uzoy R., " Worst-case error bounds for parallel machine scheduling problems with bounded sequence-dependent setup times" , *Operational research letters*, Vol. 33, pp.3173-92, 1995

- [6]Ovacik I. M., and Uzsoy R., “ Rolling horizon procedures for dynamic parallel machine scheduling with sequence-dependent setup times”, *International journal of production research*, Vol. 33, pp.3173-92, 1995
- [7]Sumichrast R., and Baker J. R., “ Scheduling parallel processors: an integer linear programming based heuristic for minimizing setup time”, *International journal of production research*, Vol. 25, pp.761-71, 1987