

PCB 시뮬레이션을 지원하기 위한 입출력 버퍼 모델링에 관한 연구

김현호*, 이용희**, 이천희**

도립충북과학기술대학 전자과, 청주대학교 전자공학과

전화 : (043) 229-8448 / 팩스 : (043) 213-6392

A Study on I/O Buffer Modeling to Supply PCB Simulation

Kim, Hyeon-ho*, Lee, Yong-hui**, Yi, Cheon-hee**

Chungbuk Provincial Univ. of Science & Technology*, Chongju University**

E-mail : kimhh@ctech.ac.kr, yicheon@chongju.ac.kr

Abstract

In this paper, We described the procedures to generate an input-output buffer information specification (IBIS) model in digital IC circuits. We give the method to describe IBIS standard I/O for the characteristics of I/O buffer and to represent its electrical characteristics. The parameters of I/O structure for I/O buffer modelling are also referred, and an IBIS model for CMOS, TTL IC, ROM and RAM constructed amounts about 216. This IBIS model can be used to the simulation of signal integrity of high speed circuits in a PCB level.

I. 서론

고속신호의 디지털회로는 PCB 디자인에서 전기적 보드 분석툴을 사용하여 설계가 이루어지고 있으며, 많은 설계 자동화 툴(tool)공급자들이 신호 통합성과 타이밍이 서로 다른 디자인 문제를 처리할 수 있는 툴들을 공급하고 있다. 이러한 툴들은 보드 부품을 처리하기 위하여 전기적인 모델을 요구하며 일반적으로 입출력 버퍼정보 형식은 전기적인 디지털 인터페이스 데이터의 형식처럼 전자회로 설계툴 공급자 및 반도체 설계툴 공급자와 시스템 설계자들 사이에서 넓은 범위에 걸쳐 사

용된다

이러한 입출력 버퍼 모델링은 IC 소자에 있어서 입출력 버퍼의 전류·전압 특성을 기술한 데이터베이스로 이러한 입출력 버퍼 모델의 전류·전압 특성은 기존의 SPICE에 의한 트랜지스터 레벨의 시뮬레이션에 의존하던 소자간 상호 연결 시뮬레이션을 간단히 한 행동 (behavioral) 방법을 이용하여 보다 정확하고 빠른 시뮬레이션을 수행 할 수 있도록 제공된다[1]. 트랜지스터 레벨의 SPICE 시뮬레이션은 많은 트랜지스터 및 이에 의한 노드수의 증가로 PCB 레벨의 시뮬레이션은 매우 어렵다[2]. 이러한 상황을 극복하기 위한 것으로 실제 IC의 데이터를 이용한 행동 방식을 이용한 시뮬레이션이 필요하게 된다.

따라서 본 논문에서는 디지털 IC 회로의 입·출력과 입·출력 버퍼 모델의 구성과 모델을 생성하기 위한 과정을 조사하였고 입·출력 버퍼의 표준 입·출력 특성, 그리고 입·출력 버퍼의 전기적 특성을 표현하는 방법 등을 나타냈다.

II. 입출력 버퍼 모델의 구성

입출력 버퍼 모델을 사용하기 위해서 모델이 생성되어야만 하는데 그림 1은 입출력 버퍼 모델의 여러 가지 블록을 표현했고 입출력 버퍼 구조의 행동 블록도를 나타냈다. 입출력 블록의 모델은 버퍼 특성(thresholds, ramp-up과 ramp-down, 그리고 pull-up과 pull-down

성능)에 대한 패키지 요소로부터 클램프 요소까지의 범위를 갖는 많은 요소가 존재한다.

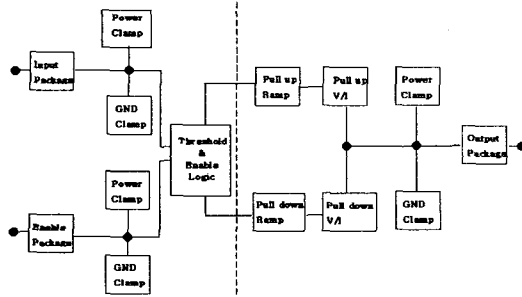


그림 1. 입출력 버퍼의 행동 블록도

패키지 캐패시턴스, 레지스턴스, 인덕턴스등 사용된 파라미터, 그리고 입력 신호에 영향을 미치는 입출력 패드 캐패시턴스는 전송라인(transmission line) 모델에 나타나는 입력 구조를 모델링하기 위해 필요한데 C_pkg, R_pkg, 그리고 L_pkg는 패키지 파라미터이다. Power_clamp와 GND_clamp는 C_comp가 입력 핀의 입력 캐패시턴스가 되는 동안 입력에 전원 클램프 구조를 정의하며 전류/전압 커브 데이터는 이러한 클램프 구조를 정의한다. 또한 입력에 대한 정보는 단지 다이오드에 대한 전류/전압 커브만 필요하고 램프 시간은 필요하지 않다. 이러한 입력 모델 구조는 그림 2에 나타났다.

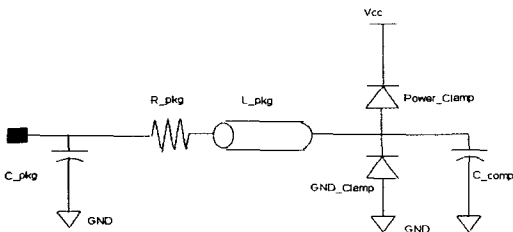


그림 2. 입출력 버퍼의 입력 모델 구조

출력 구조를 모델링하기 위해 필요한 데이터는 입력 구조의 반대 개념으로 유사한 구조를 갖는다. Pullup은 Voh/Ioh로 정의되고 pulldown은 Vol/Iol로 정의된다. 그리고 램프는 소자의 dV/dt로 정의된다.

Pullup과 power_clamp 데이터는 전압이 GND가 아닌 Vcc에 기준이 되는 것을 의미한다. 관련된 Vcc 데이터는 pullup 구조가 출력과 GND 핀 사이의 전압이

아니고 출력과 Vcc 사이의 전압에 관계된 것이므로 시뮬레이션에 필요하다.

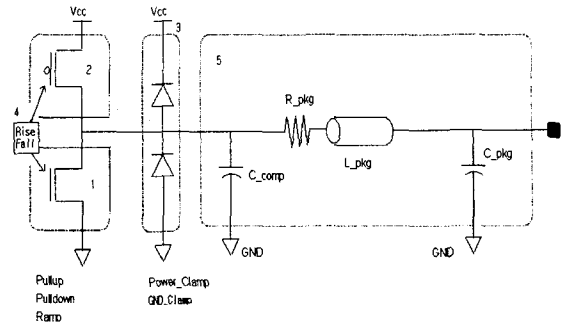


그림 3. 정적 입출력 버퍼의 출력 모델 구조

출력 모델 구조의 파라미터를 살펴보면, 그림 3은 입출력 버퍼 모델링 구조에 포함되는 5개의 기본 요소를 나타냈는데 블록 1은 pulldown 전압에 대한 최소와 최대 전류를 포함하기 위해 pulldown 정보를 나타내며 [pulldown] 데이터는 -Vcc에서 2×Vcc까지의 전압이다.

블록 2는 high 상태로 구동할 때 버퍼의 특성을 모델링하기 위하여 pullup 정보를 포함하며 [pullup]과 [power_clamp] 테이블은 Vcc이고 식(1)로 유도된다.

$$V_{table} = V_{cc} - V_{output} \text{ ----- (1)}$$

블록 3은 Power_clamp와 GND_clamp 정보를 포함하고 출력 버퍼가 고-임피던스 상태일 때 다이오드 특성을 안전하게 하기 위하여 클램프 다이오드 특성은 블록 1과 2(pulldown과 pullup)에 병렬로 구동해서 모델링한다.

블록 4는 모델에서 정확한 AC 동작을 하기 위하여 pullup과 pulldown 구성에 대하여 램프 시간을 포함하는데 "min" 열은 가장 긴 상승/하강 시간을 표현하고 "max" 열은 가장 짧은 시간을 나타내는데 종종 이러한 값들은 패키지과 부하를 제거한 트랜지스터의 고유 값이기 때문에 매우 적게 나타난다.

블록 5는 모델의 고유 캐패시턴스를 포함하기 위하여 부품과 패키지 특성을 나타내는데 패키지는 R_pkg, L_pkg, C_pkg 파라미터에 의해서 모델된다.

입출력 버퍼 데이터를 이용하여 인터페이스 엔지니어는 빠른 모델과 늦은 모델에 대한 소자 특성을 모델링할 수 있는데 늦은 모델은 신호의 전달 시간을 제한하

기 위하여 사용될 수 있고 빠른 모델은 overshoot, undershoot, 그리고 crosstalk를 연구하기 위하여 사용될 수 있다. 늦은 모델은 최대 램프 시간과 최대 패키지 특성을 가지고 최소 전류를 조합함으로써 생성될 수 있으며 또한 빠른 모델은 큰 전류, 빠른 램프, 그리고 최소 패키지 정보를 가지고 생성할 수 있다.

III. 입·출력 버퍼 모델의 생성과정

입·출력 버퍼 모델을 생성하기 위하여 다음과 같다.

- ① 초기 모델링 수행 단계는 IC가 동작하기 위한 사양의 전압과 온도 오차를 제한하기 위하여 그리고 소자에 대한 특성을 얻기 위한 것이다.
- ② 직접적인 측정이나 시뮬레이션으로 입·출력 버퍼의 전류·전압 특성과 상승/하강 시간을 얻는다.
- ③ 입·출력 버퍼 데이터 시트를 기록한다.
- ④ 만일 모델이 시뮬레이션 데이터로부터 생성된다면 입·출력 버퍼 데이터를 사용하여 시뮬레이터로부터 얻은 결과와 아날로그 모델로부터 얻은 결과를 비교함으로써 모델을 확인한다.
- ⑤ 측정된 데이터와 입·출력 버퍼 모델의 출력을 비교한다.

III-1. 초기 모델링 단계

IC 모델의 제한 과정에서 IC는 하나 또는 더 많은 버퍼 디자인을 이용할 수 있는데 이러한 경향은 칩의 출력과 입·출력 신호를 구동하기 위해 출력 구조(트랜지스터 소자의 크기와 연결)의 단일 형태 또는 더 작은 형태를 사용하기 위한 것이다. 단일 출력 구조에 대해서 모든 출력과 입·출력 신호는 같은 전류·전압 특성과 상승/하강 시간을 갖는다. 그러나 모든 출력과 입·출력이 같은 버퍼 디자인을 사용할 때 모든 출력과 입·출력은 단일 입·출력 버퍼 모델에 의해서 표현될 수 있는 것은 아니다. 왜냐하면 출력 캐패시턴스, 단일 함수(출력 대 입·출력 셀), 그리고 패키지 파라미터의 차이 때문이다. 출력 전압의 크기가 다른 신호는 다른 입·출력 버퍼 모델을 요구한다.

III-2. 데이터 추출

신호는 근사적으로 그룹화 되고 출력과 입·출력 버퍼에 대한 실제적인 전류·전압 커브와 상승/하강 시간을 얻는다. 이러한 데이터를 얻기 위한 2가지 방법이 있는데 첫 번째는 초기 실리콘에 대한 모델의 공정과 온도 변화의 최악의 상태에 대한 정보를 얻기 위하여 회로 시뮬레이션 툴을 사용하고 실리콘 모델의 상관관계를 분석한다. 두 번째는 실리콘이 변화된다면 모델을

만들기 위해 물리적인 측정으로부터 데이터를 사용한다.

III-2-1. 시뮬레이션에 의한 전류·전압 커브 생성

전류·전압 데이터, 상승/하강 시간 데이터는 시뮬레이터를 사용하여 측정할 수 있으며 이러한 데이터를 측정하기 위하여 입·출력 버퍼 셀을 분석하고 고유의 버퍼 동작에 대한 입력 구성을 제한한다. 또한 상승/하강 시간과 전류·전압 커브 측정에 대해서는 일반적인 공정 파라미터를 사용한다. 상승/하강 시간 측정은 transient 분석 시뮬레이터의 설정으로 상승/하강 시간을 측정할 수 있으며 버퍼의 제어 입력은 버퍼 출력을 이용하여 얻을 수 있고 구동 파형은 버퍼 출력에 적용된다. 또한 전류·전압 특성은 DC sweep 분석(또는 transfer function 분석이라고도 함) 시뮬레이터의 설정에 의해서 버퍼의 전류·전압 특성을 얻는다. Pullup 또는 pulldown 트랜지스터 중 하나로 구동하고 허용되는 버퍼에 제어 신호를 설정하고 입·출력 버퍼 모델 사양(표준 출력과 입·출력 소자에 대한 전압 범위는 $-V_{cc} \sim V_{cc} \times 2$ 입)에 정의된 것처럼 전압 범위로 출력 노드와 sweep 전압원을 연결한다. 비록 V_{cc} 가 자체적으로 조정되어도 전류·전압 데이터 생성을 간단히 하기 위하여 3개의 조건(typ, min, and max)에 대해서는 같은 sweep 범위를 사용한다.

III-2-2. 측정에 의한 전류·전압 커브 생성

실제적인 IC로부터 전류·전압 커브와 상승/하강 시간 데이터를 얻을 수 있는데 전류·전압 데이터를 측정을 하기 위하여 DC 테스트 기구(fixture)에 테스트 소자를 설치하고 프로그램어블 전원 공급장치를 이용하여 테스트 소자에 전원과 그라운드 핀을 연결한다. 열에 약한 소자는 열/냉각 금속판을 부착하고 요구하는 온도를 조절한 다음 요구하는 온도를 고정시키기 위하여 잠시 기다린다. 그리고 요구하는 상태(high 또는 low)로 테스트 소자의 출력을 선택하고 커브 트레이서를 사용하여 전류·전압 데이터를 측정한다.

III-3. 입·출력 버퍼 모델 파일에 데이터 기록

Pullup, pulldown, GND_clamp, 그리고 power_clamp 4개의 테이블에 전류·전압 데이터를 typ, min, max 값으로 기록한다. 입·출력 버퍼 모델 파일을 생성하기 위한 특정 정보는 데이터북에서 제공하는데 전류·전압 테이블을 구성하기 위한 것은 다음과 같다.

- ① Pullup과 power_clamp 전압 포인트는 V_{cc} 가 기준이 되고 식(1)을 사용하여 테이블에서 이러한 포인트 값을 기록한다.

