

디지털 적응 전치왜곡 선형화기에 관한 연구

*이세현, *강종필, *이경우, *민이규, *강경원, *김동현, *이상설, **안광은
*한양대학교 전자통신공학과, **LG전자(주)
전화 : 02-2290-0370 / 핸드폰 : 017-267-9964

A Study of Digital Adaptive Predistorter Linearizer

*Se Hyun Lee, *Jong Pil Kang, *Kyung Woo Lee, *Yi Kyu Min
, *Kyung Won Kang, *Dong Hyun Kim, *Sang Seol Lee, **Kwang Eun Ahn
*Dept. of Electronic & Computer, Hanyang University, **LG Electronics(Inc.)
E-mail : lee4679@hymail.hanyang.ac.kr

Abstract

In this paper, a new adaptive linearizer architecture with the predistorter is proposed. In the M.Ghaderi's paper, two analog predistorters and an envelope detector are used. Analog circuits for the analog predistorter and the envelope detector can cause imperfection and inaccuracy of the system and make circuits more complex. To solve those problems, most of processes including the predistortion are made by the DSP. The RLS algorithm is applied so that the errors between power amplifier output signals through the postdistorters and predistorted input signals can be converged to the global minimum.

새로운 구조의 전치왜곡기(predistorter)를 제안하였다 [1][2][4]. 그러나 IF단에서 동위상 성분과 90°위상 성분을 전치왜곡해야 하므로 전치왜곡기는 곱셈기, 덧셈기, IQ 마들레이터로 구성해야 한다. 또한 IF신호의 진폭을 검출하기 위해 포락선 검파기(envelope detector)를 사용해야 하며, 이 모든 것이 애널로그 회로로 구성된다. 그러므로 앨거리즘에서 정확한 수렴계수가 산출되어도 애널로그회로의 불완전성에 의해 입력신호의 전치왜곡이 정확하지 않을 가능성이 많아 실제 구현에 어려움이 많다.

이 논문에서는 애널로그 전치왜곡기와 포락선 검파기를 사용하지 않고, 모든 과정이 DSP에서 이루어지는 구조를 제안한다. 제안된 구조를 RLS 앨거리즘 [6]으로 시뮬레이션하여 선형화 성능을 고찰한다.

1. 서론

통신기술이 애널로그 방식에서 디지털 방식으로 발전함에 따라 통신 마들중 가장 중요한 소자인 전력 증폭기는 효율 뿐 아니라 선형성도 고려해야 한다.

전력 증폭기 특성을 선형화 하려면 출력레벨을 선형 영역으로 끌어들이거나 선형화기를 사용하는 방식이 사용된다. 전력증폭기 입력을 선형영역으로 끌어들이면 선형성은 보장되지만 출력전력과 효율이 떨어지기 때문에 선형화기를 사용하는 방식이 연구되어 왔다 [1-3]. 최근 M. Ghaderi는 많은 양의 메모리가 필요하고 변화에 잘 적응하지 못하는 룩업 테이블(look-up table)방식이 아닌, 선형화 소자의 변화나 주변 환경변화에 잘 적응하는

2. 선형화기 구조

그림 1은 전치왜곡 선형화기를 이용한 대전력 증폭 시스템을 나타낸 것이다. 변조된 입력신호의 진폭이 $r(t)$ 이고 위상이 $\theta(t)$ 일 때 증폭기의 비선형 출력은 다음과 같다.

$$v_o(t) = A(r(t)) \cos(\omega_{RF}t + \theta(t) + \psi(r(t))) \quad (1)$$

여기서 ω_{RF} 는 캐리어 주파수이고 $A(\cdot)$, $\psi(\cdot)$ 는 각각 증폭기의 진폭과 위상 전달함수이다. 그림1에서 I_i , Q_i 는 베이스밴드 QAM 신호의 I, Q 성분을 IF로 변조 하기전에 A/D 변환한 것이다. I_o , Q_o 는 전력 증폭기의 출력을 90°위상변조한 신호를 A/D 변환한 것이

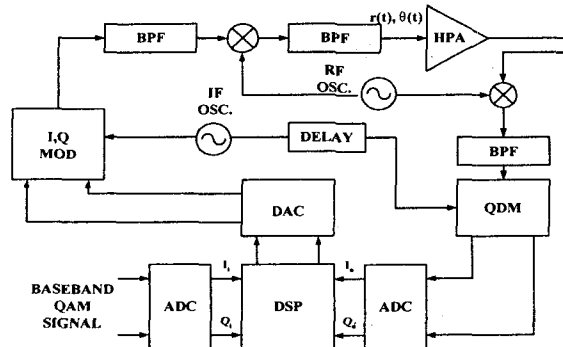


그림 1. 전치왜곡 선형화기를 이용한 대전력 증폭 시스템 블럭도

다. 이 네 신호가 DSP로 입력되며, 이들을 RLS 엘저리즘을 이용하여 최적화하고 그로부터 전치왜곡 다항식의 계수를 구한다.

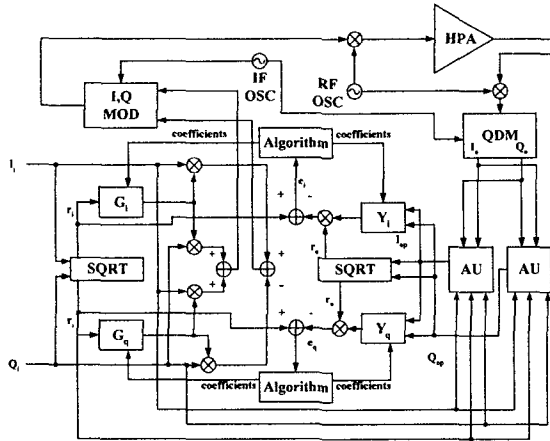


그림 2. DSP 연산과정 상세도

그림 2는 RLS 엘저리즘을 구현하기 위한 DSP 연산 과정의 상세도이다. DSP로 입력된 동위상 및 90°위상 성분 $I_i(t), Q_i(t)$ 의 l 번째 연산구간에서의 표본값 $I_i(l)$ 과 $Q_i(l)$ 은 비선형함수 $G_{I,n}(r_i(l)), G_{Q,n}(r_i(l))$ 과 복소연산 한 뒤 IF 변조한다. 여기서 $G_{I,n}(r_i(l)), G_{Q,n}(r_i(l))$ 은 n 번째 연산구간에 대한 전치왜곡기의 이득 다항식으로, 전력증폭기 비선형성의 역함수 특성을 가진다. $r_i(l)$ 과 $r_o(l)$ 은 그림 2의 SQRT에서 연산한 값들이다. 후처리 연산식은 $I_{op}(l)$ 과 $Q_{op}(l)$ 로 다항식을 구성한다. $I_{op}(l)$ 과 $Q_{op}(l)$ 은 그림 2의 AU(arithmetic unit)에서 연산되며 다음과 같다 [5].

$$I_{op}(l) = r_o(l) \cos(\theta_o(l) - \theta_i(l) + \phi) \quad (2)$$

$$Q_{op}(l) = r_o(l) \sin(\theta_o(l) - \theta_i(l) + \phi) \quad (3)$$

3. 선형화 과정과 적응 엘저리즘

RLS 최적화 엘저리즘의 목적 함수는 그림 2의 e_i, e_q 제공으로 이루어지고 이에 대해 후처리 다항식의 계수에 관한 그래디언트가 계산된다 [6]. l 번째 연산구간에서 전치왜곡 다항식과 n 번째 연산구간에서 후처리의 다항식은 다음식으로 주어진다.

$$G_{I,l}(r_i(l)) = \sum_{k=1}^M a_{i,k,l} r_i^{k-1}(l) \quad (4)$$

$$G_{Q,l}(r_i(l)) = \sum_{k=1}^M a_{q,k,l} r_i^{k-1}(l) \quad (5)$$

$$Y_{I,n}(I_{op}(l), Q_{op}(l)) \quad (6)$$

$$= \sum_{k=1}^M w_{i,k,n} I_{op}^{k-1}(l) + \sum_{k=1}^M w_{i,M+k,n} Q_{op}^{k-1}(l)$$

$$Y_{Q,n}(I_{op}(l), Q_{op}(l)) \quad (7)$$

$$= \sum_{k=1}^M w_{q,k,n} I_{op}^{k-1}(l) + \sum_{k=1}^M w_{q,M+k,n} Q_{op}^{k-1}(l)$$

여기서 $l=1, 2, \dots, n$ 이다. n 번째 연산구간에서 l 번째 연산구간의 표본으로 구성된 RLS 엘저리즘 오차 함수는 다음과 같다.

$$e_i(l) = r_i(l) G_{I,l}(r_i(l)) - r_o(l) Y_{I,n}(I_{op}(l), Q_{op}(l)) \quad (8)$$

$$e_q(l) = r_i(l) G_{Q,l}(r_i(l)) - r_o(l) Y_{Q,n}(I_{op}(l), Q_{op}(l)) \quad (9)$$

여기서 $l=1, 2, \dots, n$ 이다. e_i, e_q 가 $l=n_c$ 의 연산구간에서 수렴된다면, $n > n_c$ 에서 두 오차함수는 0이 된다. 증폭기 왜곡출력함수의 진폭 $A(r(t))$ 와 위상 $\Psi(r(t))$ 은 단가함수이다. 따라서 수렴된 후 $r_i(n) = r_o(n), \theta_i(n) = \theta_o(n)$ 가 됨으로써 전력 증폭기의 특성이 선형화 된다.

수렴시 $Y_{I,n} = Y_{I,n-1}, Y_{Q,n} = Y_{Q,n-1}$ 이므로 이로부터 전치왜곡 다항식의 계수를 갱신할 수 있다. n 번째 연산구간에서의 목적 함수 $J(n) = \sum_{l=1}^n e_i^2(l), J_q(n) = \sum_{l=1}^n e_q^2(l)$ 를 후처리 다항식의 계수에 대해 RLS 엘저리즘으로 최적화한다 [5].

4. 씨플레이션 결과

그림 3에 이 논문의 씨플레이션에 이용한 TWTA(traveling wave tube amplifier)의 입출력 AM/AM 및

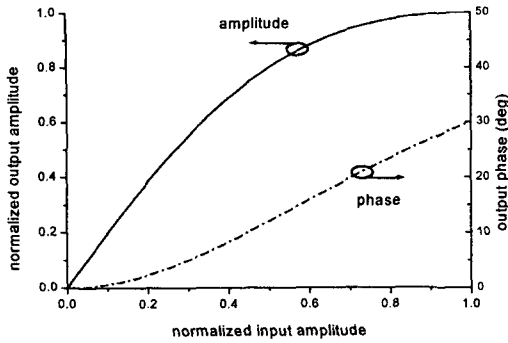


그림 3. TWT 대전력 증폭기의 진폭 및 위상특성

AM/PM 특성을 도시한다 [4][7]. 입력 변조 신호는 25% 레이드드 코사인 필터(raised cosine filter)를 거친 16 QAM 랜덤 변조신호를 사용하고 QDM은 완벽하다고 가정한다 [8]. 또한 파크 신호의 전력 포화점에서 입력 백 오프를 2dB로 가정하고 위상상수 ϕ 는 30° 로 가정한다. 씨플레이션에 사용된 5차 전치왜곡 다항식은 다음과 같다.

$$G_{I,n}(r_i(n)) = a_{i,1,n} + a_{i,2,n}r_i^2(n) + a_{i,3,n}r_i^4(n) \quad (10)$$

$$G_{Q,n}(r_i(n)) = a_{q,1,n} + a_{q,2,n}r_i^2(n) + a_{q,3,n}r_i^4(n) \quad (11)$$

전치왜곡 다항식의 계수, 후처리기 다항식 계수 벡터는 각각 다음과 같이 초기화 한다.

$$\begin{aligned} a_{i,1,0} &= 1, a_{i,2,0} = 0, a_{i,3,0} = 0 \\ a_{q,1,0} &= 0, a_{q,2,0} = 0.1, a_{q,3,0} = 0 \\ \mathbf{w}_i(0) &= \mathbf{w}_q(0) = \mathbf{0} \end{aligned} \quad (12)$$

여기서 $\mathbf{0}$ 은 $2M \times 1$ 영 벡터이다. 전치 왜곡기의 수렴 후 다항식 계수를 표 1 에 제시한다.

입,출력의 정규화된 진폭 및 위상의 절대오차를 그림 4에 제시한다. 정규화는 최대치들로 이루어진다. 진폭 오차는 4번째 연산구간에서, 위상오차는 90번째 연산구간에서 각각 2% 이내로 수렴한다. 그림 5, 6, 7은 입력 신호와 선형화하기 전, 후의 컨스텔레이션을 나타낸다. 선형화 후의 출력 컨스텔레이션은 입력 컨스텔레이션을 거의 복원한다. 그림 9, 10은 입력신호에 대한 증폭기의 출력 PSD(power spectral density)이다. 증폭기 출력 스펙트럼을 보면 약 30 dBc 의 개선효과가 있으며 출력 PSD는 베이스밴드 입력신호의 PSD를 거의 복원한다. 그림 8은 증폭기의 특성이 주변 영향이나 다른 인자에 의해 변할 때 전치왜곡 선형화기의 재수렴성에 대한 씨플레이션 결과이다. 수렴된 후 증폭기 이득오차는 15% 위상오차는 15° 라 가정한다. 증폭기가 선형화 된 이후 특성이 변화된 연산구간으로부터 7번째 연산구간에서

표 1 . 수렴 후의 전치왜곡 다항식의 계수들

k	1	2	3
$a_{i,k,n}$	0.5000	0.1248	0.0525
$a_{q,k,n}$	0.0000	-0.1302	-0.0781

2% 이내로 다시 수렴한다. 따라서 어떤 원인으로 증폭기의 특성이 바뀔 때에도 비교적 빠른 속도로 수렴되어 선형화 되는 것을 알 수 있다.

5. 결론

이 논문에서는 Ghaderi가 제안한 전치왜곡 방식을 사용하지 않고 QAM의 신호를 그대로 DSP 연산을 통하여 전치왜곡한 뒤 변조하는 방식을 제안하였다. 애널리그 소자를 쓰면 제작과 튜닝에 어려움이 있고 이로 인한 부정확성이 생기게 된다. 반면 DSP로 구현하면 애널리그 부분을 간단하게 하고 연산을 정확하게 하여 효과적 선형화기를 구현할 수 있다. 제안된 선형화기의 씨플레이션 결과는 우수한 성능을 나타내었다. 주변영향에 의한 증폭기 특성 변화에 대해서도 적응성 우수한 것으로 확인되었다.

6. 참고문헌

- [1] Steve C. Cripps, "RF power amplifiers for wireless communications," Artech House, 1999.
- [2] James K. Cavers, "Amplifier linearization by adaptive predistortion," United States Patent, No. 5,049,832, Sep. 1991.
- [3] A. A .M. Saleh and J. Salz, "Adaptive linearization of power amplifiers in digital radio systems," Bell Syst. Tech. J., vol. 62, No. 4, pp. 1019-1033, 1983.
- [4] M. Ghaderi, S. Kumar, D. E. Dodds, "Fast adaptive polynomial I and Q predistorter with global optimisation," IEE. Proc.-Commun., vol. 143, No. 2, pp. 78-86, Apr. 1996.
- [5] 이 경우, 이 세현, 이 상철, "DSP 구현을 위한 적응 전치왜곡 선형화기 구조," 한국전자파학회지, 2000. 12. 게재예정
- [6] S. Hakin, "Adaptive filter theory," Prentice Hall, 1996.
- [7] A .A .M. Saleh, "Frequency-independent and frequency-dependent nonlinear models of TWT amplifiers," IEEE Trans. COM-29, pp. 1715-1720, Nov. 1981.
- [8] S. Hakin , "Communication system," John Wiley & Sons, 1994.

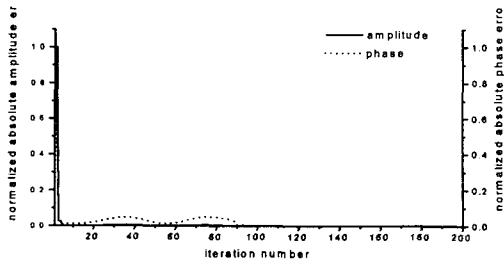


그림 4. 증폭기 출력의 진폭 및 위상의 정규화된 절대 오차

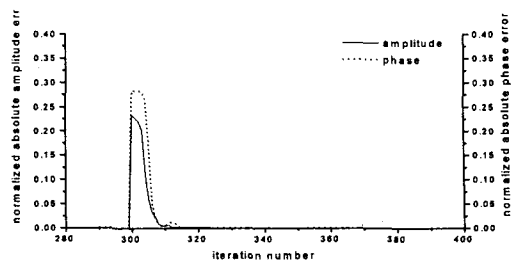


그림 8. 증폭기 출력의 진폭 및 위상의 정규화된 절대 오차 (15%이득변화, 15°위상변화)

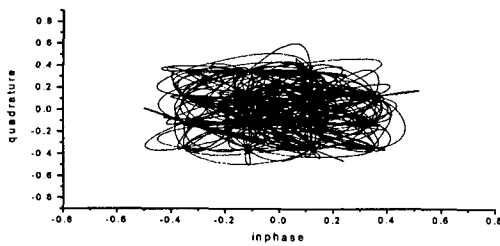


그림 5. 정규화 된 입력 신호의 컨스털레이션 (300 샘플)

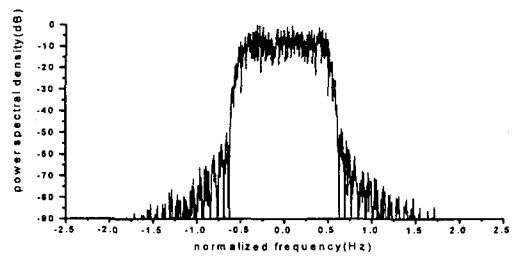


그림 9. 필터링 된 16QAM 신호의 정규화 된 PSD

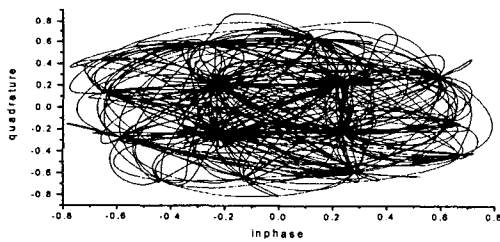


그림 6. 전치왜곡기를 거치지 않은 증폭기 출력의 컨스털레이션 (300 샘플)

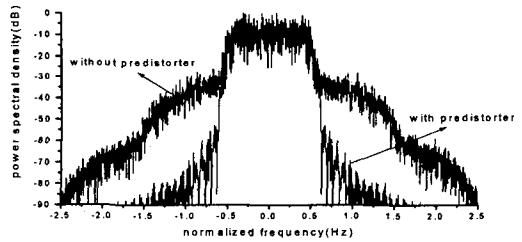


그림 10. 선형화 후의 증폭기 출력과 전치왜곡기가 없는 증폭기 출력의 정규화 된 PSD

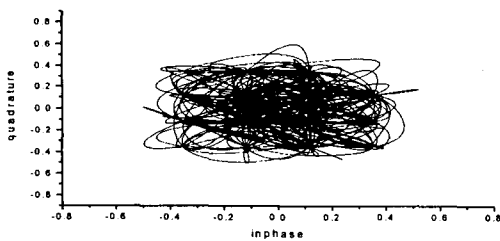


그림 7. 선형화 후의 증폭기 출력의 컨스털레이션 (300 샘플)