

고속 네트워크 시스템의 이중화 회로 구현

강 덕 기, *이 상 우, **이 준 철, *이 형 섭, 이 영천
LG전자, *한국 전자통신 연구원 라우터 기술 연구부, **성지 인터넷
전화 : 042-860-1359 / 핸드폰 : 011-9939-5097

Implementation of High Speed Router's Redundancy Architecture

Deok-Ki Kang, *Sang Woo Lee, **Joon Cheol Lee, *Heyung Sub Lee, Young Chun Lee
Network Department, LG Electronics
*Router Technology Department, ETRI
**Sunggi Internet
E-mail : microrat@netsgo.com

Abstract

In this paper, we consider the simple redundant structures with the function of hardware based active/standby control. The system includes two switch modules. The switch module is connected to a data bus, but only the active switch module has control of the data bus. The standby unit takes over the function of the active unit when the active unit failure or mode command are asserted.

And this paper illustrate the high-speed router system and the overall redundant system architecture. The proposed redundant architecture for 80G Router system is verified and implemented with experiment.

I. 서론

고속 네트워크 시스템은 네트워크 환경의 중심으로 써 고 대역과 높은 서비스 신뢰성을 요구한다. 따라서 장애 또는 비정상적인 외부 요인에 의해 시스템 운영이 어려운 경우 대체경로를 제공함으로써 시스템의 오류를 최소화하고 서비스의 단절을 막는 방법이 사용된다. 제안된 이중화 구조는 80G급 에지형 라우터에 적용되었으며 해당 장비는 1:1구조의 스위치 카드와 GE

단말 그리고 OC-48 POS 단말로 구성된다. 또한 시스템 운영을 위하여 프로세서 모듈 그리고 IPC 모듈을 갖는다.

본 논문은 80G급 에지형 라우터의 스위치 모듈 이중화에 적용되었으며 순수 하드웨어 기반의 제어를 수행하는 이중화 구조에 관련된 것이다. 80G 에지형 라우터의 구조를 먼저 살펴보고 이중화 구조의 구성과 동작 및 상세 설명을 하겠다.

II. 80G 라우터 구조

2.1 80G 라우터의 기본 구조

고속 라우터 시스템 하드웨어는 Main Processing Block, Switching Fabric Block, Line Interface Block 그리고 IPC Block의 4개 블록으로 이루어지며 이는 최대 21개의 Unit을 포함하고 있다. 그림 1에 고속 라우터 시스템 하드웨어 구성도를 나타내었다. 본 시스템은 고속 LAN 기반의 에지형 라우터 시스템으로써 Gigabit Ethernet 단말, 2.5Gbps POS 단말(OC-48c), ATM 단말, 기존의 10/100M Ethernet 단말들을 연결 및 교환할 수 있어야 하며, 각 접속 단말들에 대한 IP 패킷 처리 구조를 가져야 하고 접속 모듈간의 패킷 포워딩을 위하여 고속의 Switch 패브릭을 사용하고,

동시에 패킷단위의 3계층 고속 전용 어드레스 루업 메커니즘을 채택한 Wire-speed 라우터이다. 또한 IPC 정보 전달을 위하여 10/100M Ethernet Switch Hub 모듈을 사용하여 Line Card 상의 CPU와 MPU 모듈간 통신을 수행한다.

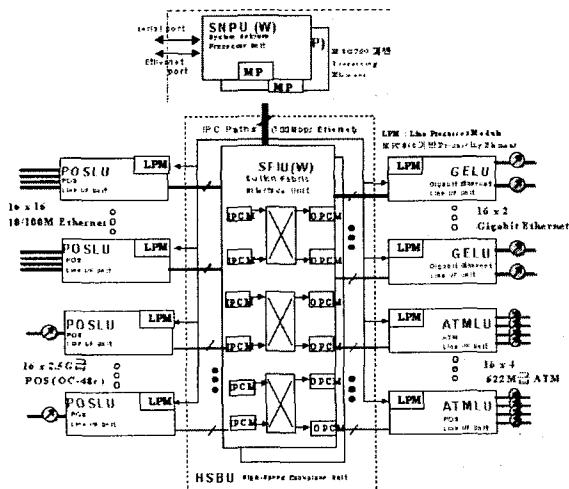


그림 1. 80G 백본 라우터 구조

2.2 80G 라우터 외부 구조

그림 2. 에서와 같이 80G 에지형 라우터는 19인치 사시 형태의 랙 구조를 가지고 있다. 그림 상단에 Blower 모듈을 가지며 공기의 흐름은 하단에서 상단으로 이동하는 구조를 가지고 있다. Slot은 2열 구조를 가지며 Line Interface 모듈과 MPU 모듈이 삽입되고 2열 Slot의 중심부에 1:1 구조의 Switch 모듈이 삽입된다. 그리고 끝 부분에 IPC 모듈이 삽입된다.

Switch 모듈은 각 Line Card로 Giga Serial Channel 연결이 되므로 중심부에 배치하고 Giga Serial Channel은 거리의 제한이 있기 때문에 최단거리 배치를 하여야 한다.

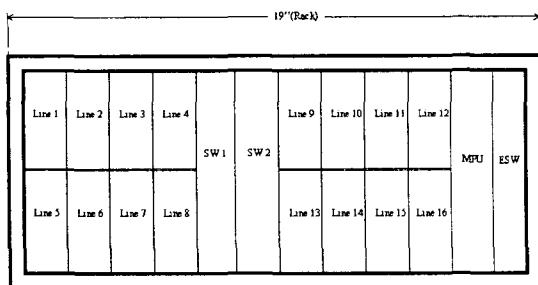


그림 2. 19인치 랙 2열 Slot 구조

III. 스위치 카드 이중화 구조

3.1 스위치 모듈 구조

Switch 모듈은 동일한 구조의 모듈이 1:1 형태로 존재하며 각 스위치 모듈은 32×32 채널을 지원한다. Backplane을 통하여 연결되는 Serial Data Channel은 LVDS 전송방식을 통하여 Line Interface로 연결이 된다. 각 Line Interface는 Transceiver가 2개가 지원이 되고 각기 2개의 채널을 가진다. 따라서 모두 4개의 채널을 가지며 실제 2개가 동작하고 2개는 이중화를 위한 채널이다.

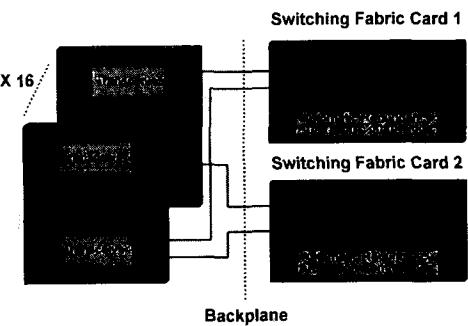


그림 3. 스위치 모듈 인터페이스 구조

따라서 Switch 모듈 중 1개가 정상 동작을 하는 경우 Transceiver의 2개 채널 중 1개가 정상 동작을 하고 하나는 스텝바이 상태로 남게 된다.

3.2 스위치 이중화 제어 신호 구조

Switch 모듈의 이중화 구조는 이중화를 제어하는 10개의 신호를 가진다. 7개의 입력 신호와 3개의 출력신호이며 표 1. 과 같다.

신호들 중 보드 전체 제어 신호는 보드 리셋, 스텝바이 명령을 내리는 보드 스위치 입력, MPU 모듈 전체 명령, 보드 자체의 시스템 오류 등이 영향을 미쳐서 발생하는 신호이다. 또한 보드 탈장 신호는 해당 신호선이 Backplane상에 존재하며 풀업(Pull-Up) 저항으로 연결되어 있고 보드 삽입 시 저항 비가 낮은 풀다운(Pull-Down) 저항에 의해 신호 레벨(Level)이 바뀜으로써 상대편 보드가 인식하게 되는 신호이다. 그리고 보드 아이디는 2개의 스위치 보드 중 1개에는 Logic Level 1(High)를 다른 한쪽에는 Logic Level 0(Low)를 입력하여 절체의 우선순위를 부여하기 위한 신호이다.

하드웨어적인 매뉴얼 입력으로 리셋과 절체 입력이 있으며 보드 외부의 스위치로 입력 된다. 인터럽트 신호는 MPU의 명령에 의해서만 절체 프로세스가 수행 되는 것이 아니므로 자체 절체 수행 회로에 의해 절체 요구 상황이 발생하면 자동적으로 절체 프로세스가 수행이 된다.

이 경우 MPU는 상황을 인지하지 못하기 때문에 인터럽트를 발생시키고 Switch 보드에 MPU 메모리 할당된 레지스터를 설정함으로써 프로세서가 상황을 인식할 수 있게 하는 신호선이다.

표 1. 스위치 이중화 제어 신호

신호	I/C	기능
프로세서 절체 명령	I	시스템의 주 제어를 담당하는 MPU가 각 보드에 대하여 액티브/스탠바이 명령을 하는 신호
상대 보드 절체 제어 신호	I	상대 보드로부터 자신의 액티브/스탠바이 결정을 내리기 직전 제어와 관련된 신호를 전달받기 위한 신호
상대 보드 탈장 신호	I	상대 보드의 존재 유무를 알려주는 신호
상대 보드 액티브/스탠바이 상태	I	현재 상대편 보드가 액티브 상태인지 아니면 스탠바이 상태인지를 알려주는 신호
보드 아이디	I	밸플레인 상에 고정되어 있는 보드의 아이디
리셋 입력	I	하드웨어 리셋 신호
절체 입력	I	하드웨어 절체 신호
보드 절체 제어 신호	O	상대 보드에게 자신의 액티브/스탠바이 결정을 내리기 직전 제어와 관련된 신호를 전달받기 위한 신호
보드 액티브/스탠바이 신호	O	현재 보드가 액티브 상태인지 아니면 스탠바이 상태인지를 알려주는 신호
인터럽트	O	절체 인터럽트

3.2 스위치 이중화 동작 구조

그림 4에서 Switch 모듈은 자체 이중화 제어 회로를 가지고 있다. 이중화 제어 회로는 프로세서로 부터의 입력, 스위치 보드 간의 상태 감시, 보드 외부의 입력의 3가지 외부 이중화 절체 요인을 가지며 절체의 제어권은 스위치 보드 자체 이중화 제어 회로가 가진다.

또한 Switch 모듈은 자신의 현재 액티브/스탠바이 상태 정보를 해당 라인카드에 전달하여 Transceiver의 전송 경로를 선택함으로써 이중화를 수행하도록 하였다.

그림 5에서 스위치 이중화 절체 순서도를 설명하면 프로세스가 시작하여 상대보드의 존재 유무를 검사하

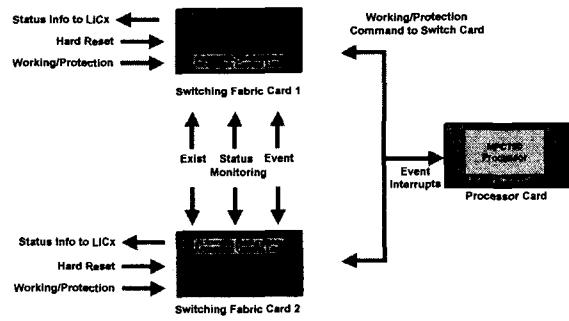


그림 4. 스위치 이중화 신호 구조

고 자신의 보드가 리셋 상태와 스탠바이 요구 상태가 아니라면 보드 우선 순위가 높은 경우 액티브 상태가 된다. 만약 자신의 보드가 리셋 상태, 스탠바이 요구 상태, MPU 스탠바이 요구상태 등 절체에 요인이 되는 상황이 발생하면 상대편 보드에 절체 제어 신호를 전달한다.

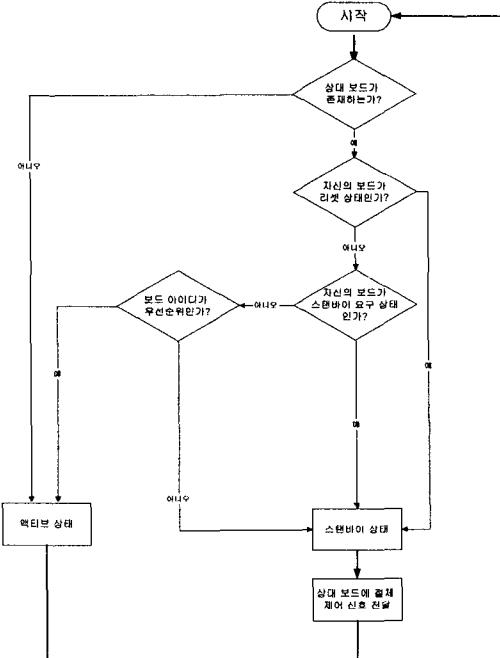


그림 5. 스위치 이중화 절체 순서도

이중화 제어 회로의 7개 입력은 실제 동일한 수준의 절체 요인으로 입력되고 상대보드 절체 제어 신호를 제외한 신호는 표 1.의 정의를 따른다. 상대보드 절체 제어 신호는 다른 6개 입력 신호와 보드 내부의 제어

신호를 참조하여 발생하는 신호이다. 이중화 제어의 순서는 제어의 흐름이 한곳에 머무르지 않고 순환적인 형태로 반복되며 제어의 결정은 시스템 Clock의 매 Clock 단위로 발생한다. 따라서 이중화 요인이 발생한 후 하드웨어적인 절체가 실시간으로 실행되게 된다.

IV. 결론

고속의 네트워크 장비는 시스템의 안전성을 위하여 이중화 절체 회로를 필요로 하며 유사시 이상 동작이 유발되어 시스템이 정상 동작 하지 않는 상황을 최소 시간화 해야 할 필요성이 있다. 본 논문에서는 이러한 고속 네트워크의 이중화 절체 회로로써의 요구를 만족 하기 위하여 적용 보드 스스로가 절체 상황이 발생하면 절체를 수행하는 기능을 가지고 있어 하드웨어적으로 실시간 전환이 가능하다. 예를 들어 보드 아이디 우선 순위가 높은 보드가 액티브 상태라고 가정하면, 순간 보드 리셋이 발생하여 스스로 절체 제어 신호를 발생하고 자신과 상대 보드의 절체를 수행하며, 그 결과는 MPU 모듈에 전달한다. 따라서 절체 제어의 결정권을 절체 보드 자체가 보유한 것이다. 뿐만 아니라 보드 외부의 MPU 모듈, 보드 스위치에서 절체 제어가 가능하므로 절체 제어의 제어 경로가 다양하다.

참고문헌

- [1] Kumar, A. and Agarwal, M. (1980): "A Review of Standby Redundant System", IEEE Trans. Reliab., R-29, No. 4, 290-294
- [2] Endrenyi, J. (1978): Reliability Modeling in Electric Power System, John Wiley & Sons, New York.