

# ATM 교환기내 Ethernet Switch를 이용한 IPC망 구현

김 법 중, 나 지 하, \*오 정 훈, 안 병 준  
한국전자통신연구원, \*현대전자

## Design and Implementation of IPC Network using Ethernet Switch In ATM

Bup Joong Kim, Jiha Na, \*Jung Hoon Oh, Byungjun Ahn  
Multiservice Switching Team of ETRI  
\*Hyundai Electronic Industry  
E-mail : bjkim74@chollian.net

### Abstract

This paper presents an Interprocessor Communication Network(IPC net) in ATM switching system. In order to supply stable and independent path for processor communication, additional network i.e., Ethernet, is suggested. An Ethernet switch centered on Ethernet binds each processor into a work range. IPC net proposed in this paper assures end-to-end inter-processor connection, uniform 100Mbps Ethernet bandwidth and enhanced user cell throughput of ATM switch with minimum Ethernet supporting block integrated into ATM system

### I. 서론

앞으로 다가올 고도 정보화 사회에서는 각종 정보를 어떻게 신속히 입수하여, 이를 잘 활용하느냐가 개인 및 사회전체의 경쟁력을 좌우할 것으로 보인다. 이에 따라 다양한 정보의 신속한 전달을 위해 비동기 전달 방식(ATM: Asynchronous Transfer Mode)을 근간으

\* 본 연구는 국방부 민군겸용기술사업의 일환으로 수행되었습니다.

로 하는 광대역 종합정보통신망(B-ISDN: Broadband Integrated Services Digital Network) 구축이 선진국을 중심으로 전세계적으로 활발히 진행되고 있다. 상기 B-ISDN을 통한 높은 품질의 다양한 정보통신 서비스는 높은 안정성과 고 신뢰성을 갖춘 ATM 교환시스템 개발이 그 바탕을 이룬다[1].

일반적으로 ATM 교환기는 기능별로 모듈을 나누고, 각 모듈별로 제어기(processor)를 두는 멀티 모듈 구조다. 이는 시스템의 확장성을 높이고, 분산된 제어 기능으로 시스템 전체의 트래픽 처리 능력을 높일 수 있다. 멀티 모듈 구조의 ATM 교환기내 각 프로세서는, 상위 프로세서를 중심으로 각종 자원을 관리하고 하드웨어 장치들을 제어하며, 각 모듈 상태를 점검해서 이상 여부를 체크한다. 각 프로세서의 유기적인 병렬처리를 위해서는 프로세서간 메시지(IPC: Inter-processor Communication)를 송수신 할 수 있는 고속 IPC망이 필요하다. IPC 망은 고속의 안정된 전송경로를 제공하여, IPC 메시지 지연으로 인한 ATM 교환기 성능 저하를 막아야 한다. 또한, 시스템 장애 등의 비정상적인 상황에서도 송수신 가능한 IPC 메시지 전송 경로를 확보하여 교환기의 고장 대응 능력을 높여야 한다[2][3][4].

프로세서간 통신방법은 여러 가지가 있는데, 근래 ATM 스위치 망을 이용한 IPC 메시지 송수신 방법이

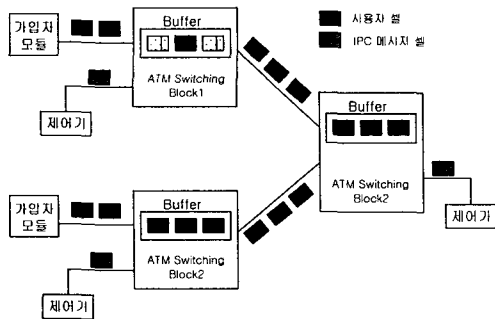
많이 이용되고 있다. 높은 대역폭을 가진 ATM 스위치 망을 이용함으로써 물리적으로 고속의 메시지 통신 경로를 확보하고, 별도의 IPC망을 구성하지 않음으로 전체 시스템 간소화를 꾀할 수 있다. 그러나, 사용자 데이터 셀 교환경로인 ATM 스위치 망을 IPC 메시지 경로로 사용함으로써 사용자 셀 폭주로 인한 IPC 메시지 지연과 전체 교환기의 성능저하를 초래할 수 있다. 또한, 사용자 셀 경로에 IPC 메시지 셀 추가로 ATM 스위치 본래 목적인 사용자 데이터 셀 처리 기능을 저하시킬 수 있다.

본 논문에서는 이더넷 스위치를 이용해 별도의 IPC 망을 구성하여 사용자 셀의 ATM 교환망 전용과, IPC 메시지의 안정된 전송경로를 보장하는 방법에 대해 기술한다. 별도 IPC망 구성으로 인해 생기는 공간과 비용의 추가는 소형의 저가형 고속 이더넷 스위칭(MAC 기반) 칩과 간단한 부가 회로를 통해 최소화한다. IPC 메시지 송수신은 IEEE802.3u 100BASE-T 방식을 기본으로 한다. 이더넷 스위치를 통해 스타 구조의 IPC 망을 구축하고, 프로세서간 1:1 통신(End-to-End)으로 관절의 100Mbps 통신이 가능하게 구성한다. 이더넷 스위치는 자동 절충(auto negotiation)기능을 제공하여 복수의 전송방식이 혼재하는 프로세서 사이에서 정보를 주고받아 최적의 통신모드를 자동으로 설정한다. 이더넷 스위치의 상위링크 연결 포트(Up-link Connection Port)는 교환기내 IPC망과 외부 네트워크와의 연결을 지원하여 원격지에서 PC나 워크스테이션을 통한 ATM 교환기의 모니터링을 가능하게 한다.

## II. ATM 교환기내 IPC 망 구조

### 2.1 ATM 스위치 망을 이용한 IPC

(그림 1)은 중·대형 ATM 교환기내에서 근래 많이 사용하고 있는 IPC망 구성 방법을 보여준다.

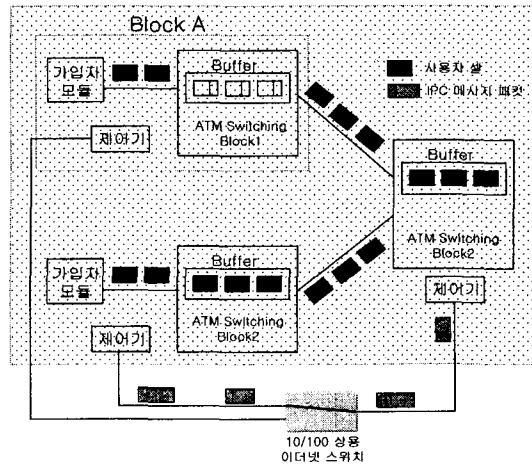


(그림 1) ATM 스위치를 이용한 IPC망 구성

IPC 메시지 경로를 위한 별도의 망 구성없이 ATM 스위치망을 활용함으로써 간단한 시스템 구성이 가능하다[3]. 그러나, 그림에 보이는 것처럼 IPC 메시지 셀이 ATM 스위치의 자원을 사용자 셀과 공유함으로써 ATM 스위치의 사용자 셀 처리능력을 저하시킬 수 있다. 또한, 사용자 셀이 폭주하여 IPC 메시지가 제때 전달되지 못함으로 인해 전체 제어계의 마비를 초래할 수 있다.

### 2.2 외부 이더넷 스위치를 통한 IPC망 구성

(그림 2)는 ATM 스위치 망과 별도로 외부 이더넷 스위치를 통한 이더넷 망을 구성해 IPC 메시지 송수신 경로로 활용한 경우이다. 사용자 셀 경로와 다른 별도의 IPC 메시지 경로를 이용함으로써 ATM 스위치 망의 폭주 및 장애에도 신뢰성 있는 IPC 메시지 교환이 이루어 질 수 있다. 사용자 셀 처리에 있어서도, ATM 스위치 자원을 모두 사용자 셀 처리에 활용함으로써 향상된 처리 능력을 꾀할 수 있다. 그러나 별도의 망 구성으로 인해 추가 비용 및 부피의 증가를 고려해야 한다.

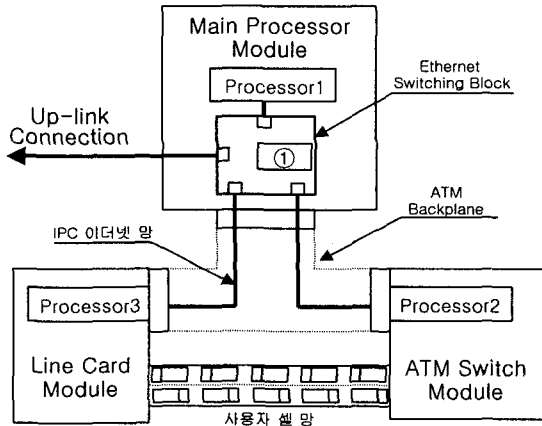


(그림 2) 외부 이더넷 스위치를 이용한 IPC망

### 2.3 소용량 ATM 스위치내 IPC용 이더넷망

(그림 2)의 Block A는 가입자 수용단에 쓰이는 ATM 교환기 블록이다. 이는 독립적으로 소용량 ATM 교환기로 활용될 수 있는데, 주로 광역망 외곽의 가입자 정합용으로 쓰인다. (그림 3)은 본 논문에서 구현하고자 하는 소용량 ATM 교환기내 IPC망을 보인다. 교환기 내부는 제어기를 중심으로 모듈단위로 구

성하는데, 이는 교환기의 확장성을 용이하게 하고, 상위 프로세서의 처리량을 분산함으로써 제어기의 병목으로 인한 처리 지연 등을 방지한다. 상기 분산 시스템의 전제조건으로 고속의 안정된 제어기간 메시지 교환이 보장되어야 한다.



(그림 3) 소용량 ATM 교환기내 IPC망

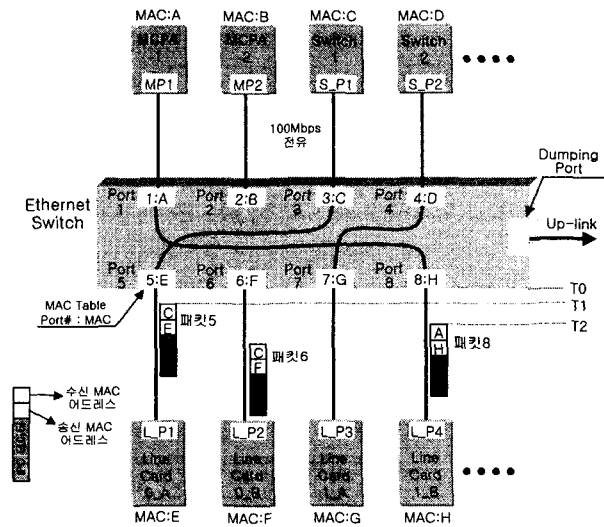
본 연구에서는 상용의 이더넷 스위치를 사용하지 않고, 이더넷 스위칭을 위한 회로 블록을 설계하여 상위 제어기 블록에 수용함으로써 전체 시스템의 크기를 줄이고, 제어기간 연결을 손쉽게 구현할 수 있도록 하였다. 또한, 구현하는 ATM 제어계 규모에 맞춰 최적화된 IPC용 이더넷 망을 구축할 수 있었다.

이더넷 스위치 회로 블록은 이더넷 스위치 칩(그림3의 ①), RMII(Reduced Media Independent Interface)를 지원하는 다채널 트랜시버, 이더넷 트랜스포머로 구성되어 있다. 상기 구성된 스위치 블록은 24개의 제어기 연결을 지원하고 자동 절충기능(auto negotiation)을 통해 10Mbps, 100Mbps 속도 모두를 지원할 수 있도록 설계하였다. 시리얼 포트를 통해 VLAN을 설정할 수 있어, 데이터 교류가 빈번한 제어기들을 하나의 작업 그룹으로 나눌 수 있다. 각 작업그룹마다 지정된 Up-link 포트는 상위 네트워크 접속이나 클라이언트 서버형 제어기 구성에서 서버 제어기 접속용으로 사용될 수 있다.

### III. IPC 메시지 송수신

제어기 사이의 IPC 메시지 패킷은 (그림 4)에 보이는 이더넷 스위치를 중심으로 구성된 스타형 이더넷 망을 통해 송수신 된다. 송신 제어기 LP<sub>1</sub>, LP<sub>2</sub>, LP<sub>4</sub> 에서 보낸 IPC 메시지 패킷은 T0 시점에서는 어느 포트에도 수신되지 않지만, T1시점이 되면 포트 5

에 패킷 5가 수신되기 시작한다. T2 시점에서는 포트 8도 패킷 8을 수신한다. 보통의 HUB라면 그 시점에서 충돌이 발생하며, 모든 포트에 대해 충돌통지가 발신되어 케이블에 흐르고 있던 모든 패킷이 버려지게 된다. 그러나 이더넷 스위치에서는 각 포트의 수신 패킷을 충돌 없이 제어할 수 있기 때문에 IPC 메시지의 재전송 없이 패킷의 주소대로 전송하게 된다[5]. IPC망이 스타구조로 구성되어 고장을 일으킨 제어기의 추출이 용이하고, 100Mbps의 균일한 고속 IPC 메시지 송수신이 가능하다.



(그림 4) 이더넷 스위치를 이용한 IPC 메시지 송수신

이더넷 스위치 내에는 <표 1>과 같이 MAC Address Lookup Table이 있어, 각 포트에 도착한 패킷의 수신 MAC 어드레스를 보고 출력 포트를 결정한다(그림 4 참고).

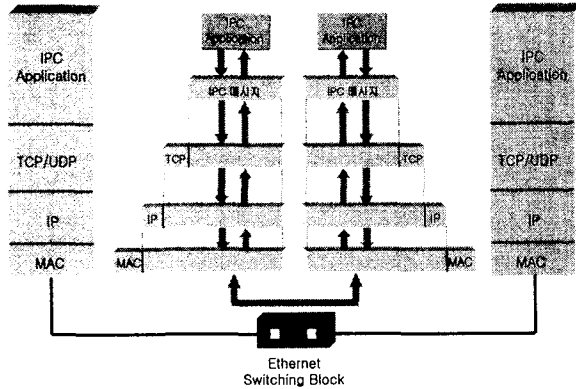
<표 1> MAC Address Lookup Table

Port ID	MAC Address	Age Information
Port 1	MAC 1_1	Age 1_1
	⋮	⋮
	MAC 1_n	Age 1_n
Port 2	MAC 2_n	Age 2_n
	⋮	⋮
	MAC 2_n	Age 2_n
⋮	⋮	⋮
Port n	MAC n_1	Age n_n
	⋮	⋮
	MAC n_n	Age n_n

본 논문에서 사용한 이더넷 스위치 칩은 입력된 패킷

을 버퍼에 넣어둔 뒤 패킷을 확인하여 해당포트에 전송하는 축적형(Store and Forward) 방식으로 오류 검출이 용이하고, 적치형(Stackable) 구성으로 포트를 확장시킬 수 있다.

(그림 5)는 IPC 메시지 송수신을 위한 프로토콜 스택을 나타낸다. IPC 메시지는 TCP/IP 프로토콜을 이용하여 송수신 된다.



(그림 5) IPC 메시지 송수신 프로토콜 스택

상위 IPC 관련 애플리케이션에서 만들어진 IPC 메시지는 트랜스포트층에서 세그먼트 형태로 만들어져 네트워크층(IP층)으로 전달된다. 트랜스포트층은 IPC 메시지의 송수신 확인과 흐름 제어를 수행하여 IPC 메시지가 유실되는 것을 방지한다. OSI의 네트워크층에 해당하는 IP층에서는 트랜스포트층에서와 같은 흐름 제어를 수행하고, IPC 메시지의 물리적 경로를 결정하는데, 이때 네트워크 주소 정보가 추가된다. 데이터 링크 층에 속하는 MAC층에서는 IP층에서 넘겨진 패킷에 송수신 MAC 어드레스 및 오류 검출 정보를 추가하여 물리층으로 넘긴다. 이더넷 스위치는 MAC층을 기반으로 한 고속 스위칭을 수행하여 IPC 메시지의 경로를 결정하고 각 포트에 연결된 해당 제어기에 전달한다.

#### IV. 결 론

본 논문에서 제시한 ATM 교환기내 IPC용 이더넷 스위치 망은 독립적인 IPC 메시지 경로를 제공하여 사용자 셀의 ATM 교환망 전용과 IPC 메시지의 안정된 전송경로를 보장한다. 소형의 고속 이더넷 스위칭 칩과 간단한 부가 회로로 구성된 이더넷 스위칭 블록을 설계하여 ATM 교환기내 상위 프로세서 모듈에 수용함으로써 추가적인 망 구성으로 인한 공간과 비용의 증대를 최소화하고, 교환기 용량에 맞춰 최적화된 IPC

망을 구현할 수 있다. IPC 망을 방사형으로 구축하여 프로세서간 1:1 통신(end-to-end)으로 균질의 100Mbps 통신이 가능하고, 자동 절충기능을 통해 10Mbps · 100Mbps의 이더넷 통신 속도를 가진 제어기 모두 수용할 수 있다.

#### 참고문헌

- [1] 한국통신학회, ATM 교환, 1996
- [2] 여환근 외 3인, "분산 ATM 교환 제어시스템에서 프로세서간 통신 정합부에 대한 성능 분석", 전자공학회 논문집, 제35권, pp.775-785, 1998. 6.
- [3] 이호근 외 3인, "ATM 교환기에서의 고속 IPC망 기능 구현", 대한전자공학회 추계학술대회, 제19권, pp.274-277, 1996.
- [4] 김영변 외 4인, "ATM 교환기에서 제어계간 통신 경로 구성 및 시험", 전자공학회논문집, 제32권, pp.1202-1207, 1995. 9
- [5] 일본 멀티미디어 통신연구회, PC TCP/IP, 1996