

비디오 시스템을 위한 저전압, 디지털 자동이득 조절기

권진호(權鎭浩)

고려대학교 전자공학과 대학원

전화 : (02) 927-2910 / 팩스 : (02) 927-1582

A Low Voltage, Digital Automatic Gain Controller

Jin Ho Kwon, Jae Shin Lee, Suki Kim

Dept. of Electronics Engineering Graduate School Korea University

E-mail : jinho@ulsi.korea.ac.kr

Abstract

In this paper we propose a new architecture of a programmable digital automatic gain controller(AGC) for analog interface in mixed mode systems. Compared with conventional analog AGCs which have difficulties in integration due to large capacitors, the proposed AGC is easily integrated. So the production cost can be reduced. In addition, The proposed AGC has a better performance in temperature, and power supply variations, and substrate noise than analog counterparts do. To prevent erroneous operations of the AGC due to noise, a mal-function preventer is newly proposed. In addition, to achieve an optimized AGC time constant, we propose a logic block which controls an up-down counting clock. This is directly related to the changing speed of the AGC gain.

Implemented with a $0.25\ \mu\text{m}$ 1-poly, 5-metal CMOS parameters, the AGC operates from a single 2.5V power supply with the dynamic range of 36.1dB and occupies active area of $500\ \mu\text{m} \times 600\ \mu\text{m}$.

I. 서론

오늘날 집적회로 기술의 발전에 따라 아날로그 신호 보다는 디지털 신호 처리 응용 기술이 시스템 설계에

있어서 핵심적인 역할을 담당하게 되었다. 비디오, 캠코더, 휴대용 카메라, 스캐너 혹은 디지털 스틸카메라와 같은 소비성 개인 장비에서부터 멀티미디어나 의료 장비 같은 여러 분야의 다양한 시스템들은 거의 모두 디지털 신호처리영역을 넓혀가고 있는 실정이다. 이러한 모든 시스템들은 외부로부터 입력신호로 아날로그 신호를 받아서 A/D 변환기(Analog to Digital Converter)를 통해 디지털 신호로 변환시킨다. 일단 신호체계가 디지털로 바뀌게 되면, 아날로그 회로만을 이용해서 시스템을 구현 할 때보다 복잡한 기능들을 훨씬 더 빠르고 쉽게 구현 할 수 있다.

이러한 시스템에서 입력신호로 들어오는 아날로그 신호가 충분히 크지 않다면 A/D 변환기의 dynamic range는 감소하게 된다. 또한 이와 같은 Mixed signal 시스템들은 SOC(System On Chip)화 하여 설계하려고 있기 때문에 집적도가 급격하게 증가되고 있다. 이렇게 한 chip 안에서 디지털 회로들이 늘어나게 되면 디지털 회로들의 스위칭 작용에 의한 기판잡음과 전원에 의한 잡음은 한층 더 높아져서 시스템의 성능을 저하시킨다. 결론적으로 시스템의 front end 아날로그 인터페이스의 dynamic range가 전체 시스템의 dynamic range를 좌우하기 때문에 입력신호가 작은 반면에 잡음이 많아지면 그 시스템의 dynamic range는 크게 감소하게 된다. 시스템의 dynamic range를 극대화하기 위해서 아날로그 입력신호를 잡음에 의해 영향받지 않고 그 시스템에 적합한 수준까지 최대한 키울 수 있는 자동이득 조절기는 현대의 모든 시스템에서 없어서는 안 될 필수적인 것이 되었다.

본 논문에서는 비디오 시스템의 아날로그 인터페이스에 적합하도록 기존의 아날로그 방식의 자동이득 조

절기대신 새로운 구조의 디지털 자동이득 조절기를 제안하였다.

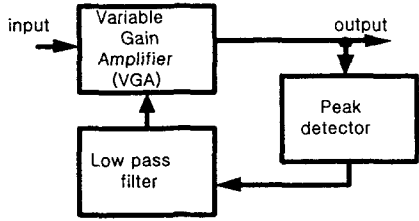


그림. 1 일반적인 아날로그 자동이득 조절기
Fig. 1 The conventional Analog AGC

기존의 아날로그 방식에서는 큰 값의 capacitance를 요구하는 peak detector를 이용해서 입력신호의 크기를 감지해냈으나 제안된 자동이득 조절기는 peak detector 대신 window comparator와 latch를 사용함으로써 훨씬 더 집적화가 용이하게 되었고 디지털 스위칭 작용에 의한 임펄스 잡음에 의해 자동이득 조절기가 오 동작하는 것을 막기 위해 잡음과 유효한 정보를 지니고 있는 신호를 감별해 낼 수 있는 오 동작 방지회로가 제시되었다. 그리고 자동이득 조절기가 영상신호의 크기를 너무 빠르게 변화시키면 오히려 영상신호의 급속한 변화 때문에 사람의 눈에 거부감을 주게 된다.

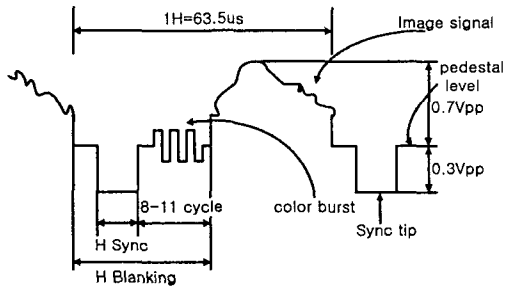


그림. 2 영상신호
Fig. 2 Video signal

그래서 제안된 자동이득 조절기는 이득을 증가시킬 때에는 사람이 영상신호의 변화를 느끼지 못하도록 frame(30Hz)당 1번 증가시키고 감소시킬 때에는 frame당 2번 감소 할 수 있도록 설계하였다. 이득을 감소 할 때란 입력으로 들어오는 영상신호가 적절한 수준보다 커진 상태를 의미하는데 이런 경우에 빨리 신호를 A/D 변환기의 입력 range에 맞추지 못하면 많은 정보를 잃게 된다. 그래서 이득의 감소속도가 증가

속도 보다 빠르도록 설계하였다. 또한 이득의 변화 시점을 영상신호의 수직동기 신호와 동기 시켜서 효과적인 영상처리가 될 수 있도록 설계하였다. 이후 논문은 다음과 같이 구성되어있다. 제 2 절에서는 제안된 디지털 자동이득 조절기의 구조와 동작원리가 서술되어 있고 제 3 절에서는 simulation결과들이 제시되어있으며 마지막으로 제 4 절에서는 결론을 내렸다.

II 제안된 디지털 자동이득 조절기

최근 거의 모든 시스템들은 아날로그회로와 디지털 회로가 한 chip 안에 같이 설계되고 있고 그 집적도도 급격하게 증가되고 있다. 이로 인해 온도변화와 잡음도 같이 증가되고 있다. 이런 상황에서 그림. 1과 같은 전형적인 아날로그 자동이득 조절기[1][2]는 큰 값의 capacitance를 필요로 하는 peak detector와 low pass filter 때문에 집적화가 어려울 뿐만 아니라 증가된 온도변화와 잡음성분으로 인한 오 동작의 우려 때문에 시스템 설계에 있어서 적합하지 않게 되었다. 이러한 아날로그 자동이득 조절기의 단점을 보완하기 위해 이 논문에서 제안된 디지털 자동이득 조절기는 그림. 3과 같다.

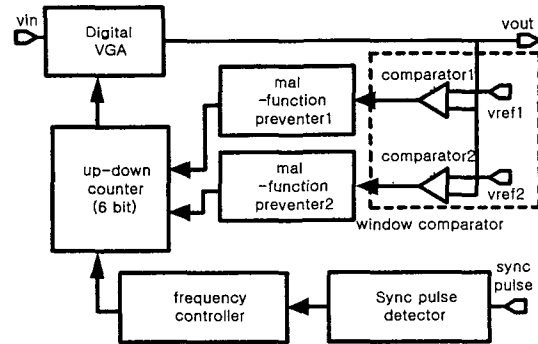


그림. 3 디지털 자동이득 조절기
Fig. 3 Digital AGC

자동이득 조절기의 출력신호(vout)는 A/D 변환기의 입력신호로 들어가게 된다. window comparator는 먼저 A/D 변환기로 입력되고 있는 신호의 크기를 기준전압(vref1, vref2)과 비교해서 감지하게된다. 기준전압을 A/D 변환기의 입력 range에 맞도록, 즉 이 자동이득 조절기에 의해 최종적으로 A/D 변환기 입력신호의 최고치가 vref1과 vref2 사이에 들어오도록 설정한다. 이 window comparator에 의해 아날로그신호의 크기에 대한 정보가 디지털 신호로 바뀌게 된다.

window comparator의해 아날로그신호에서 디지털 신호로 바뀌는 순간 아날로그신호에 잡음성분이 포함되어 있으면 잘못된 디지털 신호가 window comparator에 의해 만들어지게 되고 전체적으로 자동이득 조절기는 오 동작을 하게 된다.

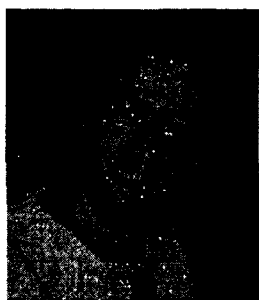
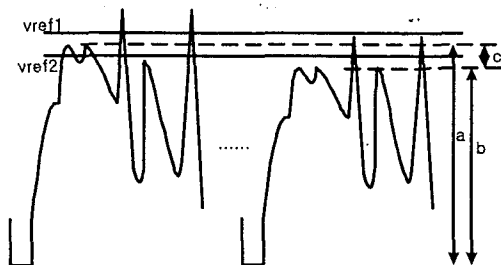


그림. 4 임펄스 잡음에 의한 영향
Fig. 4 Impulse noise effect

시스템 설계하는데 있어서 집적도 증가에 따른 디지털 스위칭작용에 의한 임펄스 잡음의 증가는 불가피한 것이 되고 있다. 그림. 4는 이러한 임펄스 잡음에 의해 영상신호가 오염된 경우이다. 잡음성분에 의해 영상신호가 오염되면 그림. 5와 같이 잡음 성분 때문에 오히려 유효한 정보를 지닌 신호의 크기가 A/D 변환기의 입력 range 보다 작아지게 되는 오 동작을 일으켜 자동이득 조절기의 역효과를 유발시키게 된다. 이러한 오 동작을 막기 위해 본 논문에서는 오 동작 방지회로(mal-function preventer_{1,2})를 새롭게 제안하였다.

제안된 오 동작 방지회로는 window comparator에 의해 변환된 디지털 신호를 일정시간(TW) 동안 지켜보면서 transition이 일어나면 잡음으로 간주하고 그렇지 않으면 신호로 인식해서 up-down counter를 제어하게 된다.



a : 자동이득 조절기 입력신호 b : 자동이득 조절기 출력신호 c : 자동이득 조절기 입,출력신호의 차이

그림. 5 자동이득 조절기의 오 동작
Fig. 5 Mal function of a AGC

비디오 신호의 특성을 고려하여 최대한 유효한 신호를 잃지 않게 하기 위해서 본 논문에서는 TW를 6 μ s로 설정하였다.

up-down counter(6 bit)는 A/D 변환기의 입력신호의 최고치 정보를 가지고 있고 잡음성분인지 유효한 신호인지가 검증된 오 동작 방지 회로의 출력 신호에 의해 up-counting이나 down-counting을 혹은 counting을 멈추게 된다. 우리가 원하는 수준보다 신호가 작을 때에는 up-counting을 하게되고 클 때에는 down-counting을 하게된다. 그래서 우리가 원하는 만큼의 수준까지 신호크기가 되면 counting을 멈추게 된다.

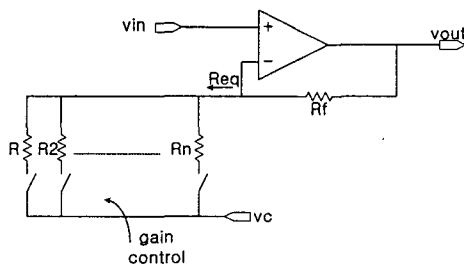


그림. 6 디지털 가변 이득 증폭기
Fig. Digital VGA

up-down counter의 출력신호는 그림. 6과 같은 디지털 가변 이득 증폭기[3][4]의 스위치를 조절하게된다. 그러면 기준이 되는 저항 Rf와 스위치 조절에 의해 결정되는 등가저항 Req의 비에 의해 이득이 결정되어서 최종적으로 자동이득 조절기의 출력신호가 나오게 된다. 동기신호 검출기(sync pulse detector)와 주파수 조절기(frequency controller)는 비디오 신호에 포함되어 있는 수직동기신호(vertical sync pulse, 60Hz)를 검출해서 서론에서 밝힌바와 같이 주파수 조절기에서 up-down counter가 up-counting할 때에는 30Hz의 클럭을 내보내고 그렇지 않을 때에는 60Hz의 클럭을 내보내서 이득변화의 속도를 조절할 수 있게 설계 하였다.

제 3 절 Simulation 결과 및 Layout

그림. 7은 제안된 자동이득 조절기의 MATLAB Simulation 결과이다. 그림. 7의 (a)와 같이 입력신호를 작게 주다가 어느 순간에 신호가 갑자기 커지면 자동이득 조절기의 출력신호는 (b)와 같이 이득을 증가시키다가 신호가 원하는 수준을 넘어서면 이득을 감소시키는 것을 볼 수 있다.

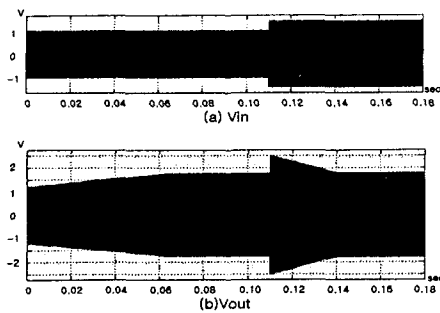


그림. 7 제안된 자동이득 조절기의 Simulation 결과
Fig. 7 Simulation result of the AGC

이득이 증가 시에는 우리가 원하는 데로 30Hz의 주파수로 증가하고 감소 시에는 60Hz의 주파수로 감소하는 것도 알 수 있다. 그림. 8은 오 동작 방지 회로를 Simulation한 결과이다. 그림과 같이 잡음성분이 들어와도 up-down counter는 잡음성분에 반응하지 않고 있음을 알 수 있다.

그림. 9는 설계한 자동이득 조절기의 Layout이다.

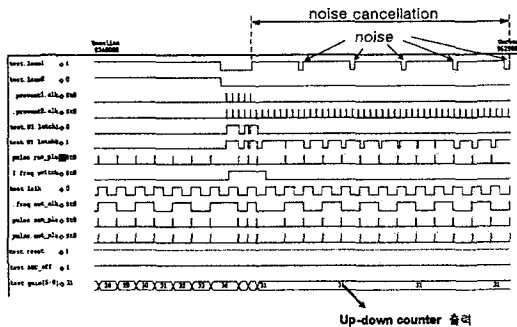


그림. 8 오 동작 방지회로 Simulation 결과
Fig. 8 Simulation result of the mal-function preventer

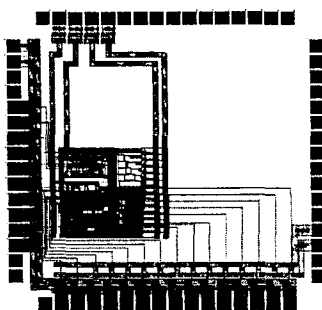


그림. 9 자동이득 조절기의 Layout
Fig. 9 Layout of the AGC

제 4 절 결론

이 논문에서 제안된 자동이득 조절기는 아날로그 자동이득 조절기와는 달리 외부소자를 전혀 사용하지 않아서 집적화가 더 용이하였다. 뿐만 아니라 거의 모든 회로가 디지털로 대체되어서 온도변화나 잡음성분에 훨씬 더 안정된 기능을 낼 수 있었다. 상황에 따라 자동이득 조절기의 이득변화 속도를 달리해서 시스템의 기능성을 향상시킬 수 있었고 제안된 자동이득 조절기는 IP(intellectual Property)화 하여 다른 시스템에도 쉽게 적용시킬 수도 있다.

제안된 자동이득 조절기는 2.5V 전원전압에 0.25 μ m CMOS 공정으로 설계되었으며 dynamic range는 36.1dB 이고 linearity 오차는 2% 이내이다.

Reference

- [1] Robert G. Meyer, William D. Mack, "A Wideband Low-Noise Variable-Gain BiCMOS Transimpedance Amplifier," IEEE J. Solid-State Circuits, vol. 29. pp. 701-706, June. 1994.
- [2] Robert G. Meyer, William D. Mack, "Monolithic AGC Loop for a 160 Mb/s Transimpedance Amplifier," IEEE J. Solid-State Circuits, vol. 31. pp. 1331-1335, September. 1996.
- [3] A. L. Wintenberg, M. L. Simpson, G. R. Young, R. L. Palmer, C. G. Moscone and R. G. Jackson, "A CMOS Variable Gain Amplifier for PHENIX Electromagnetic Calorimeter and RICH Energy Measurements," IEEE TRANSACTIONS ON NUCLEAR SCIENCE, vol. 44. pp. 326-330, June. 1997.
- [4] Willam Redman-White, Roy Duffee, Simon Bramwell, Hans Rijins, Shirley James, James Tijou, Gerard vander Weide, "A Robust Analog Interface System for Submicron CMOS Video DSP," IEEE J. Solid-State Circuits, vol. 33. pp. 1076-1081, July. 1998.