

전압조절 방식을 이용한 주파수 튜닝 아날로그 능동소자 설계

*이근호, **김석, **송영진
*건양대학교 산학기술협력연구소
**건양대학교 정보전자통신공학부

A Design of Frequency Tuning Analog Active Element with Voltage-control

*Lee Geun-Ho, **Kim Seok, **Song Young-Jin
*Konyang Industrial Research Consortium
**Electronic Information Technology and Computer Science, Konyang University
E-mail : L329@chollian.net

요 약

본 논문에서는 저전압(2V) 동작이 가능하도록 완전차동 구조의 아날로그 능동소자에 전압조절을 위한 튜닝 회로를 추가한 능동소자를 제안하였다. 아날로그 능동소자는 이득특성에 영향을 주는 트랜스컨덕턴스값을 증가시키기 위해 CMOS 상보형 캐스코드 방식을 이용하여 구성되었다. 0.25 μ m CMOS n-well 공정 파라미터를 이용한 HSPICE 시뮬레이션 결과, 제안된 아날로그 능동소자는 비우성극점의 제거로 안정성이 향상되었으며, 2V 공급전압하에서 42dB의 이득값과 200MHz의 단위 이득주파수 특성을 나타내었다. 소비전력값은 0.32mW를 나타내었다.

I. 서 론

반도체 분야의 급속한 발전에 의해 집적회로의 대부분은 하나의 칩 안에 아날로그와 디지털회로가 같이 공존하는 혼성모드(mixed-mode)방식이 연구되고, 또한 이용되는 추세이다.[1] 혼성모드 칩의 대부분은 디지털

부분이 차지하고 있기 때문에 트랜지스터의 동작 조건은 대부분의 경우 디지털 회로를 기준으로 규준화 되어 있다. 하지만 일반적으로 저전압 저전력 특성의 혼성모드 집적회로 설계에 있어서 아날로그 회로는 디지털 회로보다 높은 공급 전압을 필요로 한다. 이러한 이유로 아날로그 회로 설계분야에서 저전압 동작을 위한 방법이 여러 가지 방식으로 연구되고 있는 추세이다.[2][3] 따라서 구조 개선을 통하여 저전압하에서 이득 및 주파수 특성을 향상시킬 수 방법을 제시하였다. 설계된 소자는 향상된 이득특성으로 인해 아날로그 능동필터 설계시 요구되는 특성조건을 만족하였다.

또한 최근 주목받고 있는 ADSL(Asymmetric Digital Subscriber Line), 케이블 모뎀등을 포함한 모든 통신시스템에 필수적으로 포함되어야 하는 아날로그 집적회로의 설계에 있어서 중요한 문제중의 하나는 얼마만큼 정확하게 전체시스템에서 요구하는 특성을 만족시켜줄 수 있는 회로를 설계하느냐 하는 것이다.[4] 일반적으로 정확한 특성을 나타내는 수동소자를 이용한 회로의 제작과는 달리 온칩화를 위한 능동 소자를 이용한 집적회로

는 제작 공정시 발생될 수 있는 여러 가지 잡음 및 기생요소, 그리고 제작 후에는 온도변화 등의 주변 환경에서 일어나는 오차요인으로 인해 정확한 소자 값을 얻어내거나 유지하기가 힘들어 당초 요구했던 부품의 특성을 얻기가 쉽지 않다. 그러므로 능동 필터와 같은 집적회로를 설계하기 위한 기본소자 들은 제작된 후에도 성능을 보상할 수 있는 동조(tuning) 회로가 부가적으로 필요하다.[5] 본 논문에서 제안된 능동소자는 기본적으로 외부 전압을 통해 메뉴얼 튜닝이 가능하도록 설계되었고, 또한 이를 이용한 능동필터 역시 오차를 보정해 줄 수 있도록 설계되었다. 이러한 특성들은 0.25 μ m CMOS n-well 공정 파라미터를 이용한 HSPICE 시뮬레이션 을 통해 검증되었다.

II. 전압조절 가변 아날로그 능동소자 설계

1. 완전차동 상보형 구조의 아날로그 능동소자

그림 1과 같이 병렬형태의 구조를 가진 완전차동 상보형 아날로그 소자는 비우성 극점 및 영점을 제거시킬 수 있어 단위이득 주파수 특성을 개선하고, 안정성의 유지에 큰 장점이 있다. 전류미러를 구성하고 있는 트랜지스터의 트랜스컨덕턴스(g_m)값들은 같은 크기로 설계하여 KCL을 적용하면 다음과 같은 식 (1)과 식 (2)를 구할 수 있다.

$$2g_m + sCv + 2v_sC_{gd} = i_i + i_o \quad (1)$$

$$2(g_m - g_{ds} - sC_{gd})v = i_o \quad (2)$$

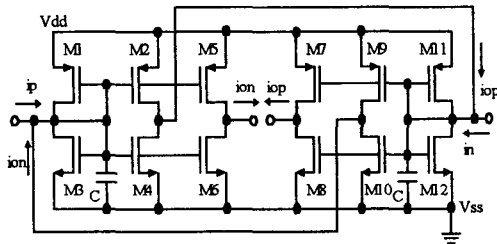


그림 1. 완전차동 상보형 아날로그 소자

식 (1)과 식 (2)로부터 다음을 얻을 수 있다.

$$i_o = A \frac{(1 - \frac{s}{z_1})}{(1 - \frac{s}{p_1})} i_i \quad (3)$$

이때 z_1 과 p_1 은 각각 영점과 극점이며, 다음과 같이 표현할 수 있다.

$$z_1 = \frac{(g_m - g_{ds})}{C_{gd}}, \quad p_1 = \frac{2g_{ds}}{(C + 4C_{gd})}$$

또한 전류이득은 다음의 식 (4)와 같다.

$$A = \frac{(g_m + g_{ds})}{g_{ds}} \quad (4)$$

따라서 소자의 단위이득 주파수는 식 (5)와 같이 얻을 수 있다.

$$\omega_o = \frac{2(g_m - g_{ds})}{C + 4C_{gd}} \approx \frac{2g_m}{C} (\because g_m \gg g_{ds}, C \gg C_{gd}) \quad (5)$$

하지만 이상적인 전류모드 회로와 비교하면 입력과 출력저항의 비이상적인 특성으로부터 야기되는 문제로 인하여 출력 전류에 오차가 발생하여 정확성이 떨어지는 단점이 있다. 이와 같은 단점을 보완하기 위해 본 논문에서 저전압 구현이 가능하며 출력전류의 오차를 개선시킬 수 전압조절 가변 특성을 지닌 전류미러 구조를 적용시켰다.

식 (4)와 식 (5)를 통해 능동소자의 이득과 단위이득 주파수는 내부에 형성되는 트랜스컨덕턴스(g_m)값과 밀접한 관계가 있음을 알 수 있다. 따라서 전압조절단의 V_{C1} 과 V_{C2} 를 조절하여 트랜스컨덕턴스값을 조절할 수 있고 이 값은 다시 단위이득주파수값에 영향을 미쳐 주파수 튜닝이 가능할 것을 유추해 낼 수 있다.

2. 전압조절 가변 특성 구조의 전류미러

그림 2와 같은 구조는 최소 출력전압을 V_{SS} 로부터 $V_{DS(sat)2} + V_{DS(sat)4}$ 만큼 낮게 할 수 있어 저전압 구동이 가능하고, 출력저항을 증가시킴으로서 출력 전류에서 발생하는 오차를 개선시킬 수 있는 구조를 가진다. 따라서 우수한 입력 선형 범위와 출력 전압 스윙 등을 갖는다.

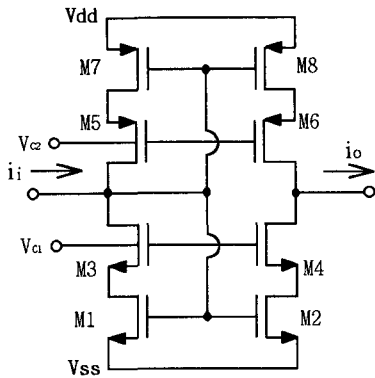


그림 2. 전압조절 가변 특성 구조의 전류미러

일반적으로 $g_m \gg g_{ds}$ 이고 $g_{m1} = g_{m3}$ 이면 입력 저항은 식 (6)과 같이 간략화 할 수 있다.

$$r_i = \frac{1}{g_{m1} + g_{ds1}} + \frac{1}{g_{m3} + g_{ds3}} \approx \frac{1}{g_{m1}} \quad (6)$$

또한, 출력 저항은 식 (7)과 같이 나타낼 수 있다.

$$r_o = \frac{1}{g_{ds}} \left(1 + \frac{g_{m4}}{g_{ds4}}\right) \approx \frac{1}{g_{ds2}} \frac{g_{m4}}{g_{ds4}} \quad (7)$$

3. 전압조절 가변 CMOS 아날로그 능동소자 설계

그림 1의 차동 입출력 값을 갖는 완전차동 상보형 능동소자에 그림 2의 전압조절 가변 특성 구조의 전류미러를 이용하여 그림 3과 같은 전압조절 가변 CMOS 아날로그 능동소자를 구성할 수 있다. 제안된 회로는 추가된 전류미러를 통한 출력저항의 증가로 그 이득과 단위이득 주파수가 증가된다.

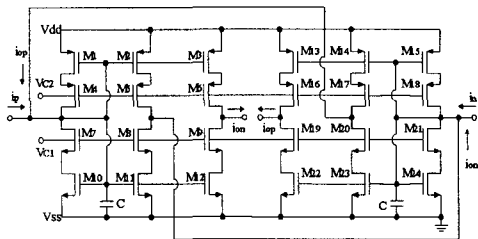


그림 3. 제안된 전압조절 가변 아날로그 능동소자

III. 시뮬레이션 및 고찰

그림 4는 동일한 조건하에서 기존의 아날로그 능동소자와 제안된 회로를 시뮬레이션한 결과이고, 이를 통해 제안된 소자의 이득값이 2V 동작전압하에서 기존회로 21dB에 비해 월등히 개선된 42dB값을 나타내고 있음을 알 수 있다.

그림 5는 제안된 능동소자의 출력 주파수 스펙트럼이다. 10 μ A의 입력 전류와 10MHz의 입력 신호 주파수에서 THD(total harmonic distortion)는 0.48%를 갖는다. 특히 원신호에 가장 큰 영향을 미치는 2차항의 신호가 완전차동구조를 통해 제거되고 있음을 알 수 있다. 또한 그림 6은 제안된 회로의 전압조절 단자 V_{C1} 과 V_{C2} 에 전압값을 인가하여 조절된 특성을 보여주고 있다. 또한 표 1에는 조절되어 측정된 값을 정리하여 표현하였다.

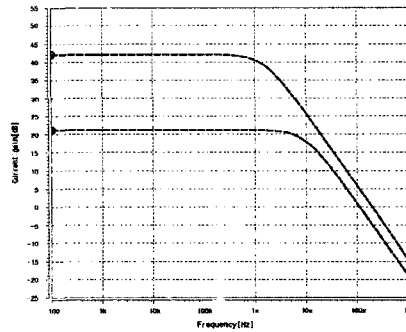


그림 4. 이득과 단위이득주파수 특성

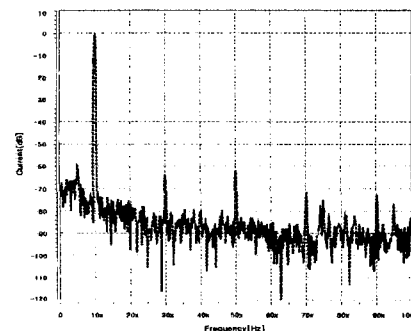


그림 5. 제안된 소자의 출력 주파수 스펙트럼

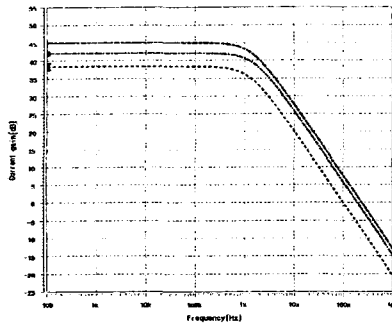


그림 6. 제안된 능동소자의 조절특성

표 1. 제안된 소자의 가변특성

Supply voltage[V]	Controlled voltage[V]	Gain [dB]	Frequency [MHz]
2	V _{C1} 0.9	38.4	105
	V _{C2} 0.4		
2	V _{C1} 1.2	42.1	200
	V _{C2} 0.5		
2	V _{C1} 1.5	45	260
	V _{C2} 0.6		

IV. 결 론

본 논문에서는 완전차동 상보형 아날로그 능동소자에 출력저항의 증가로 그 이득과 단위이득 주파수 특성을 향상시킬 수 있는 전압조절 가변 특성의 전류미러 구조를 추가하여 향상된 성능과 특성조절이 가능한 새로운 아날로그 능동소자를 설계하였다. 동일조건하에서 완전차동 상보형 적분기기는 이득은 21dB였으나 제안된 전압조절 가변 CMOS 능동소자의 이득은 42dB 값을 나타내었다. 이는 각종 능동소자를 이용하여 능동필터를 설계할 때 요구되는 40dB 이상의 이득값을 만족함으로써 각종 시스템의 능동회로에 적용 가능할 것으로 사료된다. 특히, 설계된 전압조절 가변 CMOS 아날로그 능동

소자는 0.25 μ m n-well CMOS 공정 파라미터를 이용하여 HSPICE 시뮬레이션 하였으며, 그림 4에서 그림 6까지의 시뮬레이션 결과에서 보여주고 있듯이 공정특성의 향상과 안정된 구조를 통해 2V 공급전압하에서 왜곡없는 신호특성과 조절 가능특성을 나타내었다. 시뮬레이션 결과 제안된 회로는 2V 공급전압하에서 전력소모는 0.32mW이고 단위이득주파수는 200MHz를 나타내었다.

설계된 능동소자를 이용하여 능동필터를 설계하면 주파수 튜닝을 통해 비슷한 대역의 시스템에는 새로운 제작이 필요 없이 간단한 전압조절만으로도 이용 가능할 것으로 사료된다.

향후 연구방향으로는 제안된 기본 능동소자를 이용하여 각종 통신시스템의 입출력단에 포함되어 있는 각종 능동필터를 설계하여 아날로그 신호처리단의 블록에서 그 응용가능여부를 확인하는데 목표를 두고 있다.

참 고 문 헌

1. C. Toumazou, F. J. Lidgley and D. G. Haigh, *Analogue IC design : the current-mode approach*, London
2. R. H. Zele, D. J. Allstot and T. S. Fiez, "Fully-differential CMOS current-mode circuits", in Proc. IEEE ISCAS, pp.2411-2414, 1992.
3. R. H. Zele and D. J. Allstot, "Low-Power CMOS Continuous-Time Filter", IEEE J. Solid-State Circuits, Vol. 31, No. 2, pp.18-27, Feb. 1996.
4. R. K. Hester, S. Mukherjee and G. Westphal, "CODEC for Echo-Canceling Full-Rate ADSL Modems", IEEE J. Solid-State Circuits, Vol. 34, No. 12, pp. 1973-1985, DEC. 1999.
5. 이근호, 방준호, 조성익, 김동용, "트랜스컨덕턴스 (gm)를 이용한 전류모드 능동필터의 이득 및 주파수 제어", 대한전자공학회 논문지, 제35권 C편, 제6호, pp. 30-38, 1998.
6. C. C. Hung, K. Halonen, M. Ismail and V. Porra, "Micropower CMOS GM-C Filters for Speech Signal Processing", in Proc. IEEE ISCAS, pp.1972-1975, 1997.