

이동통신용 고출력 증폭기를 위한 적용 사전왜곡기의 설계

김형호, 임성빈, 김종훈, 신요안
숭실대학교 정보통신전자공학부

Design of an Adaptive Predistorter for High Power Amplifiers for Mobile Communications

Hyoungho Kim, Sungbin Im, Chonghoon Kim and Yoan Shin
School of Electronic Engineering Soongsil University
E-mail : sbi@nuri.net

본 연구는 (주)버사컴, (주)쏠리테크 및 2000년도 산학연 공동기술개발 컨소시엄 지원사업의 지원으로 수행되었습니다.

요약

현재 사용되고 있는 CDMA 시스템에서는 기지국 내에 사용되는 고출력 증폭기(high power amplifier)의 비선형 특성으로 인해, 시스템의 송신 신호는 심각한 비선형 왜곡을 겪게되고 이는 결국 시스템의 성능을 크게 악화시키는 요인으로 작용한다. 이러한 고출력 증폭기의 비선형성은 출력 신호 레벨을 선형 영역으로 충분히 backing-off 시킴으로써 감소시킬 수 있으나, 이는 송신 신호의 출력을 과도하게 감소시키게 되어 결국 fade margin을 감소시키는 결과를 가져온다. 본 논문에서는 이러한 고출력 증폭기에서 발생하는 비선형 왜곡을 보상할 수 있는 디지털 사전왜곡기를 하드웨어적으로 직접 구현하여 고출력 증폭기의 특성이 변할 때, LMS 알고리듬을 이용하여 LUT의 값을 갱신함으로써 보다 효과적인 적용 사전왜곡기를 설계하는데 목적이 있다.

I. 서론

CDMA 시스템에서 증폭기에 의한 비선형 왜곡을 보상하기 위한 방법으로서 다양한 방법이 있으나 구현 측면에서 유리한 사전왜곡기를 널리 사용하고 있다. 사전 왜곡기는 고출력 증폭기의 전단에 위치하며, 증폭기에 의해 신호가 왜곡되는 것을 미리 보상하는 방향으로 신호를 사전에 왜곡하여 증폭기에 가하여 주므로써 사전 왜곡기와 증폭기를 결합한 시스템의 출력이 변조 신호가 선형적으로 증폭된 신호와 같아지도록 동작하게 된다. 이러한 사전왜곡기의 기본 동작은 직접 혹은 간접적으로 증폭기를 표현하는 비선형 변환의 역변환을 구하는 문제로 이해할 수 있으며, 이러한 접근 방법에 기반하여 많은 사전왜곡기들이 제안되었다[1-3].

기존의 제안된 디지털 사전왜곡기는 다양한 진폭 레벨의 입력 신호와 이에 대한 사전왜곡기 출력 신호의 매핑을 LUT(look up table) 형태로 오프라인에서 소프트웨어적으로 구한 후 이를 하드웨어 메모리에 저장하여 이용하는 방식으로 구현된다[4,5]. 그러나 실제 고출력 증폭기는 온도, 노후 등에 의해 그 특성이 계속 변하기 때문에 LUT의 값을 이에 상응하여 변화시켜야 한다.

본 논문은 고정점 반복(fixed point iteration : FPI)[6]에 기반한 디지털 사전왜곡기를 하드웨어적으로 직접 구현하여 고출력 증폭기의 특성이 변할 때, LMS 알고리듬을 이용하여 LUT의 값을 갱신함으로써 보다 효과적인 적용 사전왜곡기를 설계하는데 목적이 있다. 이를 위하여 Xilinx사의 Virtex(xcv1000)디바이스를 이용하여 FPGA board를 구현하였고, VHDL을 이용하여 설계한 후 실제 CDMA 중계기에서 사용되는 고출력 증폭기를 이용하여 본 논문에서 제안하는 적용 사전왜곡기 성능을 검증하고자 한다.

II. 고출력 증폭기의 비선형 특성

CDMA 시스템 송신단에서 전송 신호는 고출력 증폭기에 의해 전송에 필요한 출력으로 증폭되며, 이 과정에서 전송 신호의 출력을 높이기 위해 고출력 증폭기의 비선형 포화 영역에서 동작하게 된다. 이렇게 고출력 신호를 얻기 위해 포화 상태에서 동작하게 됨으로써 비선형 왜곡을 피할 수 없게 되며, 특히 이러한 비선형 왜곡은 증폭기 입력 신호 진폭의 변화가 클수록 더욱 심각하게 나타난다. 이러한 고출력 증폭기는 메모리가 없는 비선형 특성을 가지며, 정규화된 입력 신호의 진폭 r 에 대해 식 (1)과 같은 비선형 AM-AM (amplitude modulation - amplitude modulation) 변환 특성 $A(r)$ 과

식 (2)의 AM-PM (amplitude modulation - phase modulation) $\phi(r)$ 으로 표현 될 수 있으며, 그림 1은 식 (1)과 (2)에서 $\alpha_a = 1.9638$, $\beta_a = 0.9945$, $\alpha_\phi = 2.5293$, $\beta_\phi = 2.8168$ 일때의 비선형 특성의 예를 도시하고 있다.

$$A(r) = \frac{\alpha_a r}{1 + \beta_a r^2} \quad (0 \leq r \leq 1) \quad (1)$$

$$\phi(r) = \frac{\alpha_\phi r^2}{1 + \beta_\phi r^2} \quad [\text{radian}] \quad (0 \leq r \leq 1) \quad (2)$$

이러한 고출력 증폭기의 비선형성은 출력 신호 레벨을 선형 영역으로 충분히 backing-off 시킴으로써 감소시킬 수 있으나, 이는 송신 신호의 출력을 과도하게 감소시키게 되어 결국 fade margin을 감소시키는 결과를 가져온다. 따라서 고출력 증폭기의 출력을 최대한 이용하기 위해서는 비선형성의 보상이 반드시 필요하다.

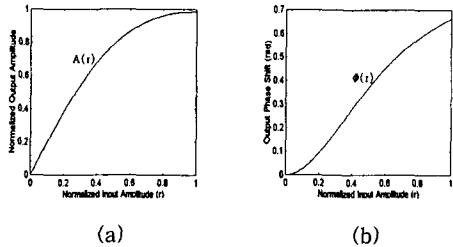


그림 1 : (a) 고출력 증폭기의 비선형 AM-AM 변환 특성, (b) AM-PM 변환 특성.

III. 비선형 왜곡 보상을 위한 고정점 방법 기반의 적용 사전왜곡기

3.1 고정점 반복 (Fixed-point iteration)

고정점 문제 (fixed-point problem)는 주어진 임의의 변환 $T(\cdot)$ 에 대해 다음 식 (3)의 조건을 만족하는 x_i 를 찾는 문제이다[6].

$$x_i = T(x_i) \quad (3)$$

변환 $T(\cdot)$ 에 대해서 x_i 는 불변하므로 x_i 는 변환 $T(\cdot)$ 에 대해 고정점이다. 변환 $T(\cdot)$ 가 다음 정의 1에서의 조건을 만족하는 "contraction mapping"이면 변환 $T(\cdot)$ 에 대한 고정점을 찾을 수 있다[7].

정의 1 : S 가 complete metric space $(X, \| \cdot \|)$ 의 부분 집합이고, 변환 $T(\cdot)$ 를 S 에서 S 로의 변환이라고 할 때, 모든 $x, x' \in S$ 에 대하여 다음 조건을 만족하면 변환 $T(\cdot)$ 는 contraction mapping이다.

$$\|T(x) - T(x')\| \leq \gamma \cdot \|x - x'\|, \quad 0 \leq \gamma < 1 \quad (4)$$

여기서, γ 를 Lipschitz (또는 contraction) 상수라 한다.

3.2 LUT 생성

본 논문에서 제안한 알고리듬의 성능검증과 데이터 채취를 위해 Xilinx사의 Virtex(xcv1000) 디바이스와 Analog Device 사의 ADC(AD9042)와 DAC(AD9762)를 이용하여 FPGA board를 구현하였고, VHDL을 이용하여 설계하였다. 그림 2는 구현된 FPGA board이다.

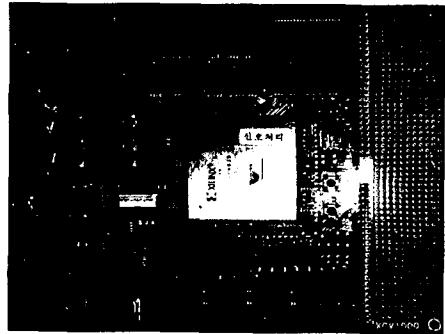


그림 2 : 구현된 FPGA board.

데이터를 얻기 위해 그림 3에 보여진 것과 같은 모듈을 구성하였다. 입력으로는 HP사의 CDMA 신호발생기 (E4432B)를 이용하여 880MHz CDMA 신호를 사용하였고, 이를 DNC(down converter)를 통하여 10MHz 까지 낮추어 A/D1에 통과시킨 후, 출력단에 실제 CDMA 중계기에서 사용되는 고출력 증폭기를 사용하였다.

데이터의 채취를 위해서는 구현된 FPGA board와 PC간에 PCI interface를 통하여 증폭기를 통과한 신호(SRAM2)와 통과하지 않은 신호(SRAM1)로 구분하여, 고출력 증폭기의 특성이 변하기 전과 변한 후에 대해 각각 126,000 개의 데이터를 채취하였다. LUT 데이터를 생성하기 위해 우리가 제안한 고정점 반복 기반의 사전 왜곡기 알고리듬[6]에서 증폭기의 특성이 변하기 전에 채취한 데이터를 수렴상수 $\alpha=0.1$, 반복횟수 $K=200$ 인 경우를 오프라인에서 실행 후 이로부터 얻은 결과를 4,096개로 줄여 그림 4의 적용 사전왜곡기의 LUT 값으로 이용하였다. ADC (A/D Converter)의 resolution이 12bit 이고, A/D1에서 출력되는 데이터가 LUT의 어드레스로 사용되기 때문에 LUT의 길이를 4,096으로 설정하였다. 그림 3은 데이터 채취를 위한 블럭도이다.

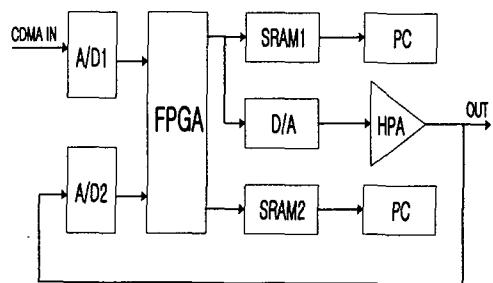


그림 3 : LUT 생성을 위한 데이터 채취 블럭도.

3.3 제안된 적용적 사전왜곡기

본 절에서는 고출력 증폭기에 의한 비선형 왜곡을 감소시키기 위해 고출력 증폭기 전단에 사전 왜곡기를 설치하여 고출력 증폭기의 비선형 특성을 선형화하는 사전 보상 방법과 고출력 증폭기의 특성이 변할 때 LUT의 값을 효과적으로 갱신하는 방식에 대하여 기술한다.

기존의 제안된 디지털 사전왜곡기는 다양한 진폭 레벨의 입력 신호와 이에 대한 사전왜곡기 출력 신호의 매핑을 LUT(look up table) 형태로 오프라인에서 소프트웨어적으로 구한 후 이를 하드웨어 메모리에 저장하여 이용하는 방식으로 구현된다. 그러나 실제 고출력 증폭기는 온도, 노후 등에 의해 그 특성이 계속 변하기 때문에 LUT의 값을 이에 상응하여 변화시켜야하는 문제점이 있고, 하드웨어 구현측면에서도 많은 계산량 혹은 메모리를 요구하는 근사식들을 이용하게 되어 구현이 용이하지 않다.

본 논문에서는 구현이 용이한 디지털 사전왜곡기를 제안하고, 이를 하드웨어적으로 직접 구현하여 고출력 증폭기의 특성이 변할 때, LMS 알고리듬을 이용하여 LUT의 값을 갱신함으로써 보다 효과적인 적용 사전왜곡기를 설계하였다.

그림 4에 제안된 방식의 적용적 사전왜곡기의 블록도를 도시하였다. 여기에서 HPA의 특성이 바뀌었다고 가정하고, LUT의 값은 고출력 증폭기의 특성이 바뀌기 전의 데이터가 저장되어 있으면, 증폭기 특성이 바뀐 후의 입력 x_i 는 A/D1을 통하여 LUT의 어드레스로 입력되는 동시에 고출력 증폭기를 통과한 신호와의 차를 계산하기 위해 렐 셀み로 전달이 된다. LUT에서 나온 데이터는 D/A를 거쳐 고출력 증폭기에서 증폭된 후 A/D2로 feed-back 되어 선형 이득이 곱해진 A/D1 신호와 렐 셀을 하여 나오는 차를 LUT에서 빼줌으로써 LUT가 갱신되어지고, 식 (5)와 같이 표현된다.

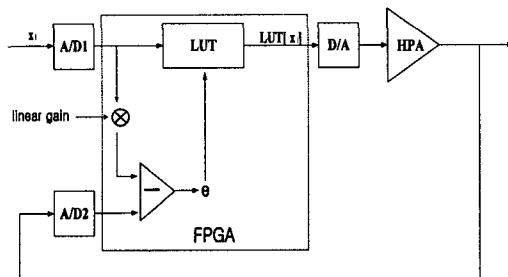


그림 4 : 적용 사전왜곡기의 블록도.

$$\text{Updated Table}[x_i] = \text{LUT}[x_i] - \alpha(x_i[i] \cdot \text{gain} - N(x_i[i])) \quad (5)$$

식 (5)에서 α 는 수렴상수, $gain$ 은 출력 back-off-level에 의해 결정된 특성이 바뀐 고출력 증폭기 동작 점에서의 선형 이득이고, $N(x_i[i])$ 는 증폭기를 통과한 신호

가 feed-back 되어 A/D2로 입력된 신호이다. 입력 x_i 에 선형 이득을 곱한 값과 feed-back 되어 들어오는 $N(x_i[i])$ 와 차가 LUT의 x_i 번지에 갱신됨으로써 고출력 증폭기의 특성이 변할 때 효과적으로 LUT의 값을 갱신할 수 있다.

IV 모의 실험

본 논문에서 제안한 적용 사전왜곡기의 성능 검증을 위해 그림 3에서 나타낸 블록도를 구현하여 실제 실험에서 채취한 데이터를 이용하여 모의 실험을 수행하였다.

제안한 적용 사전왜곡기 구조가 증폭기의 비선형 왜곡을 보상하고, 증폭기의 특성이 변할 때 LUT의 값을 효과적으로 갱신하는가를 살펴보기 위해서 그림 4에서 입력 x_i 값은 고출력 증폭기 특성이 변한 후 채취한 데이터를 입력으로 사용하였고, LUT의 값은 증폭기의 특성이 변하기 전에 채취한 데이터를 사용했으며, 고출력 증폭기의 특성 값은 변한 후의 값을 사용하였다. 식 (5)에서 수렴상수 $\alpha = 0.1$, $gain = 4.5868$ 로 하였다.

그림 5(a)는 고출력 증폭기를 통과하였을 때 요구되는 이상적인 출력으로 입력 값과 선형 이득이 곱해진 값이고, (b)는 고출력 증폭기의 실제 출력을 나타낸다. 그림 6(a)는 갱신되기 전 LUT의 값을 나타내고, (b)는 갱신된 후 LUT의 값을 보여준다.

고출력 증폭기에 의해 왜곡된 CDMA 신호가 사전보상에 의해 얼마나 보상되었지 알아보기 위해 갱신되기 전 LUT와 갱신된 후 LUT에 입력 x_i 를 어드레스로 하여 출력 값을 비교하였다. 그림 7(a)는 LUT 값이 갱신되지 않았을 때이고, (b)는 LMS 알고리듬에 의해 갱신된 후의 고출력 증폭기의 출력을 나타낸다. 그림 7로부터 제안된 알고리듬을 적용하였을 경우 고출력 증폭기에 의한 왜곡을 크게 감소시킬 수 있음을 알 수 있고, 그림 5(a)에 도시된 Desired output과 거의 같음을 알 수 있다.

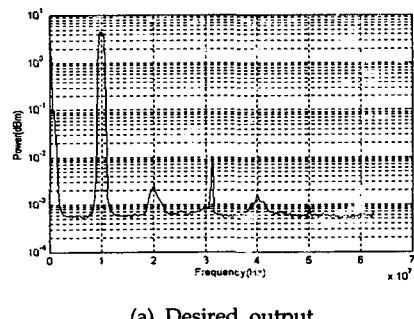
V 결론

본 연구에서는 이동 통신에서 큰 성능 제한 요소 가운데 하나인 고출력 증폭기에 의한 비선형 왜곡을 보상하는 고정점 기반의 적용 사전왜곡기를 LUT를 이용하여 구현하였다. 실제 고출력 증폭기는 온도, 노후 등에 의해 그 특성이 계속 변하기 때문에 LUT의 값을 이에 상응하여 변화시켜야 한다. 이러한 문제를 해결하기 위하여 LMS 알고리듬에 기초한 적용적 사전왜곡기를 제안하고 실제 데이터를 이용하여 그 성능 개선을 검증하였다.

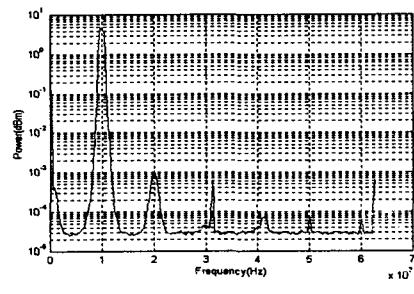
참고 문헌

- [1] A. D'Andrea, V. Lottici, and R. Reggiannini, "RF power amplifier linearization through amplitude

- and phase distortion," *IEEE Trans. Comm.*, vol. 44, pp. 1477-1484, Nov. 1996.
- [2] C. S. Eun and E. J. Powers, "A predistorter design for a memoryless nonlinearity preceded by a dynamic linear system," *Proc. GLOBECOM '95*, vol. 1, pp. 152-156, Singapore, Nov. 1995.
- [3] 전원기, 장경희, 조용수, "OFDM 시스템에서의 비선형 왜곡 보상을 위한 적응 데이터 사전보상기," *한국통신학회논문지*, 제22권, 40-52쪽, 1997년 1월
- [4] J. K. Cavers, "Amplifier linearization using a digital predistorter with fast adaptation and low memory requirements," *IEEE Trans. Veh. Tech.*, vol. 39, pp. 374-382, Nov. 1990.
- [5] A. S. Wright and W. G. Durtler, "Experimental performance of an adaptive digital linearized power amplifier," *IEEE Trans. Veh. Tech.*, vol. 41, pp. 395-400, Nov. 1992.
- [6] 김만재, 신요안, 임성빈, "OFDM 시스템에서 고출력 증폭기의 비선형 왜곡 보상을 위한 고정점 방법 기반의 사전왜곡기," 제10회 신호처리합동학술대회 논문집, pp. 801-804, 1997년 9월.
- [7] D. G. Luenberger, *Optimization by Vector Space Method*, John Wiley and Sons, 1969.

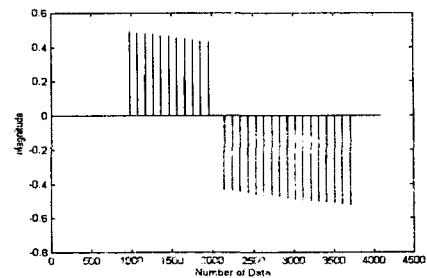


(a) Desired output.

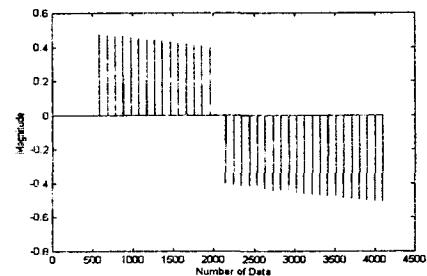


(b) Actual Amp output.

그림 5 : 고출력 증폭기의 이상적인 선형증폭과 비선형 증폭.

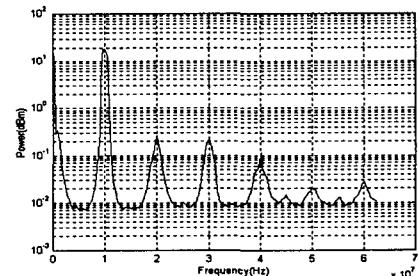


(a) Initial LUT.

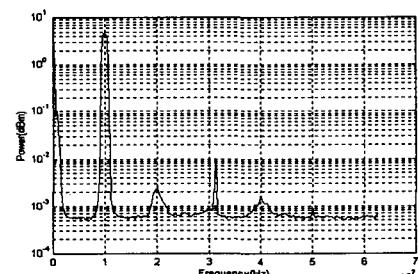


(b) Updated LUT.

그림 6 : 초기 LUT 와 개신된 LUT.



(a) Amp output with initial LUT.



(b) Amp output with updated LUT.

그림 7 : LUT가 개신되기 전과 된 후의 증폭기 출력.