

Data-Driven 반향 제거기를 위한 타이밍 지터 보상

이재혁, 이용환

서울대학교 전기공학부

(151-742) 서울특별시 관악구 신림동 산 56-1

Timing Jitter Compensation in Data-Driven Echo Canceller

Jae-Hyok LEE, Yong-Hwan LEE

School of Electrical Engineering, Seoul National University

kwan-Ak P.O. Box 34, Seoul, 151-742 Korea

e-mail : ylee@snu.ac.kr

요약

본 논문에서는 data-driven 반향제거기 구조에서 타이밍 지터의 보상 방법을 제안한다. V.90 PCM 모델링 환경에서 네트워크 클럭에 동기화 되어 동작하는 사용자 터미널 모델이 디지털 PLL (DPLL)을 이용하여 타이밍 복원을 하면 타이밍 지터 성분이 반향제거기의 성능을 순간적으로 악화 시키게 된다. 제안된 방법은 두개의 계수 세트 들로부터 타이밍 지터 발생시 필요한 계수를 디콘볼루션 알고리즘을 이용하여 FIR 필터링을 통해 구하며 발생하는 지터 성분의 대부분을 보상 해 준다. 또한 제안 방법은 waveform driven 반향제거기에 비해 약간의 성능열화가 있지만 적은 연산량으로 타이밍 지터 보상을 할 수 있는 장점이 있다.

I. 서론

V.90 모델에서 상향링크를 PCM 방식으로 연결할 경우 ISDN 모델의 경우와 마찬가지로 사용자 모델이 송신데이터의 표본화 위상을 네트워크 클럭 즉 전화국의 PCM 클럭에 동기를 시켜주어야 한다. 많은 경우에 있어서 디지털 PLL(DPLL)을 사용하여 타이밍 복원을 수행하며 이 경우 PLL에 의한 클럭 위상변화가 발생할 때 순간적인 반향 경로의 변화에 의한 지터 성분 여러가 반향 제거기에서 발생한다.

타이밍 지터가 반향제거기에 미치는 영향을 줄이기 위한 여러 기법들이 ISDN 모델에 대하여 제안된바 있다 [2]-[6]. 초기에는 협대역 아날로그 PLL을 이용하여 타이밍 지터 효과를 원하는 만큼 줄이는 방법이 제안되었으나 아날로그 PLL 소자를 사용 함으로서 실장비용이 많이 드는 단점이 있다 [2]. 이러한 이유로 DPLL을 사용하면서 디지털신호처리를 통해 반향제거기의 타이밍 지터 보상 알고리즘들이 제안되었다[3]-[6]. 하지만 이들 ISDN 환경에서 제안된 알고리즘들은 모두 DPLL

의 타이밍 조정시 반향경로가 시 불변 이라는 조건을 만족하여야만 한다. 따라서 위의 알고리즘들은 이를 충족 시키기 위해 송,수신필터가 모두 아날로그 회로로 구현되거나 DPLL 과는 무관한 클럭에 의해 구동 된다. PCM 모델의 경우 V.34 이외의 다른 송수신 방식도 지원 가능하게 구현하여야 하므로 송,수신 필터들을 DPLL에 의해 조절되는 클럭으로 동작하는 디지털 방식으로 구현하는 것이 요구 된다. 이 경우 ISDN에서 제안된 방법들을 그대로 PCM 모델에 적용하려면 반향제거기를 waveform driven 형태로 구현 하는 것이 요구되나, 송신 필터 출력을 과표본화하여 처리하기 때문에 많은 연산량이 필요하게 된다.

본 논문에서는 PCM 모델 환경에서 waveform driven 형태의 반향제거기의 연산량을 줄이기 위하여 두개의 계수 조합을 이용한 data-driven 반향제거기 구조에서의 타이밍 지터 보상 방법을 제안한다. 2 장에서는 data-driven 반향제거기에 있어서 타이밍 조정이 반향제거기에 미치는 영향을 분석하고 3 장에서는 이를 토대로 한 반향제거기의 타이밍 지터 보상 방법을 제안하며 4 장에서는 성능분석 및 모의 실험 결과를 기술한다.

II. 타이밍 지터에 의한 data-driven 반향제거기의 영향

본 논문에서는 그림 1. 과 같이 나이퀴스트 표본율보다 높은 속도로 동작하며 poly-phase 구조를 갖는 data-driven 반향제거기를 고려한다. 기술 편의상 그림 1.에서 디지털 송,수신기필터와 D/A,A/D를 제외한 아날로그 반향경로의 충격응답을 AEP(Analog Echo Path), 디지털 필터를 포함하는 전체 반향경로를 TEP(Total Echo Path)로 구분한다. 수신단 타이밍 복원은 DPLL에 의해 이루어지며 타이밍 조정시 송,수신 클럭의 위상은

같은 방향으로 발생하게 되며 이때 아날로그 반향경로의 변화는 다음과 같다[3][5].

아날로그 반향경로 AEP의 충격응답을 $h(t)$, 표본화 시간 간격을 T 로 나타내며 $h(i)$ 의 충격응답의 길이가 NT 보다 작고 $h(i)$ 와 $h'(i)$ 를 표본화된 아날로그 반향경로 계수들로서 송,수신 샘플위상 차이가 각각 $k\delta T, (k+1)\delta T$ 인 경우이라 한다. 여기서 δT 는 DPLL 타이밍 조정시 변화하는 단위 위상의 크기이다.

초기 송, 수신 표본화 위상 차이가 $k\delta T$ 이고 시간 $n = n_0$ 시점에서 DPLL에 의한 표본화 클럭 위상이 $+\delta T$ 만큼 변한다고 한다면 아날로그 반향경로 AEP 계수의 변화 $h_n(i)$ 는 그림 2.에 도시된 바와 같으며 이는 다음과 같이 표현 될 수 있다

$$h_n(i) = h(i)[1 - u_n(i)] + h'(i)u_n(i), \text{ for } 0 \leq i \leq N-1 \quad (1)$$

여기서

$$u_n(i) = \begin{cases} u(i - n - n_0), & \text{for } n_0 \leq n \leq n_0 + N - 1 \\ 0, & \text{else} \end{cases} \quad (2)$$

이며 $u(i)$ 는 단위 계단 함수이다. 따라서 타이밍 조정시 디지털 송,수신 필터를 포함하는 전체 반향경로 TEP의 계수 $c_n(i)$ 는

$$c_n(i) = \begin{cases} f(i) * h_n(i), & \text{for } n_0 \leq n \leq n_0 + N - 1 \\ f(i) * h(i) = c(i), & \text{otherwise} \end{cases} \quad (3)$$

과 같이 표현되며 여기서 $*$ 는 컨볼루션을 나타내고 $f(i)$ 는 디지털 송,수신 필터를 합한 충격응답의 표본값을 나타낸다. 따라서 Data-driven 반향제거기를 사용할 경우 타이밍 지터에 의한 영향을 보상하려면 타이밍 조정 발생시 식 (3)에 따른 $c_n(i)$ 를 구한후 이를 반향제거기 계수로 이용하여야 한다. 다음 장에서는 위의 분석을 토대로 제안하는 타이밍 지터 보상을 포함한 반향제거기구현방법을 설명한다.

III. 제안된 반향제거기 설계

반향경로는 시간이 지남에 따라 선로에서 발생하는

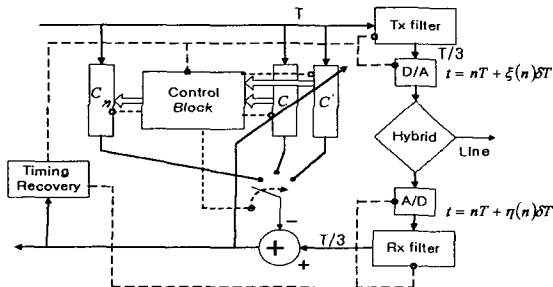


그림 1. 제안된 data-driven 반향 제거기 블록도

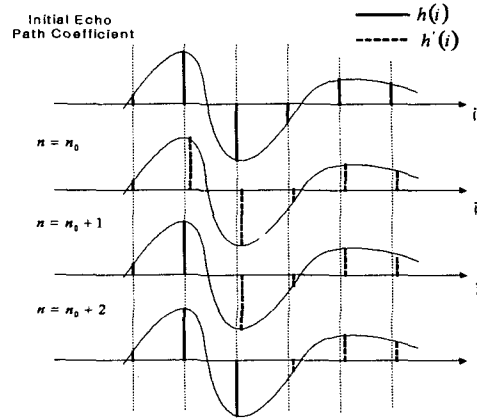


그림 2. 타이밍 위상 조정 시 아날로그 반향경로 계수 변화

잡음의 영향으로 변하게 되므로 모뎀 초기 접속과정에서 얻어진 아날로그 반향경로 계수 $h(i)$ 와 $h'(i)$ 를 계속 사용하는 것은 문제가 있다. 따라서 제안된 반향제거기는 데이터 송,수신중에 계수 갱신이 되는 전체 반향 계수(TEP 계수) $c(i)$ 와 $c'(i)$ 를 사용하여 $h(i)$ 와 $h'(i)$ 을 얻어내는 방법을 사용한다. 초기 접속과정에서 반향제거기 $c(i)$ 를 송신 표본화 위상과 수신 표본화 위상이 초기의 값으로 고정된 상태에서 수렴을 시키며, 그후 송신부나 수신부 표본화 위상중 하나를 δT 만큼 옮긴후 $c'(i)$ 를 수렴시킨다. 콘트롤 블록은 수렴된 전체 반향제거기 계수 $c(i)$ 와 $c'(i)$ 로부터 아날로그 반향경로 계수 $h(i)$ 와 $h'(i)$ 를 구한다.

$h(i)$ 와 $h'(i)$ 를 구하는 방법은 [1]에서 제안된 디콘볼루션 알고리즘을 이용하여 송,수신 필터의 디콘볼루션 필터 $\mathcal{F}(i)$ 를 사용하여 $h(i) = \mathcal{F}(i) * c(i)$, $h'(i) = \mathcal{F}(i) * c'(i)$ 와 같이 구한다. 여기서 한가지 주의 해야할 점은 송,수신 필터의 주파수 응답에 널(null)이 있을 경우 역을 취할 때 큰 잡음 증폭현상이 발생하게된다. 이러한 문제점은 역 필터를 적절한 저역통과 필터를 사용하여 저지대역에서의 잡음증폭 현상을 줄일 수 있다.

콘트롤 블록은 $h(i)$ 와 $h'(i)$ 로부터 타이밍 조절 발생시 필요한 계수 $c_n(i)$ 를 식 (3)을 이용하여 대표본화 시간마다 계산한다. 여기서 컨볼루션의 연산량을 줄이기 위해 δT 만큼 떨어진 두 인접 계수간의 차이, $\Delta_n(i) = h'(i) - h(i)$ 를 메모리에 저장하고 있으면 매 콘볼루션 출력을 계산하는데 한번의 곱셈과 덧셈만 필요하게 된다. 즉 $h_n(i)$ 과 $h_{n-1}(i)$ 은 단 한 개의 계수만 다른 값이기 때문에 바로 이전 콘볼루션 결과를 이용하여 식 (4)와 같이 $\Delta_n(i)$ 만큼만 보정해줌으로서 연산량을 상당히 줄일 수 있다. 여기서 $f(i)$ 는 $i \geq 0$ 인 경우에만 유효한 값을 가지는 것으로 정의 한다.

$$c_n(i) = c_{n-1}(i) + \Delta_n(i) f(n - n_0 - i) \quad (4)$$

제안된 알고리즘은 양방향 타이밍 위상 조절을 위해서 반향 계수 $h(i)$ 와 $h'(i)$ 만으로 [3]에서와 비슷한 방법을 이용하여 지터 보상을 수행한다. 반향 계수가 $h(i)$ 인 상태에서 타이밍 조절이 $+\delta T$ 방향으로 증가할 경우에는 송신측과 수신측 표본화 위상을 동시에 변화시킨다. 반면에 타이밍 조절이 $-\delta T$ 방향으로 감소할 경우에는 송신측 표본화 위상을 먼저 조정한다. 다음 전체 반향 계수 길이에 해당하는 시간 NT 후에 수신단 표본화 위상을 변화 시키게 된다. 이런 방법의 기본 아이디어는 어떤 방향의 타이밍 위상 조절이라도 송신측과 수신측 표본화 위상의 차이가 k 또는 $(k+1)$ 이 되게 함으로서 단 두 세트의 계수로 지터 보상이 가능한 것이다. 이러한 지터 보상방법은 타이밍 조정 간격이 전체 반향 경로의 길이 NT 보다 길어야 한다. 만일 NT 구간안에 한번 이상의 타이밍 조절이 발생하게 되면 반향 계수의 송,수신 표본화 차이가 앞서 설명한 k 또는 $(k+1)$ 이외의 값을 갖기 때문에 제안된 방법을 사용할 수 없다. 상용되고있는 수정 발진기의 오차범위는 이러한 제한치를 충분히 포함하게 되어 위 알고리즘을 적용 하는데 문제가 되지 않는다 [3].

오랜 시간이 경과 함에 따라 아주 천천히 변하는 반향경로의 영향을 따라가기 위해서는 반향제거기 계수의 적응갱신이 필요하다. 제안된 알고리즘의 계수 갱신방법은 다음과 같다. 타이밍 조절이 없는 구간에서는 전체 반향 계수 $c(i)$ 를 LMS 방법에 의해 갱신하고 다른 계수 $c'(i)$ 는 타이밍 조절이 발생하는 시간에만 갱신을 한다. 이러한 계수 갱신은 매 표본화 시간마다 실시되지만 아날로그 계수 $h(i)$ 와 $h'(i)$ 를 구하는 디코볼루션 연산은 반향경로가 아주 천천히 변한다는 성질 때문에 매 표본화 시간마다 하는 것이 아니라 수분 간격으로 실시 함으로서 연산량을 더욱 줄일 수 있다.

위에 제안된 알고리즘의 전체 연산량을 [3]에서 제안한 waveform driven 형태의 반향제거기와 비교 정리한 결과가 표 1.에 나타나 있다. 여기서 N_c 는 전체 반향 경로 계수 $c(i)$ 의 계수 길이, N 은 아날로그 반향 경로 계수 $h(i)$ 의 길이를 나타낸다. L 는 반향제거기의 과표본화비 즉 poly-phase 크기를 나타내며 α 는 디코볼루션 필터에 필요한 연산량이다. 표 1에 표시된 값들은 타이밍 조절이 있을 경우 과표본화된 반향제거기 출력 하나를 내는데 필요한 모든 연산량을 나타낸 것으로서 LMS 갱신과 필터링 그리고 콘볼루션 연산까지 포함한 것이다. 표 1에 나타난 바와 같이 제안된 알고리즘은

표 1. 계산량 비교

	Data Driven EC	Waveform Driven EC
Addition	$2(N_c/P) + N + \alpha$	$2N_c$
Multiplication	$3(N_c/P) + N + \alpha$	$3N_c$

$L \geq 2$ 인 경우 waveform driven 방법보다 적은 연산량을 필요로 하며 $L=3$ 인 경우 연산량이 1/3 정도 줄어들음을 알 수 있다.

IV. 성능 분석 및 모의 실험 결과

FIR 필터계수의 조합과 콘볼루션에 의한 정확한 성능 분석은 상당히 힘들다. 따라서 다음과 같은 간단한 수식 전개로 얻을 수 있는 성능예화의 상한치를 구한다. 먼저 LMS 수렴된 반향제거기 계수는

$$c(i) = c_0(i) + e_0(i), \quad c'(i) = c'_0(i) + e_1(i) \quad (5)$$

와 같이 표시될 수 있으며 여기서 $c_0(i)$ 와 $c'_0(i)$ 는 송, 수신단 간의 표본화 위상 차이가 $k\delta T$ 와 $(k+1)\delta T$ 인 전체 반향계수를 나타내고 $e_0(i)$ 와 $e_1(i)$ 는 LMS 수렴후 계수 오차를 나타낸다. 잡음중폭 현상을 줄이기 위한 저역 통과 필터를 포함한 송,수신 필터의 콘볼루션 역 필터를 $\mathcal{F}(i)$ 라하면 $f(i) * \mathcal{F}(i) \approx \delta(i)$ 가 성립하며 여기서 δ 는 Kronecker 델타 함수를 의미한다. 이 경우 아날로그 반향 경로 AEP 계수는

$$h(i) = [c_0(i) + e_0(i)] * \mathcal{F}(i), \quad h'(i) = [c'_0(i) + e_1(i)] * \mathcal{F}(i) \quad (6)$$

와 같이 표시되며 송,수신 필터를 포함한 전체 반향 경로 TEP 계수는

$$c_n(i) = \begin{bmatrix} c_0(i) * \mathcal{F}(i) - [c_0(i) * \mathcal{F}(i)] u_n(i) + \\ [c'_0(i) * \mathcal{F}(i)] u_n(i) \end{bmatrix} * f(i) + \begin{bmatrix} e_0(i) * \mathcal{F}(i) - [e_0(i) * \mathcal{F}(i)] u_n(i) + \\ [e_1(i) * \mathcal{F}(i)] u_n(i) \end{bmatrix} * f(i) \quad (7)$$

로 표시된다. 식 (7)에서 두 번째 항이 계수 오차 성분을 나타내며 송,수신 필터 저역 대역의 잡음을 무시하고 오차 성분의 크기(magnitude)를 정리하면

$$\begin{aligned} & \left\| \begin{bmatrix} e_0(i) * \mathcal{F}(i) - [e_0(i) * \mathcal{F}(i)] u_n(i) + \\ [e_1(i) * \mathcal{F}(i)] u_n(i) \end{bmatrix} * f(i) \right\| \\ & \leq \left\| \begin{bmatrix} e_0(i) * \mathcal{F}(i) - [e_0(i) * \mathcal{F}(i)] u_n(i) \end{bmatrix} * f(i) \right\| + \left\| \begin{bmatrix} [e_1(i) * \mathcal{F}(i)] u_n(i) \end{bmatrix} * f(i) \right\| \\ & \leq \|e_0(i)\| + \|e_1(i)\| \approx 2\|e_0(i)\| \end{aligned} \quad (8)$$

이 성립한다. 만일 수렴후 계수 오차 $e_0(i)$ 와 $e_1(i)$ 의 크기가 비슷하다고 가정하면 제안 알고리즘은 오차 성분의 증가 값이 수렴된 잔여 반향 전력 값의 두 배 이하임을 알 수 있다. 즉 제안 알고리즘에 의한 잔여 반향 전력의 순시 값의 증가는 최대 6dB 증가할 수 있다는 것을 의미한다.

표 2. 최대 에러증가값

ESL (dB)	55	60	65	70
IMEI (dB)	5.19	5.25	5.31	5.85

모의 실험에서 사용된 반향경로는 ANSI loop1 모델이며 반향제거기는 T/3 구조로 심볼율은 8kHz, 타이밍 조정 최소 간격 $\delta T = T/512$ 로 하였다. 표 2. 는 타이밍 조절 발생시 제안된 알고리즘의 성능열화 즉 증가되는 잔여반향 전력의 순시 값 IMEI(Instantaneous Maximum Error Increase) 를 타이밍 조정 발생이전에 수렴된 반향제거기의 ESL(echo suppression level)값에 따라 나타내었다. 모든 경우에 증가되는 잔여 반향 전력의 순시 값이 6dB 이내로 제한 됨을 알 수 있고 그림 3.에서는 제안된 알고리즘의 수렴 곡선과 타이밍 위상 조정 발생시 잔여 반향 곡선을 도시하였다. 그림 3. 에 나타난 바와 같이 지터 보상을 실시하지 않은 경우에는

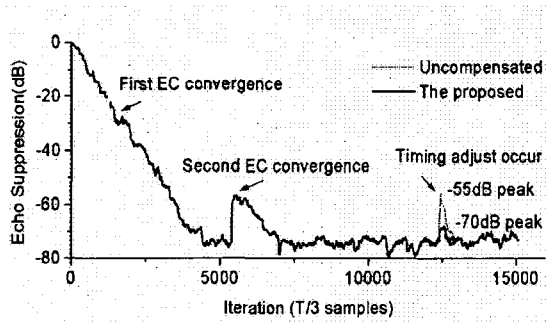


그림 3. 반향 제거기 잔여반향 전력 수렴 곡선

잔여반향 전력이 -55dB 까지 증가하지만 제안 알고리즘은 타이밍 조정에 의해 발생하는 지터에 의한 평균 잔여반향 전력 증가값이 1~2dB 이내임을 알 수 있다.

V. 결론

본 논문에서는 data-driven 반향제거기에 발생하는 타이밍 지터 보상 알고리즘을 제안하였다. 제안 방법은 두개의 계수 조합으로 타이밍 조정 시 발생하는 지터를 보상하며 waveform driven 구조 보다 약간의 성능 저하가 있지만 연산량은 waveform driven 구조보다 상당히 줄일 수 있다.

참고문헌

- [1] T. E. Tuncer, "A New Method for D-Dimensional Exact Deconvolution," *IEEE Trans. Signal Processing*, vol. 47, NO.5, pp. 1324-1334, May 1999.
- [2] D. D. Falconer, "Timing Jitter effects on digital subscriber loop echo cancellers," *IEEE Trans. Commun.*, vol. COM-33, pp. 826-838, Aug. 1985.
- [3] D. G. Messerschmitt, "Asynchronous and timing jitter insensitive data echo cancellation," *IEEE Trans. Commun.*, vol. COM-34, pp. 1209-1217, Dec. 1987.
- [4] O. E. Agazzi et al., "Two-phase decimation and jitter compensation in full duplex data transceivers," *Proc. ISCAS'92*, pp. 1717-1720, 1992.
- [5] A. Kanemasa, S. Koike, A. Sugiyama and F. Nakagama, "Compensation for the residual echo increase due to timing clock phase jump," *Proc. GLOBECOM*, pp. 1971-1975, 1987.
- [6] S. A. Cox, "Clock sensitivity reduction in echo cancellers," *IEE Elec. Letters*, vol.21, no.14, pp. 585-586, July 1985.