

Cellular 주파수 대역 2.7-V MMIC SiGe HBT 상향 주파수 혼합기와 가변이득 증폭기의 설계

박성룡, 김창우
경희대학교 전파공학과

Design of A 2.7-V MMIC SiGe HBT Up-converter and Variable Gain Amplifier for Cellular Band Applications

Sung-Ryong Park, Chang-Woo Kim
Dept. of Radio Sciences & Engineering, KyungHee Univ.

ABSTRACT

SiGe HBT를 이용하여 Cellular 주파수 대역(824-849 MHz)에서 MMIC 상향 주파수 혼합기와 가변이득 증폭기를 설계하였다. 동작 전압은 2.7 V이며, 이중평형 구조의 상향 주파수 혼합기는 12 dB의 변환이득, -0.6 dBm의 1dB 이득압축 출력전력, 30 dB 이상의 LO-RF 단자 격리도 특성, 1.25의 LO-VSWR, 1.34의 RF-VSWR을 가지며, 상호컨덕턴스형 가변이득 증폭기는 35 dB의 최대 선형이득, 13 dBm의 1dB 이득압축 출력전력, 46 dB의 가변이득, 23 dBm의 3차 상호변조 교점 출력전력(OIP₃), 1.27의 입력 VSWR, 1.1의 출력 VSWR 특성을 보인다.

I. 서론

최근 이동통신에 대한 수요가 급증함에 따라 적은 파워 소모, 낮은 가격, 적은 면적을 가지는 통신시스템에 대한 관심이 높아지고 있다.

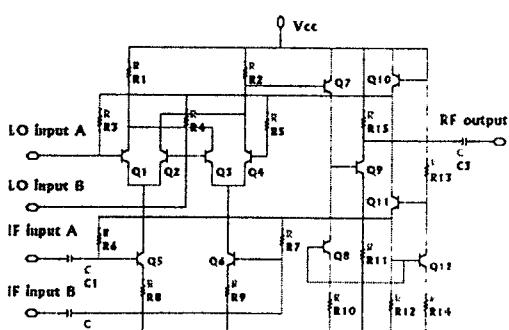
SiGe HBT(Heterojunction Bipolar Transistor)는 기존의 Si BJT(Bipolar Junction Transistor)에 비해 차단주파수 (f_T), 최대 발진주파수 (f_{max}), 전류이득, Early 전압 (V_A) 등의 소자특성 면에서 우수한 성질을 지니고 있어 고속 고주파 통신용 반도체 칩 제작에 적합한 기술이다. SiGe 반도체 기술이 큰 관심을 끄는 이유는 기존의 값싼 실리콘 제작기술과 거의 똑같은 기술을 이용한다는 점과 종래의 실리콘 유 휴 생산 설비를 새로이 부각되는 무선통신 및 광전송 반도체 칩 생산에 재활용할 수 있다는 점이다. 따라서, 화합물 반도체 칩과 성능 면에서는 동등하지만 가격이 아주 저렴한 실리콘 게르마늄 칩을 제작할 수 있으므로 보다 더 경쟁력 있는 초고속/초고주파 반도체 부품을 설계 및 제작할 수 있게 된다.

따라서, 본 논문에서는 (주)ASB의 SiGe HBT를 이용하여 Cellular 주파수 대역(824-849 MHz)에서 동작하는 상향 주파수 혼합기와 가변이득 증폭기를 MMIC(Monolithic Microwave Integrated Circuit)형

태로 설계하였다. 이를 HP社의 ADS(Advanced Design System)를 이용하여 II, III 절에서 논의될 시뮬레이션 특성을 얻었다.

II. 상향 주파수 혼합기의 설계

본 논문의 상향 주파수 혼합기는 다소 전력소모는 있더라도, 좋은 단자간 격리도, LO로부터 오는 AM 잡음, 기수차 상호변조왜곡(IMD)과 스펜리어스 응답에 대한 특성이 좋은 이중평형 형태인 Gilbert-cell 형태로 설계하였으며, <그림 1>에서 보이고 있다[1].

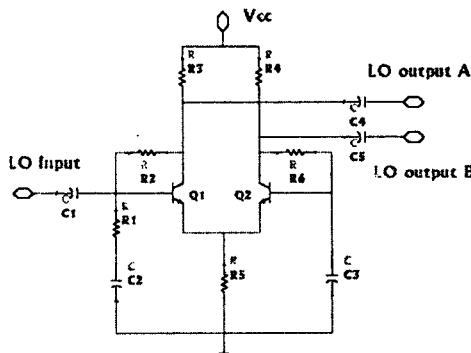


<그림 1> 상향 주파수 혼합기 회로도

<그림 1>의 상향 주파수 회로의 RF 단에서는 Q9로 인하여 Mixer core로부터 나오는 신호를 한번 더 증폭해 준다. C1, C2, C3 는 외부칩(Off-chip)으로 연결된 커패시터이다.

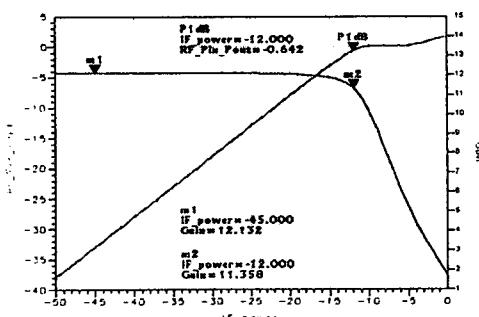
<그림 1>에 보이는 것과 같이 IF 입력으로 차동신호가 들어오기 때문에, 이중평형 구조로 인해 LO Balun의 회로가 추가되며, 본 논문에서는 LO 신호를 보완하기 위해 차동형 능동 Balun을 사용하였고,

<그림 2>에 나타내었다[2]. Balun의 회로에서는 침면적을 최소화하기 위하여 ac 결합커패시터(또는 dc 차단커패서터)를 제외하고는 모두 저항으로 회로를 구성하여야 한다. 그러나 본 논문에서는 LO VSWR과 단일 LO 입력으로 인하여 <그림 2>에서의 C2, C3 가 차지하는 면적이 많아지게 되었다.

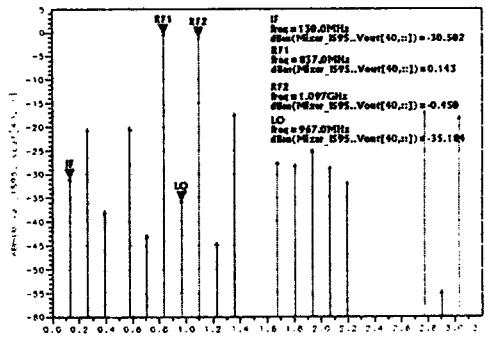


<그림 2> 상향 주파수 혼합기의 LO Balun 회로

상향 주파수 혼합기의 변환율과 IF 입력전력에 대한 RF 출력전력의 그림은 <그림 3>에, 주파수 스펙트럼은 <그림 4>에, VSWR은 <그림 5>에 나타내었다. 본 논문에서 LO의 입력전력은 단말기의 휴대성을 고려하여 -10 dBm 으로 하였다. <그림 3>에서 선형변환율은 12 dB를 가지며, 1dB 이득압축 출력전력은 -0.6 dBm의 값을 갖는다.

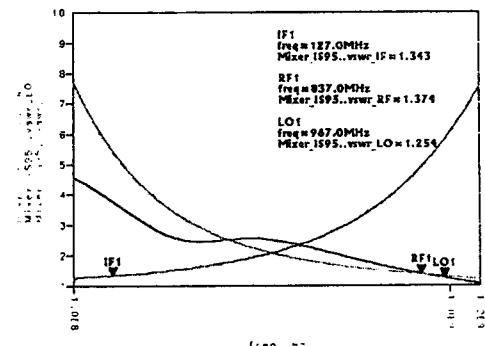


<그림 3> 상향 주파수 혼합기의 변환율과
입력전력에 대한 출력전력의 결과



<그림 4> 상향 주파수 혼합기의 주파수 스펙트럼

<그림 4>의 주파수 스펙트럼의 전력값은 IF 전력이 -30 dBm, RF1 전력이 0 dBm, RF2 전력이 -0.45 dBm, LO 전력이 -32 dBm의 값을 갖는다. <그림 4>에서 단자간의 격리도가 매우 좋은 것을 볼 수 있다. 이는 Gilbert-cell 형의 혼합기를 사용하였으며, LO Balun 역시 평형을 맞추기 위해 차동형으로 사용하였기 때문이다[3]. 원하지 않는 영상 주파수 성분인 RF2신호는 SAW 필터를 사용하여 제거된다.



<그림 5> 상향 주파수 혼합기의 VSWR 결과

Parameter	설계 결과
Conversion Gain	12 dB
1-dB Compression point	-0.6 dBm
LO Input VSWR	1.25
RF Output VSWR	1.34
LO-IF Isolation	47 dB
LO-RF Isolation	35 dB
IF-LO Isolation	79 dB
IF-RF Isolation	30 dB
Current consumption	34.5 mA

<표 1> 상향 주파수 혼합기 설계 결과

<그림 5>에서 IF VSWR은 1.34, RF VSWR은 1.37, LO VSWR은 1.25의 값을 얻었다.

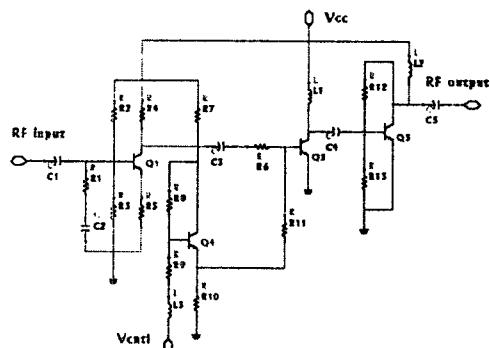
설계된 상향 주파수 혼합기의 설계 결과를 <표 1>에 정리하였다.

III. 이득 조절 구동 증폭기의 설계

본 논문에서 설계된 가변이득 증폭기는 출력 신호의 크기 변화를 보정하기 위해 이득조절 기능을 갖는다. 이득은 전압에 의해서 조절되며, 0.4 V ~ 2.4 V의 전압의 범위를 갖는다. 조절전압 Vctl 이 0.4 V 일 때 낮은 값의 이득과 출력전력 값을 갖고, 2.4 V 일 때 큰 값의 이득과 출력전력의 값을 갖는다.

이득조절을 갖는 회로에서 중요한 점은 조절전압에 따른 입·출력 VSWR의 변화인데 본 논문에서는 VSWR의 변화가 1.5 이하의 값을 갖도록 설계하였다. 따라서 회로는 입력 VSWR 고정단, 이득조절단, 출력 VSWR 고정단으로 되어있는 3단 회로로 구성되어 있다[4].

가변이득 증폭기의 회로는 <그림 6>에 나타내었다.

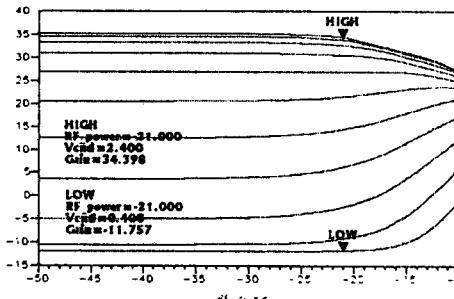


<그림 6> 가변이득 증폭기 회로도

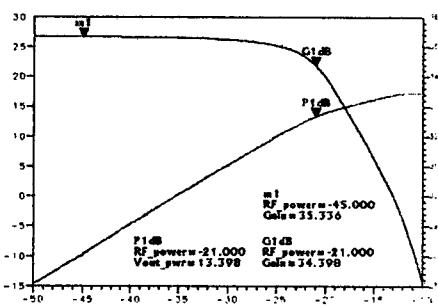
<그림 6>에 보이는 C1, C5, L1, L2, L3 는 외부침 부분이다. <그림 7>은 조절 전압이 0.4 V ~ 2.4 V 까지 변화할 때의 이득 변화에 대한 그림이다. RF 입력전력이 -21 dBm 일 때, Vctl 이 2.4 V에서 이득은 34 dB 로 최대이득이며, 0.4 V 일 때, -12 dB 로 최소이득을 갖는다. 즉, 이득조절 범위는 46 dB를 갖는다.

<그림 8>은 조절 전압이 2.4 V 를 가질 때이며, 이때 최대 이득과 최대 출력전력 특성을 나타낸다.

선형이득은 35 dB를 가지며, 입력전력이 -21 dBm 일 때, 1dB 이득압축 출력전력을 가지며 이때의 값은 13.4 dBm 이다.

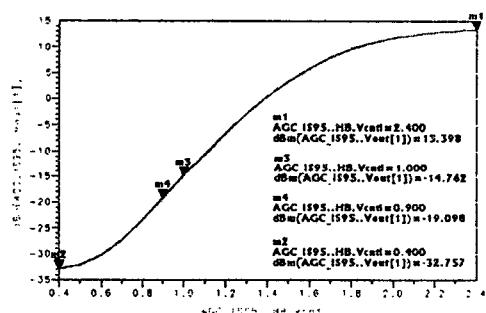


<그림 7> 가변이득 증폭기의 조절전압 (0.4V~2.4V)에 따른 이득의 변화



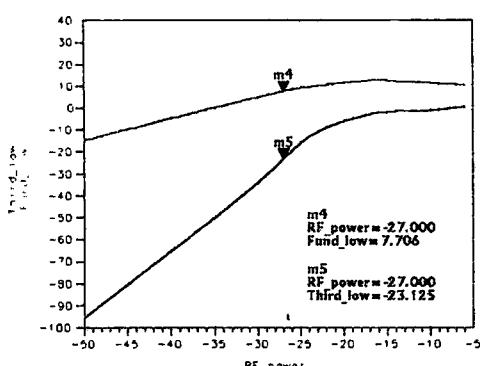
<그림 8> 가변이득 증폭기의 이득과 입·출력 전력특성

가변이득 증폭기에서 VSWR과 함께 중요한 특성은 조절 전압에 대한 출력전력의 선형성이다. <그림 9>는 이것에 대한 결과를 나타내고 있다.

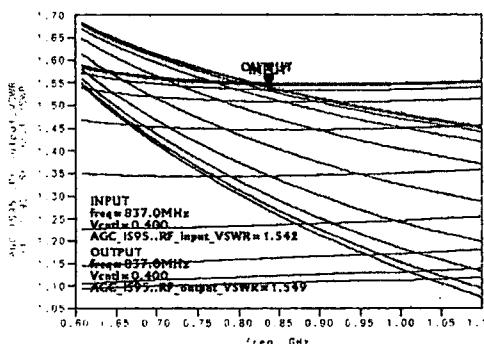


<그림 9> 가변이득 증폭기의 조절전압 (0.4V~2.4V)에 따른 출력전력의 변화

<그림 9>의 m3와 m4는 이득을 조정하기 위해 필요로 하는 최소의 전압값 사이를 표시하고 있는데, 1 dB의 이득을 조절하기 위해 필요로 하는 전압은 최소 23 mV 의 값을 갖는다. 23 mV/dB 의 제어전압은 외부잡음(열 여기로 인한)등에 영향을 받지 않고 이득을 정밀하게 제어할 수 있을 것이다.



<그림 10> 가변이득 증폭기의 Two-tone 시뮬레이션



<그림 11> 가변이득 증폭기의 조절전압(0.4V~2.4V)에 따른 입・출력 VSWR의 변화

<그림 10>은 RF 입력전력에 대한 기본주파수 성분과 3차 고차항성분 사이의 Two-tone 시뮬레이션 결과이다. 출력전력 8 dBm에서 30 dBc 이상의 선형성을 얻었으며, 23 dBm의 3차 상호변조 교점 출력전력(OIP₃)을 얻었다.

<그림 11>은 조절전압이 0.4 V에서 2.4 V까지 변화했을 때의 입・출력 VSWR의 결과이며 1.1에서 1.5까지 값의 변화를 갖는 것을 볼 수 있다.

이득 조절 구동 증폭기의 설계값을 <표 2>에 정리하였다.

IV. 결론

2.7V의 동작전압을 갖는 Cellular 주파수 대역(824-849 MHz) MMIC 상향 주파수 혼합기와 가변이득 증폭기를 (주)ASB의 SiGe HBT, 평면 나선형 인덕터, MIM 커패시터 및 다결정 실리콘 저항을 이용하여 MMIC 형태로 설계하였고, 외부 Package의 영향을 고려한 bonding wire의 특성도 설계시 포함하였다.

상향 주파수 혼합기의 변환이득은 12 dB, 1 dB 이득압축 출력전력은 -0.6 dBm, 단자간 격리도는 모두 30 dB 보다 높은 특성, LO와 RF의 VSWR은 1.5보다 작은 값을 갖는다. 가변이득 증폭기의 이득은 35 dB, 1dB 이득 압축점은 13.4 dBm; VSWR은 모두 1.5 이하의 값을 갖으며 46 dB의 이득조절 특성을 보인다.

본 논문에서 설계된 MMIC는 현재 제작중이며, 제작 후 측정결과는 추후 발표예정이다.

V. 참고문헌

- [1] Stephen A. Maas, "Microwave mixers," ARTECH HOUSE, 1993.
- [2] B. Gilbert, "Design considerations for active BJT mixers," in Low-power HF Microelectronics: A Unified Approach, G. Machado, Ed. London : IEE, ch. 23, pp. 837-927, 1996
- [3] Keng Leong Fong et al, "Monolithic RF Active Mixer Design," IEEE Trans. on Circuits and Systems-II: Analog and Digital Signal Processing, vol. 46, no. 3, pp. 231-239, March 1999.
- [4] Huainan Ma et al, "A GaAs Upconverter MMIC with an Automatic Gain Control Amplifier for 1.9 GHz PHS," IEEE Journal of Solid-State Circuits, vol. 33, no. 9, pp. 1297-1305, September 1998.

Parameter	설계결과
Gain	35 dB
1-dB Compression point	13.4 dBm
RF input VSWR	1.27
RF output VSWR	1.54
Gain control	46 dB
Current consumption	39 mA

<표 2> 가변이득 증폭기의 설계 결과값