

모델링 tool의 Interface를 이용한 리세스-게이트 4H-SiC MESFET의 DC 및 RF 특성분석

(DC and RF Analysis of Recessed-Gate 4H-SiC MESFET using an interface of modeling tools)

명지대학교 세라믹공학과 박승욱, 신무환
명지대학교 산업디자인학과 김종환

SiC 반도체는 일반적으로 사용되어지고 있는 Si(1.1 eV)과 GaAs(1.43 eV) 같은 반도체와 비교할 때 넓은 밴드갭(2.86~3.26 eV)을 이용한 특성 조작성이 용이하고, 4×10^6 V/cm의 높은 항복시 전기장의 세기, 2×10^7 cm/sec의 높은 전자 포화 속도, 그리고 4.9 W/cm-K의 높은 열전도도 값 때문에 고전력, 고주파 작동을 위해 매우 유망한 재료임을 나타낸다. 많은 SiC 결정다형들 중 6H-SiC가 적당한 특성들을 가지고 있지만, 4H-SiC의 전자 이동도가 6H-SiC보다 2배정도 높기 때문에 4H-SiC 결정다형이 6H-SiC보다 고전력, 고주파 작동 응용을 위해 더 우수한 잠재성을 가진다고 할 수 있다. 따라서, 본 연구에서는 4H-SiC MESFET 소자에 대한 제작 공정의 재현성 및 예측성을 위하여 2 차원적 모델링 tool과 harmonic balance 기법의 interface를 사용한 DC 및 RF 소자 모델링을 수행하였다.

소자 디자인의 최적화를 위해 중요한 SiC 소자 수행능력변수들을 분석하여 기존의 Si에 대해 알려진 물리적인 모델에 도입시켜 행해진 이론적인 분석이 아닌 독자적인 SiC 물질변수들을 추출하였다. 이러한 각각의 수행능력 변수들은 하나 혹은 그 이상의 물리적 메커니즘에 의해 영향을 받는다. 4H-SiC MESFET 소자 모사를 위하여 상업적 소자 시뮬레이션 tool인 Atlas를 사용하였다. 모델의 결과와 비교된 실험적 소자는 Minwei 등이 제작한 4H-SiC MESFET으로써 게이트 길이 $0.7 \mu\text{m}$, 리세스된 깊이가 $0.15 \mu\text{m}$, 게이트-소스 간 길이가, $0.3 \mu\text{m}$ 이며 게이트-드레인 간 거리는 항복전압의 향상을 위하여 이 보다 큰 $0.8 \mu\text{m}$ 으로 제작되었다. 활성층의 도핑농도는 $2 \times 10^{18} \text{ cm}^{-3}$ 이며 두께는 $0.26 \mu\text{m}$ 이다. 이를 기초로 하여 주요 수행능력 변수들을 고효율용 SiC MESFET 소자의 물리적 특성과 연관시켜 DC 전류-전압 특성분석을 수행하였다. 실험치와 비교하였을 때, 핀치오프 전압, 소스-드레인 간 전류 및 transconductance 등의 중요한 소자특성에 있어서 비교적 정확한 모델이 이루어 졌다. 게이트 전압에 따르는 드레인-소스간의 전류변화를 계산한 결과이며 실험치와 근사한 결과를 보여주고 있다. 전류-전압 특성 분석 결과와 같이 약 -8 V의 게이트 전압에서 핀치오프가 일어남을 알 수 있다. 본 논문에서는 SiC MESFET의 DC 특성 뿐 아니라 이를 기초로 harmonic balance 기법을 이용한 최적화된 구조의 SiC MESFET에 대하여 대신 RF 특성을 분석하였다.