

## RTN과 Wet Oxidation에 의한 Ta<sub>2</sub>O<sub>5</sub>의 전기적 특성의 최적화

정형석, 임기주, 양두영\*, 황현상  
광주과학기술원 신소재공학과, 주성엔지니어링\*

MOS 소자의 크기가 작아짐에 따라 gate 유전막의 두께 또한 얇아져야 한다. 두께가 얇아짐에 따라 gate 유전막으로써 기존의 SiO<sub>2</sub>는 direct tunneling으로 인해 높은 누설전류를 수반한다. 그래서 높은 유전상수를 가지는 물질들에 대한 연구의 필요성이 대두되고 있다. 그중 CVD-Ta<sub>2</sub>O<sub>5</sub>는 차세대 MOSFET 소자기술에 있어서 높은 유전상수( $\epsilon_r=25$ )와 우수한 step coverage 때문에 각광을 받고 있는 물질 중에 하나이다. 본 연구에서는 Ta<sub>2</sub>O<sub>5</sub>를 gate 유전막으로 사용하고 RTN처리와 wet oxidation을 접목시켜 이들의 전기적인 특성을 향상시킬 수 있었다.

p-형 wafer위에 D<sub>2</sub>와 O<sub>2</sub>를 사용하여 SiO<sub>2</sub>(10Å)를, NH<sub>3</sub>를 이용하여 Nitridation(10Å)을 전처리로서 각각 실시하였고 그 위에 MOCVD 방법으로 Ta<sub>2</sub>O<sub>5</sub>를 80Å 성장시켰다. 첫 번째 시편은 450°C 10min 동안 wet oxidation을 시켰고, 두 번째 시편은 700°C 60sec동안 NH<sub>3</sub> 분위기에서 RTN처리를 하였다. 세 번째 시편은 동일 조건으로 RTN처리 후 wet oxidation.을 하였다. 그 후 각각의 시편을 capacitor를 제작하고 그 전기적 특성을 관찰하였다.

Wet oxidation만을 시킨 시편은 as-deposited Ta<sub>2</sub>O<sub>5</sub> 시편에 비해서 -1.5V에서 누설전류는 약 2~3 order정도 감소되었고 accumulation 영역에서의 capacitance값은 oxide층의 성장(5Å)을 무시하면 거의 변화하지 않았다. RTN처리만 된 시편의 경우는 -1.5V에서 누설전류는 2~3 order정도 증가되었지만, accumulation 영역에서 capacitance값은 거의 2배가 증가하였다. 이 두 가지 공정을 접목시킨 즉 RTN 처리 후 wet oxidation 처리된 시편의 경우는 as-deposited Ta<sub>2</sub>O<sub>5</sub> 시편에 비해서 -1.5V에서 누설전류는 1 order정도 감소하였고, accumulation 지역에서의 capacitance값은 약 2배 증가하였다. 즉 as deposited Ta<sub>2</sub>O<sub>5</sub> 시편의 accumulation 지역의 capacitance값은 12.8 fF/um<sup>2</sup>으로써 그 유효두께는 27.0Å이었지만, RTN처리 후에 wet oxidation 시킨 시편의 accumulation 지역의 capacitance값은 21.2 fF/um<sup>2</sup>으로써 그 유효두께는 16.3Å이 되었다. 결론적으로 as deposited Ta<sub>2</sub>O<sub>5</sub> 시편에 RTN 처리 후 wet oxidation을 실시한 결과 capacitance값이 약 2배정도 증가하였고 누설전류는 약 1 order정도 감소됨을 확인하였다.