

[II-30]

High Density Plasma Nitrogen Implantation을 이용한 Silicon Nitride 형성

김태호, 김형석, 김지영
국민대학교 금속재료공학부

1. 서론

MEFIS구조의 캐퍼시터에서 insulator의 제작에 있어 가장 크게 대두되는 문제는 각 insulator의 물질적인 특성 이전에, 박막의 결정화 열처리 시 insulator층과 Si 기판사이에 나타나는 native oxide층의 생성이다. 이러한 native oxide층은 series 캐퍼시터로 작용하여 전체적인 capacitance를 저하시키며, 또한 강유전체 박막의 분극을 반전시킬 수 있는 전압의 감소를 야기 시킨다. 따라서 이러한 native oxide 층을 제거하기 위해 Si 기판 위에 얇은 두께의(10~20Å) Si₃N₄층을 미리 형성하여 결정화 열처리 시에 생성되는 산화층을 제거하여야만 한다. 알려진 SiO₂ 박막의 유전상수는 3.9정도이며, 결정화 열처리과정에서 생성되는 자연 산화막의 두께는 대략 15-50Å 정도로 관찰되고 있다. Si₃N₄ 박막의 유전상수는 대략 7정도인 것으로 알려져 있으며, 일반적인 C-MOS 공정 중 LOCOS 공정에서 널리 이용되고 있으며 Si 기판에서도 안정한 물질로 알려져 선택하게 되었다. 따라서 결정화 열처리 시에 발생하는 자연 산화막을 방지하고 SiO₂ 보다 큰 유전상수를 가진 Si₃N₄ 박막의 형성으로 MEFIS 구조의 캐퍼시터에서 강유전체의 분극의 반전을 효과적으로 기대할 수 있다.

2. 실험방법

본 실험에서는 ICP(Inductive Coupled Plasma)를 이용하여 N₂ gas를 doping하였다. N₂ gas를 chamber로 주입시키며 rf power와 bias power를 변화시키며 실험을 진행하였다. 우선 RCA cleaning 방법으로 세정된 n-type의 Si wafer를 chamber에 장입하고 nitridation을 진행하였다. 초기 진공도를 2×10⁻⁶ torr로 하고 gas로는 5N의 초고순도 N₂ gas를 30sccm 주입하여 각각의 공정압력에서 power와 공정 시간, substrate 온도 등을 변수로 실험을 하였다. 그리고 TiO₂를 insulator로서 증착하고 온도별로 열처리를 실시한 후에 device의 capacitance, leakage current등에 대해서 측정하였다.

3. 실험결과 및 고찰

공정압력 9mtorr에서 doping한 시편은 열처리 온도가 증가함에 따라 accumulation capacitance가 증가함을 알 수 있고, inversion region의 영역이 확실해지는 것을 관찰할 수 있다. 이러한 이유는 doping 후 치환형 자리에 있던 불순물 N₂가 열처리를 거치면서 침입형 자리에서 activate되며, 격자에 생긴 damage를 감소시키므로 완전한 nitride를 형성하기 때문이다. 이에 반하여, 50mtorr에서 doping한 시편의 경우에는 chamber안에 잔존하는 O₂의 영향으로 열처리를 하는 과정에서 oxynitride의 형성 혹은 자연 산화막의 생성으로 accumulation capacitance가 감소하였으며 열처리 온도가 증가할수록 전하의 포획에 의한 depletion region의 차이가 발생하는 것을 알 수 있다.