

## Al/TiO<sub>2</sub>-SiO<sub>2</sub>/Mo 구조를 가진 Antifuse 의 전기적 특성 분석

홍성훈, 배근학\*, 노용한, 정동근\*

성균관대학교 전기전자및컴퓨터공학부, \* 성균관대학교 물리학과

안티퓨즈 소자는 프로그램 가능한 절연층의 상하 각각에 금속층이나 다결정 실리콘 등의 전도 가능한 전극으로 구성된다. 프로그램은 상하 전극간에 임계전압을 가했을 때 일어나게 되며 이때 절연층이 파괴되므로 비가역적이어서 재사용은 불가능하게 된다. 안티퓨즈 소자는 이러한 프로그램 특성으로 인하여 메모리 소자를 이용한 스위치 보다 속도나 집적도 면에서 우수하다. FPGAs 에 사용되는 안티퓨즈 소자는 집적도의 향상과 적정 절연파괴전압 구현을 위해 절연막의 두께를 감소시키는 것이 바람직하다. 그러나 두께가 감소될 경우 바닥전극의 hillock에 큰 영향을 받게 되며, 그로 인해 절연막의 두께를 감소시키는 것에는 한계가 있는 것으로 보고되어 있다.

본 논문에서는 낮은 구동 전압에서 동작하고 안정된 on/off 상태를 갖는 Al/TiO<sub>2</sub>-SiO<sub>2</sub>/Mo 형태의 안티퓨즈 소자를 제안하였다. 만들어진 antifuse cell 은 0.6 cm<sup>2</sup> 크기로 약 300개의 샘플을 제작하여 측정하였다. 비저항이 6-9 Ω-cm인 P 형의 실리콘 웨이퍼에 RF 마그네트론 스퍼터링(RF magnetron sputtering) 방법으로 하부전극인 Mo를 3000Å 증착하였다. 하부전극 위에 PECVD(Plasma Enhanced Chemical Vapor Deposition) 장치를 이용해 SiO<sub>2</sub> 박막을 3000Å 증착 하였다. SiO<sub>2</sub>는 안티퓨즈에서 완충막의 역할을 하며 구조적으로 antifuse cell을 완전히 감싸고 있는 형태로 제작되었다. 완충막 구조를 만들기 위해 일반적인 포토리소그래피(Photo-lithography) 작업을 거쳐 형성하였다. 형성된 hole의 크기는 5μm×5μm 이었다. 완충막이 형성된 기판 위에 안티퓨즈 절연체인 SiO<sub>2</sub>를 PECVD 방식으로 100Å 증착하였다. 그 후 이중 절연막을 형성시키기 위해 LPCVD를 이용하여 TiO<sub>2</sub>를 150Å 증착 시켰다. 상부 전극은 thermal evaporation 방식으로 Al을 250nm 증착하였다.

하부전극으로 사용된 Mo 금속은 표면상태가 부드럽고 녹는점이 높은 매우 안정된 금속으로, 표면 위에 제조된 SiO<sub>2</sub>의 특성을 매우 안정되게 유지시켰다. 제안된 안티퓨즈는 이중절연막을 증착함으로써 전체적인 절연막의 두께를 증가시켜 바닥전극의 hillock 의 영향을 적게 받아 안정성을 유지할 수 있도록 하였다. 또한, 두 절연막 사이의 계면 반응에 의해 SiO<sub>2</sub> 막을 약화시켜 절연막의 두께가 두꺼워졌음에도 기존의 SiO<sub>2</sub> 절연막의 절연 파괴 전압 및 누설전류와 비교되는 특성을 가졌다. 이중막을 구성하고 있는 안티퓨즈의 ON-저항이 단일막과 비교해 비슷한 것을 볼 수 있는데, 그 이유는 TiO<sub>2</sub>에 포함된 Ti가 필라멘트에 포함되어 있어 필라멘트의 저항을 감소시켰기 때문으로 사료된다. 결국 이중막을 구성 시 ON-저항 증가에 의한 속도 저하 요인은 없다고 할 수 있다. 5 V 의 절연파괴 시간을 측정하는 TDDB 테스트 결과 1.1×10<sup>3</sup> year로 기대수치인 수십 년보다 높아 제안된 안티퓨즈의 신뢰성을 확보 할 수 있었다. 제안된 안티퓨즈의 이중 절연막의 두께는 250Å 이고 프로그래밍 전압은 9.0 V 이고, 약 65Ω 의 on 저항을 얻을 수 있었다.