

직·병렬공진을 이용한 시분할형 고주파 인버터의 특성 해석

(Characteristics analysis of time sharing type
high frequency inverter using serial-parallel resonant)

조 규판* · 이 경호* · 노 재균* · 배 영호** · 심 광렬***

영남대학교* · 경일대학교** · 울산과학대학***

(Kyu-Pan Cho* · Kyoung-Ho Lee* · Chae-Gyun Ro* · Young-Ho Bae** · Kwang-yeal Sim***)
(Yeungnam University* · Kyungil University** · Ulsan College**)

Abstract

The time sharing type high frequency inverter using serial-parallel resonant to give VVVF function in the inverter used as power source of induction heating at high frequency is presented in this paper. This proposed inverter can reduce distribution of the switching current because of using the current of serial resonant circuit to the input current of the parallel one. The analysis of the proposed circuit is generally described by using the normalized parameters. Also, according to the calculated characteristics value, a method of the circuit design and operating characteristics of the inverter is proposed. In addition, this paper proves the validity of theoretical analysis through Simulation. This proposed inverter show that it can be practically used in future as power source system for induction heating application, DC-DC converter etc.

1. 서 론

고주파 공진 인버터는 부하의 종류나 응용목적에 따라서 수십~수백 kHz에서 고속 동작하는 GTO, MOSFET, 그리고 SIT, SiThy, IGBT 등과 같은 전력용 반도체 스위칭 소자를 이용한 회로 기술이 필요하다.^{[1][2][3]}

공진형 인버터는 스위치 온·오프시 전압 또는 전류 파형이 정현파 상으로 나타나므로 영전압 또는 영전류 스위칭 동작이 가능하고 고주파 운전을 실현 할 수 있는 특징을 갖는다.^[4]

공진형의 회로 방식으로는 직렬 공진과 병렬 공진 회로로 대별 될 수 있는데, 직렬 공진 회로를 이용하여, 최대 전력변환점에서 운전할 경우 스위칭 전류가 과다하게 흐르는 단점이 있고, 병렬 공진 회로를 이용할 경우 직류 리액터를 전원단에 부가하여야 하므로 기동 시간이 늦어지는 것이 문제점으로 지적된다. 따라서, 본 논문에서는 상기와 같은 문제점을 보완할 수 있는 회로로서 종래의 직렬 공진 회로에 병렬 공진 회로를 부가하여 직렬 공진회로의 전류를 병렬공진회로의 주입전류

로 작용하게 하여 스위치의 전류 분담을 감소시키는 효과를 갖는 직·병렬공진을 이용한 시분할형 부하병렬 고주파 공진 인버터를 연구의 대상으로 하였다.^[5]

회로의 해석은 정규화 파라메타를 도입하여 범용성 있게 기술하였고, 더욱이, 특성평가를 기초로 한 회로설계의 일례도 제시하고 있으며, 이론해석의 정당성을 입증하기 위해 범용 시뮬레이션 툴인 Pspice를 사용하여 본 특성해석의 정당성을 검토하였다.

2. 직·병렬공진을 이용한 시분할형 고주파 인버터

2.1. 주회로 및 회로해석

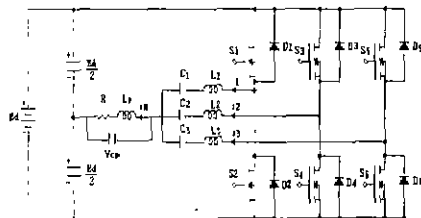


그림 1. 직·병렬공진을 이용한 시분할형 고주파 인버터
Fig.1. Time sharing type high frequency inverter using serial-parallel resonant

표 1. 무차원화 파라메타

Table 1. Normalized parameter

	Reference Values	Normalized Values
Voltage	E_d	$v_c^*(z) = v_c(t) / E_d$
Current	$I_b = E_d / Z_b$	$i^*(z) = i(t) / I_b$
Time	$T_{sw} = 1 / f_{sw}$	$z = t / T_{sw}$
Frequency	$f_r = 1 / 2\pi\sqrt{L_b C_b}$	$\mu = f_{sw} / f_r$
Impedance	$Z_b = 2\sqrt{L_b / C_b}$	$\lambda = R_l / Z_b$
Power	$P_b = E_d \cdot I_b$	$P^*(z) = P(t) / P_b$
<Remarks> f_{sw} : Operating Frequency of Inverter T_{sw} : Operating Period of Inverter $L_1 = L_2 = L_3 = L$, $C_1 = C_2 = C_3 = C$, $C / C_p = \alpha$, $L / L_p = \beta$		

그림 1은 연구대상 회로로 전압형 하프-브리지 인버터를 단위 인버터로 하여 직류전원에 병렬로 3개를 배치한 형태로 구성된 직·병렬공진을 이용한 시분할형 고주파 인버터를 보여주고 있다.

회로구성에서 알 수 있듯이, 상단부에는 정(+)의 전류를 공급하는 Positive 스위치군과 하단부에는 부(-)의 전류를 공급하는 Negative 스위치군의 조합으로 구성되어 있다. 3조의 상단 및 하단 인버터로 구성된 본 회로는 주회로 소자 그룹간의 게이트 신호를 순차적으로 인가하여 소자 출력의 구동주기를 제어할 수 있는 회로로 구성되며 직렬 공진 회로에 병렬 공진 회로를 부가함으로써 스위칭 소자의 전류 분담을 줄일 수 있다.

그림 1 회로의 기본적인 동작상태는 3개의 출력이 부하단에서 합성되므로 부하회로에 나타나는 출력주파수(f_r)는 소자의 스위칭 주파수(f_{sw})의 3배가 된다.

스위칭 소자($S_1 \sim S_6$)는 자기보호 기능을 갖는 소자라면 어떤 것이나 사용이 가능하며, 다이오드($D_1 \sim D_6$)는 회로 운전 특성상 나타나는 무효전류를 흘려주기 위한 통로로 사용되고 있다.

3. 회로해석

그림 2는 그림 1의 인버터 회로에서 고주파 출력전력을 제어하기 위한 방법으로 스위칭 소자($S_1 \sim S_6$)에 인가하는 구동신호 패턴과 이에 따른 각 소자에 나타내는 정상적인 전압 및 전류 파형을 나타내고 있다.

그림 1의 스위칭 소자($S_1 \sim S_6$)와 ($D_1 \sim D_6$)의 온·오프 동작에 따라 8개의 동작 모드로 표현할 수 있고 각 모드별 회로 상태 방정식을 회로 해석의 범용성을 부여하기 위해 표 1에서 나타낸 정규화 제어변수를 도입하였다.

제한한 인버터의 동작은 식 (1)의 상태 방정식으로 표현할 수 있고, 스위치($S_1 \sim S_6$)와 다이오드($D_1 \sim D_6$)의 온·오프 상태에 따라 식 (2)~(9)와 같이 대표적으로 8개의 상태 방정식으로 설명된다. 모드의 천이는 그림 3과 같다.

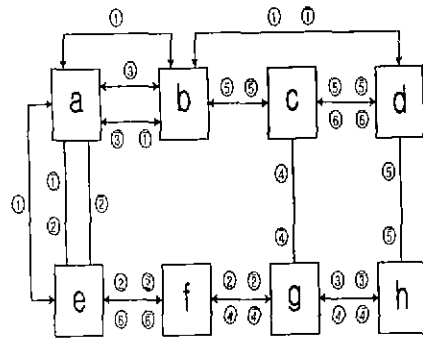


그림 3. 동작모드

Fig3. Operating Mode

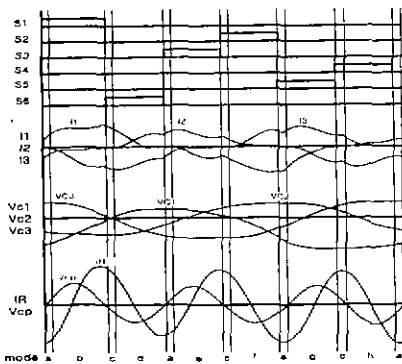


그림 2 구동신호 패턴 및 이론파형

Fig.2. Driving signal pattern and theoretical waveforms

$$\frac{dX^*}{dz^*} = A^* \cdot X^* + B^* \cdot U$$

$$Y^* = C^* \cdot X^* \quad (1)$$

여기서, $X^* = [i_1^*, i_2^*, i_3^*, i_L^*, v_{c1}^*, v_{c2}^*, v_{c3}^*, v_{cp}^*]^T$
 $U = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]^T$ 이고, 각 모드별 A^* , B^* , C^* 는 다음과 같다.

$$K = -\frac{4\pi}{\mu\beta}, \quad L = -\frac{4\pi\lambda}{\mu}, \quad N = -\frac{\pi}{\mu\alpha},$$

$$M = \frac{\pi}{\mu}, \quad P = \frac{-\pi}{\mu}, \quad Q = \frac{2\pi}{\mu\beta}, \quad R = -\frac{2\pi}{\mu\beta}$$

Mode a

$$A^* = \begin{bmatrix} 0 & 0 & 0 & 0 & K & 0 & 0 & K \\ 0 & 0 & 0 & 0 & 0 & K & 0 & K \\ 0 & 0 & 0 & 0 & 0 & 0 & K & K \\ 0 & 0 & 0 & L & 0 & 0 & 0 & M \\ N & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & N & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & N & 0 & 0 & 0 & 0 & 0 \\ M & M & M & P & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B^* = [Q \ R \ Q \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]$$

Mode b

$A^* = \text{Mode a의 } A^* \text{와 동일함}$

$$B^* = [Q \ R \ R \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]$$

Mode c

$A^* = \text{Mode a의 } A^* \text{와 동일함}$

$$B^* = [Q \ Q \ Q \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]$$

Mode d

$A^* = \text{Mode a의 } A^* \text{와 동일함}$

$$B^* = [Q \ Q \ R \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]$$

Mode e

$A^* = \text{Mode a의 } A^* \text{와 동일함}$

$$B^* = [R \ R \ R \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]$$

Mode f

$A^* = \text{Mode a의 } A^* \text{와 동일함}$

$$B^* = [R \ Q \ R \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]$$

Mode g

$A^* = \text{Mode a의 } A^* \text{와 동일함}$

$$B^* = [R \ Q \ Q \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]$$

Mode h

$A^* = \text{Mode a의 } A^* \text{와 동일함}$

$$B^* = [R \ R \ Q \ 0 \ 0 \ 0 \ 0 \ 0]^T$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0]$$

각각의 모드의 상태변수의 해를 구하기 위하여 Runge-Kutta을 이용하였고, 정상판정은 전체 상태 변수의 초기치와 최종치의 절대값의 차가 각각 지정한 범위 내(10^{-4})로 들면 정상판정을 하였다. 그림 4 (a)(b) 및 (c)는 $\lambda=0.1$ 로 고정하고, 무차원화 주파수($\mu=0.6, 1.0, 1.4$)를 파라메트로 하였을 경우 인버터의 각 부분의 정상운전시의 이론파형을 나타내고 있다. 그림에서 알 수 있듯이, μ 가 변화하여도, 부하전류 (I_L^*)는 스위치에 흐르는 전류(i_{sw}^*)보다 크게 나타나고 있으며, 출력 파형도 정현파상으로 나타나고 있음을 알 수 있다. 그림 5 (a)(b) 및 (c)는 그림 4 (a)(b) 및 (c)의 이론해석의 정당성을 입증하기 위하여 범용 시뮬레이션 툴인 Pspice를 사용한 시뮬레이션 파형을 보여주고 있다. Pspice파형은 수치해석 한 이론 파형과 거의 동일한 경향을 가지고 있어 이론해석의 정당성을 뒷받침하고 있다. 이론파형과 Pspice 파형의 오차는 스위칭 소자의 손실 및 배선손실 등에 의한 것이라 사료된다.

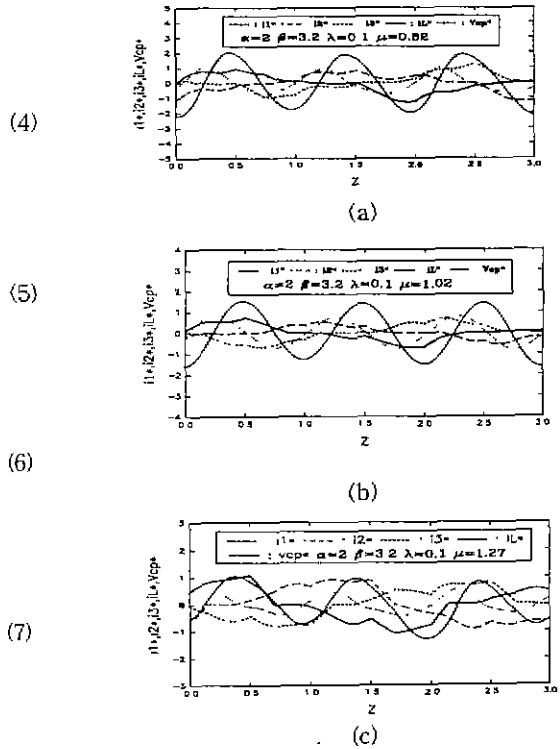


그림 4 이론 파형
Fig.4. Theoretical Waveforms

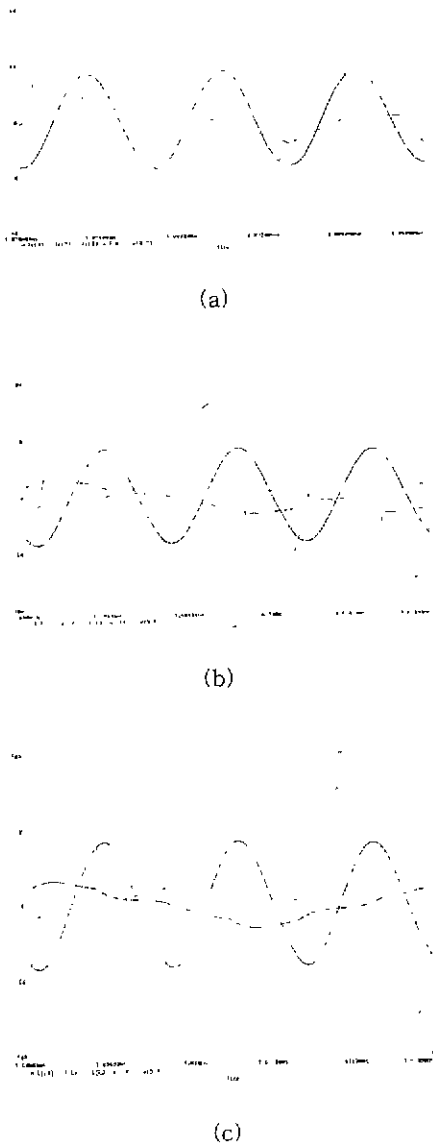


그림 5 Pspice
Fig.5 Pspice Waveforms

그림 6는 (μ, λ) 의 변화에 따른, 스위치 전류 (i_{sw}^*) 에 대한 부하전류 (I_L^*) 의 전류 이득 특성을 (Current Gain) 나타내고 있다.

전류 이득 공식은 다음과 같다.

$$\text{Current Gain} = 20 \log \frac{I_L^*}{i_{sw}^*} [\text{dB}]$$

그림 6의 특성도에서 알 수 있듯이, μ 가 1.4 부근에서 전류이득 및 입력전력에 대한 출력전력의 변환효율이 최대가 됨을 알 수 있다.

임의의 μ 에서 λ 가 증가함에 따라 전류이

득도 점점 감소하여 부(-)의 값으로 가고 있음을 알 수 있는데, 이는 λ 의 증가는 부하 제동계수를 증가시켜 부하 임피던스가 감소하게 되므로 스위치에 흐르는 전류 (i_{sw}^*) 가 부하에 흐르는 전류 (I_L^*) 보다 크게 되어 전류이득은 (-)의 값을 가지게 된다.

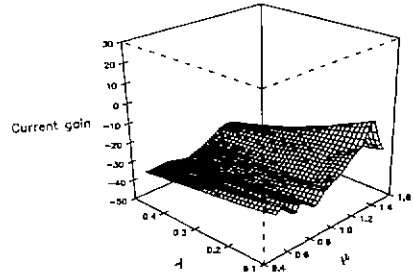


그림 6 전류이득특성
Fig.6 Characteristics of current gain

그림 7는 (μ, λ) 의 변화에 따른 출력 전력 특성 (P_{max}^*) 을 나타내고 있다. 그림에서 알 수 있듯이 $\mu \approx 1.0$, $\lambda \approx 0.1$ 지점에서 최대출력을 얻고 있음을 나타내고 있다. λ 가 증가할수록 P_{max}^* 는 급격히 감소하고 있는데 이는 회로의 공진 조건에서 볼 때 제동계수가 증가하기 때문이다. 따라서, 본 인버터는 λ 가 적을수록 큰 전력을 얻을 수 있으나, 스위치에 흐르는 전류도 증가하므로 H/W적으로 적용시 주의를 요한다.

그림 7의 특성도에서 알 수 있듯이, 무차원화 주파수(μ)가 1.0부근에서 최대출력 특성을 나타내고 있는데, 이 특성치는 직렬공진에 의한 최대 출력특성이며, 부하에는 유효전력성분이 아닌 무효전력성분을 많이 포함하기 때문에 실제 유도가열시에는 이 구간에서는 인버터를 운전하지 않는 것이 좋은 줄로 사료된다. 부하의 제동계수의 증가는 부하 임피던스의 감소를 초래하기 때문에 전원에서 본 전체 부하 임피던스가 용량성 상태가 되어 출력값은 증가하게 된다.

또한, 유도 가열 부하계에 적용할 경우 부하 파라메타(λ)와 구동 주파수(μ)를 가변 시킴으로써 출력 전력의 제어를 실현시킬 수 있으며, 부하 상태의 변화에 대응한 구동 주파수 즉, 출력 주파수 추종 제어에 의해 최대 전력을 얻을 수 있다

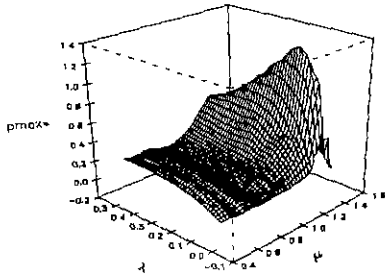


그림 7. 출력전력 특성
Fig.7. The output Characteristics

그림 8은 (μ, λ) 의 변화에 따른, 스위칭 전류의 최대치(i_{swmax}^*)특성을 나타내고 있다. 그림에서 알 수 있듯이, $\mu \approx 1.0$ 부근에서 공진용 커패시터(C)와 리액터(L)에 의한 최대 공진점으로 나타내고 있는데 이는 전원에서 전체 임피던스를 보았을 때, 전원에서 부하측을 보았을 때 저항성 부하 상태이다. 그러나, 저항성 부하 상태에서 스위칭 전류가 증가한다는 의미는 부하 임피던스가 감소하여 스위칭 전류가 상승한다고 사료된다.

또한, μ 가 1.0부근을 제외한 임의의 μ 에 대해서 λ 가 증가함에 따라 스위칭 전류가 조금씩 증가하고 있는데, 이는 λ 가 증가하면 부하 제동 계수가 증가하게 되어 부하 임피던스가 감소하게 되어 스위칭 전류는 증가하게 된다.

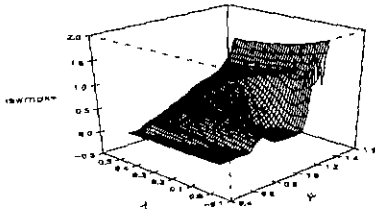


그림 8. 스위치 최대전류특성
Fig 7. i_{sw}^*max

그림 9은 (μ, λ) 의 변화에 따른 경우, 병렬공진용 커패시터의 최대 전압 특성(U_{cpmax}^*)을 나타내고 있다. 그림에서 알 수 있듯이, 병렬 공진에 의한 최대 공진점인 $\mu \approx 1.0$ 부근에서 공진용 커패시터 전압특성(U_{cpmax}^*)이 최소가 됨을 알 수 있다.

병렬공진용 커패시터 최대전압(U_{cpmax}^*)은 시분할방식 복공진 고주파 인버터의 스위칭 전류 최대치를 적분 한 것이므로 스위칭 소자에 흐르는 전류의 적분값으로 주어진다. 이러한 특성치는 설계시 병렬공진용 커패시터(U_{cpmax}^*)의

내압을 결정하는 중요한 자료로 사용된다.

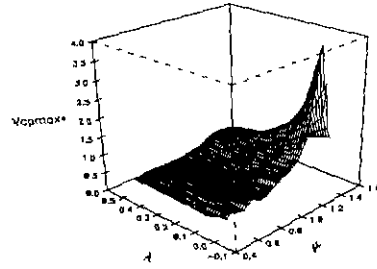


그림 9. 공진용 커패시터 최대전압특성
Fig.9. Characteristics of peak resonant capacitor voltage

그림 10은 (μ, λ) 에 따른 스위치 전류의 초기치($i_{0_st}^*$)특성을 나타내고 있다. 그림에서 알 수 있듯이, μ 가 0.65, 1.27 및 1.0의 부근에서 스위치에 흐르는 전류 초기치 상태가 영인 저항성 상태, $\mu < 0.75$, $\mu < 1.27$ 및 $\mu > 1.02$ 인 경우는 스위치 전류의 초기치 상태가 (+)인 용량성 상태, $\mu > 0.75$, $\mu > 1.27$ 및 $\mu < 1.02$ 인 경우는 스위치 전류의 초기치 상태가 (-)인 유도성 상태를 나타내고 있다. λ 가 증가함에 따라 μ 가 0.75, 1.27 및 1.02의 부근에서 스위치에 흐르는 전류 초기치 상태가 용량성 부하 상태로 감을 알 수 있다.

만약, 용량성 부하 상태에서 제안한 인버터를 운전하였을 경우, 제안한 인버터는 스위치 턴·온시 다이오드의 역회복 시간에 따른 전원단락 현상을 초래해 스위칭 소자에 심한 스트레스가 나타나는 문제점이 있다.

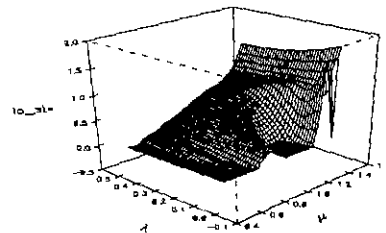


그림 10. 스위치 전류의 초기치 특성
Fig.10. The initial Characteristics of the switch current

5. 회로설계

회로해석을 통한 특성평가에서 얻은 결과를 기초로 하여 설계 사양으로 입력전압 $E_d(V)$, 출력전력 $P(kW)$, 출력주파수 $f_{sw}(kHz)$ 가 주어진 경우, 회로 설계 기법의 일 예를 나타내면 다음과 같다.

Step 1 (λ, μ, P_{max})를 결정 · 그림 7 참조

Step 2 기준 임피던스를 산출

$$P'(z) = \frac{P(\lambda)}{P_b} = \frac{P(\lambda)}{E_d^2/Z_b}$$

$$Z_b = -\frac{E_d^2 \cdot P'(z)}{P(\lambda)} = 2\sqrt{\frac{L_b}{C_b}}$$

Step 3 회로 고유 주파수 f_r (kHz) 산출

$$f_r = \frac{f_{sw}}{\mu} = \frac{1}{2\pi\sqrt{L_b C_b}}$$

Step 4 L_b, C_b 선정

Step 5 스위치 전류, 커패시터 전압 산출

i_{swmax} : 그림 8 참조
 V_{cpmax} : 그림 9 참조

<설계 예>

설계 사양 : $E_d=100(V), P=1.0(kW), f_{sw}=50(kHz)$

Step 1 $\lambda = 0.1, \mu = 1.02, P_{max}=1.27$ 로 선정

Step 2 $Z_b = \frac{100^2 \times 1.27}{1.02 \times 10^3} = 12.45$

Step 3 $f_r = \frac{50}{1.02} = 49(kHz)$

$$\sqrt{L_b C_b} = 3.249 \times 10^{-6}$$

Step 4 Step 2 ~ Step 3에서

$$L_b = 19.33(\mu H), C_b = 0.5(\mu F), R = 1.245(\Omega)$$

Step 5 스위치 전류, 커패시터 전압 산출

i_{swmax} : 9.35A
 V_{cpmax} : 21.3V

6. 결론

본 논문에서는 전원분할형 Half-Bridge 인버터 회로를 기본으로 하여 게이트를 순차적으로 구동함으로써 출력주파수가 스위칭주파수의 3배로 되는 시분할형 부하병렬 고주파 공진 인버터 회로 구성을 제안하고 해석하였다.

제안된 인버터회로의 동작 및 회로해석을 통하여 다음과 같은 결과를 얻었다.

- (1) 출력 전류는 3조의 Half-Bridge 내부의 L, C 링크 회로로부터 분할 공진 되어 스위치에 흐르는 전류를 감소시킬 수 있다.
- (2) 공진의 반주기 마다 2개의 소자가 직렬로 형성 되므로 각 소자의 순방향 전압은 전원전압의 1/2로

억제되고 역방향 전압도 역병렬 다이오드의 전압강하분으로 제한된다.

(3) 시분할 동작을 하고 있으므로 출력주파수는 스위칭 주파수의 3배가 된다.

(4) 위상차 제어기능을 부여할 수 있어 VVVV 기능을 인버터 내부에서 독립적으로 운전시킬 수 있다.

(5) 시분할 동작에 의해 소자의 휴지기간이 충분히 확보되어 소자의 전류부담을 경감시키는 효과가 있다.

향후, 현재 널리 스위칭 소자로 사용되고 있는 Power-Tr, Power-MOSFET, IGBT 등과 같은 자기 소호형 소자에 시분할 구동기법을 사용하여 부하 회로의 스위칭 주파수를 증가시킬 수 있어, 구동 스위칭 주파수 보다 출력 주파수를 높게 가지는 부하에 고주파 전원으로 응용될 것으로 기대된다

참고 문헌

- [1] Mustansir HK, "Coaxially Wound Transformer for High-Power High-Frequency Applications", IE EE TRANS on PE, VOL 7, pp 54~62, JANUARY, 1992.
- [2] Bimal K. Bose, "Evaluation of Modern Power Semiconductor Devices and Future Trends of Converters", IEEE TRANS on IND, APP, VOL 28, pp. 403~413, APRIL, 1992.
- [3] Thomas A. Lipo, "High Frequency Series Resonant dc Link Power Conversion", IEEE TRANS on IND APP, VOL 28, No. 6, pp. 1277~1285, NOV/DEC, 1992.
- [4] Rudy Severns, "MOSPOWER Applications Handbook", Siliconix, pp. 139~142, 1984
- [5] Alan H. Weinberg, "A New Zero Voltage and Zero Current Power-Switching Technique", IEEE TRANS on PE, Vol 7, NO. 4 pp. 655~665, OCT, 1992.
- [6] Richard Redl, "A Novel Soft-Switching Full-Bridge DC/DC Converter : Experimental Results at 1.5kW, 100KHZ", IEEE TRANS on PE, VOL. 6, NO.3 pp 408~418, JULY, 1991.
- [7] Romeo Letor, "Static and Dynamic Behavior of Parallel IGBT's", IEEE TRANS on IND APP, VOL 28, NO2 pp 395~402, MAR/APR, 1992
- [8] LOUISE E FRENZEL, "Communication electronics", McGRAW-HILL, pp 172~185, 1989