플라즈마 디스플레이의 방전제어 기술

(The Discharge Controll Scheme of Plasma Display Device)

염정덕*
(경주 대학교 컴퓨터전자공학부)

Abstract

This study minimized the address pulse width for plasma display by analysis of address discharge condition for high speed driving using the ADS driving scheme. As a result, addressing pulse width of 1㎲ has been realized and luminance of 560cd/㎡ can be obtained from the area of 256X160 pixels. And a new AWD scheme is proposed. We accomplished 9.1-inch-diagonal color image with the scan timing of HDTV class PDP, display duty 96.8%.

1. 서론

벽걸이 TV의 실현에 가장 적합한 디스플레이 소자로 각광 받고 있는 플라즈마 디스플레이 소자(plasma display device)는 VGA급 40인치 대에서는 어느 정도 상품화 기술이 달성되었고, 점점 그 개발추세가 50인치 이상의 고해상도 대화면으로 옮겨지고 있다. 이는 이미 눈앞에 다가온 HDTV 시대의 영향을 크게 받은 것으로 생각되며 향후 플라즈마 디스플레이의 개발이 더욱 활발해 질 것으로 관련 업계들은 예측하고 있다.

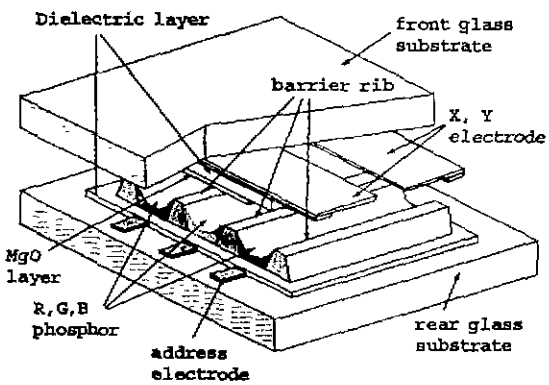


그림 1. 3전극 교류 면방전 PDP의 구조
Figure 1. Structure of 3 electrode AC surface discha
PDP

그림 1은 현재 상용화 되어 있는 플라즈마 디스플레이 소자의 구조로써 3전극 교류 면방전 구조라고 불리워지는 것이다. 플라즈마 디스플레이는 CRT의 화소에 상당하는 방전공간에서 Xe 기체방전을 일으켜 그때 방출되는 자외선을 이용하여 적, 청, 록색의 형광체를 발광시켜 총천연색의 화상을 구현하는 평판 디스플레이 소자이다. 이 플라즈마 디스플레이는 방전의 비선형성을 이용한 어드레스(address)과정, 표시방전 유지(sustain of display discharge)과정 및 초기화(reset)과정의 세가지 방전제어 과정을 통하여 화상을 표시한다.

이 세가지 방전제어과정을 어떻게 적용하느냐에 따라 플라즈마 디스플레이에서의 화상표시 방법은 기능적인 특색을 나타내게 된다. 이 어드레스 기간, 유지기간 및 초기화기간을 시간적으로 분리하여 인가하여 방전을 제어하는 구동방식을 ADS (Address Display Separated)구동법이라고 한다. 이 구동방식은 타이밍 구조상 구동회로를 구현하기 쉽고 동작 안정성이 높아 현재 널리 상품화되어 사용되고 있다. 반면에 시간적으로 표시방전 펄스의 휴지기에 어드레스 방전을 중첩하여 제어하는 방식을 AWD(Address While Dislay) 구동방식이라고 한다. ADS 구동방식이 해상도 증가에 따라 휘도가 저하되는 문제점을 가지고 있는데 비하여 이방식은 이론상 해상도가 증가하여도 서스테인 시간이 영향을 받지 않으므로 1TV 필드(field) 전체를 display에 사용할 수 있어 일정한 휘도를 얻을 수 있다. 이 방식은 아직 연구단계이나 방전을 효율적으로 제어할 수 있다는 점에서 학계, 업체에서 점점 연구비중이 커지고 있다.[1]

본 논문에서는 첫 번째로 ADS 구동법의 화상구현 원리에 대해 논하고 HDTV급 고해상도 플라즈마 디스플레이를 실현시키기 위하여 1㎲의 어드레스 펄스 폭을 가지는 고속 구동 ADS 구동방식을 제안한다. 두번째로써 기존의 AWD 구동방식을 개선한 신 구동방식인 표시방전 기간 중첩 다

중 어드레스 구동방식(multiple addressing with overlapping display period driving scheme: MAOD)의 특성에 대해 고찰한다.

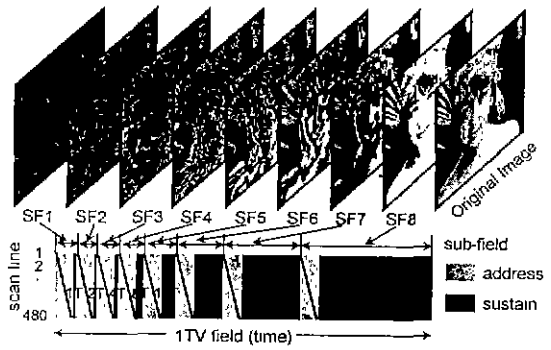


그림 2. 플라즈마 디스플레이의 1TV 필드의 구조
Figure 2. The structure of 1TV field in the PDP

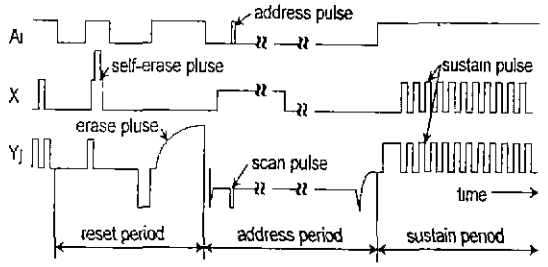


그림 3. ADS 구동방식의 서브필드 타이밍도
Figure 3. Sub-field timing diagram of ADS drive sche

2. 본론

2-1. ADS 구동방식

플라즈마 디스플레이에 입력된 화상정보는 일단 휘도 레벨을 디지털화된 bit 신호로 분리하게 된다. 하나의 화면을 구성하는 1TV 필드는 복수의 서브필드(sub-field)로 나누어 지고 각 서브필드에 위에서 bit화 된 각각의 화상정보를 표시함으로써 플라즈마 디스플레이에 천연색 동영상을 구현할 수 있게 된다. 그림 2은 ADS 구동방식에서 1TV 필드내에 설치되는 서브필드의 구성을 나타낸 것이다. ADS 구동방식은 bit화 된 화상정보를 각 서브필드마다 독립적으로 표시발광시키고 이를 시간적으로 중첩시켜 1TV필드의 천연색이 표시되도록 한다. 각 서브필드에서의 방전을 제어하기 위한 타이밍도가 그림 3에 나타나있다. 이 타이밍도는 초기화 기간(reset period), 어드레스 기간(address period) 그리고 표시방전 유지기간(sustain period)으로 이루어져 있다. 그림 4는 하나의 단위 화소안에서 일어나는 어드레스 과정, 표시방전의 유지과정 및 초기화 과정을 모델화한 것이다.

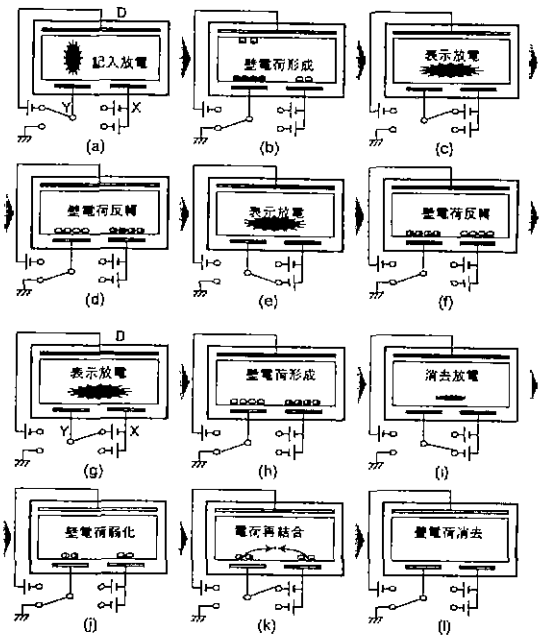


그림 4. 플라즈마 디스플레이 화소의 방전제어 모델
Figure 4. Discharge control model of PDP pixels

그림 3에서와 같이 초기화 기간에는 패널 全面에 강한 방전을 일으키는 펄스전압을 동시에 인가하여 2차방전에 의해 이전 표시방전에서 방전공간에 잔류되어 있는 전하를 소거하고 프라이밍 입자를 생성하여 다음의 어드레스 방전이 쉽게 일어나도록 한다. 어드레스 기간에는 X 전극에 바이어스 전압을 인가하고 Y 전극에 주사펄스(scan pulse)를 인가한다. 그리고 어드레스 전극인 A 전극에는 입력된 bit신호의 유무에 따라 펄스전압을 인가하여 어드레스 펄스가 인가되는 화소에만 주사펄스와 어드레스 펄스에 의한 방전이 일어나게 한다. 그러면 그림 4에 도시된 것과 같이 표시발광을 하고자 화소에만 방전공간의 유전체 표면에 전하가 축적되는데 이전하를 벽전하라고 한다. 유지기간에는 전 패널의 X, Y 전극에 교대로 일정한 펄스전압을 인가하면 하여 벽전하가 축적된 화소에만 벽전압+인가전압>방전전압이 되어 방전이 개시된다. 한번 방전이 일어난 화소는 역극성의 벽전하가 축적되므로 다음 주기의 표시방전 유지펄스에 의해 다시 방전을 한다. 이것을 벽전하에 의한 기억효과라고 하고 이 효과에 의해 주기적으로 반복되는 방전이 일어나고 화상표시를 위한 충분한 휘도를 얻는다. 초기화 기간의 하나인 소거기간에는 표시방전이 일어난 화소만 방전을 시켜 기억기능을 소거시킨다. 이 소거방전은 방전에서 생긴 공간전하가 벽전하로 축적되지 않고 자기결합에 의해 소멸할 수 있도록 약한 방전을 유도하도

록 설정하는 것이 가장 중요하다.

이 ADS 구동방식은 어드레스 기간과 표시방전 유지기간이 분리되어 있으므로 HDTV와 같은 고해상도 플라즈마 디스플레이 소자를 구동하기 위해서 주사선수를 늘리는 경우 어드레스에 필요한 시간이 늘어나게 된다. 이 어드레스 시간은 표시발광에 전혀 기여하지 못하므로 1TV 필드내에 허용되는 표시방전 유지기간이 상대적으로 짧아져서 휘도가 저하되게 된다.

이러한 휘도저하 문제점을 해결하기 위한 방법으로는 어드레스 펄스 폭을 좁게하여 어드레스 기간을 단축시킴으로써 표시방전기간을 확보하는 방법과 표시방전 유지펄스의 폭을 좁게하고 주기를 단축시켜 단위시간당 표시방전 횟수를 늘리는 방법의 두가지가 있다. 후자의 경우 고주파구동에 의한 신뢰성 저하 및 형광체 특성에 의한 휘도포화가 일어나므로 어느정도 한계에 와있다고 여겨지므로 현재는 전자의 고속 어드레스 방식의 연구가 주로 이루어지고 있다.[2][3]

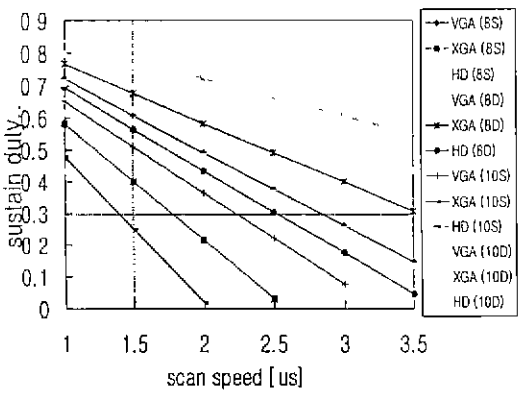


그림 5. 플라즈마 디스플레이의 해상도와 어드레스 펄스 폭과의 관계

Figure 5. The relation between resolution and addres pulse width of PDP

2-2. ADS 구동방식의 고속화

그림 5는 여러 가지 해상도를 가지는 PDP에 ADS구동방식을 적용할 때 어드레스 속도와 표시발광율(sustain duty)의 관계를 나타낸 것이다. 현재 상용화되어 있는 42인치 VGA급 플라즈마 디스플레이와 동등한 밝기를 가지는 HDTV급 플라즈마 디스플레이를 실현하기 위해서, 초기조건, 표시방전 조건이 모두 동일하다고 가정할 때, 어드레스 펄스전압은 최소한 1.5㎲의 폭을 가져야 한다는 것을 알 수가 있다.

그림 6은 어드레스 펄스전압과 방전지연특성의 관계를 측정한 것이다. 어드레스 전압이 상승함에 따라 방전 지연시간이 짧아짐을 알 수가 있다. Y 전극의 주사 펄스전압이 동일한 조건에서 어드레스 전압이 60V의 경우가 40V의 경우에 비해 방전지연시간이 200ns정도 짧다. 어드레스 방전기간은 어드레스 전압에 따라 약간의 차이는 있으나 대체적으로 800ns 정도이다. 그러므로 어드레스 펄스 폭이 좁아질수록 안정된 방전을 하기 위해서는 어드레스 전압을 높여 방전지연시간을 줄여야 한다는 것을 알 수 있다. 일단 방전이 되어 일정량 이상의 벽전하가 형성되면 주기적인 표시방전에 의해 벽전하는 적정수준까지 증폭되므로 1㎲의 어드레스 펄스 폭으로도 충분히 어드레스 동작을 수행할 수 있을 것으로 사료된다.

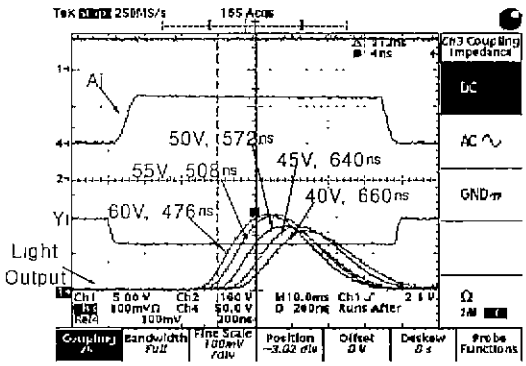


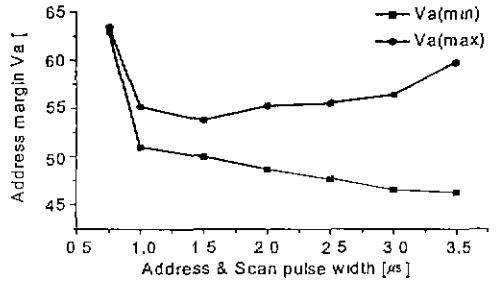
그림 6. 어드레스 펄스전압과 방전지연과의 관계

Figure 6. The relation between address pulse width discharge delay time

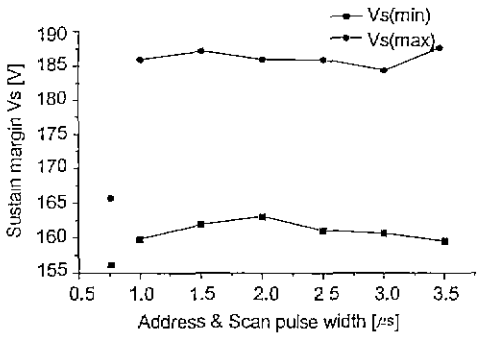
실제로 어드레스 펄스 폭 1㎲의 ADS 고속 구동방식으로 256×160 pixel의 면적을 구동시킨 결과 최대휘도 560cd/㎡, 배면휘도 0.58cd/㎡를 얻었다. 이 실험에 사용된 플라즈마 디스플레이 소자의 화소크기가 660×220㎛로써 50인치 HDTV급 플라즈마 디스플레이 소자와 유사하므로 동일한 방전특성을 가진다고 볼 수 있다.

그림 7(a)는 어드레스 펄스 폭에 따른 어드레스 동작마진을 측정한 것이다. 그림으로 부터펄스 폭이 좁아질 수록 동작마진은 작아지는 것을 알 수가 있다. 그러나 1㎲의 펄스폭에서도 5V 정도의 동작마진을 얻을 수가 있다. 그리고 그림 7(b)는 어드레스 펄스폭에 따른 표시방전의 동작마진을 측정한 것이다. 어드레스 펄스폭이 1㎲ 이상에서 20V이상의 표시방전 동작마진이 확보되었다. 이는 어드레스에서 정상적으로 방전이 일어나기만 하면 벽전하의 양이 다소 부족하더라도 안정된 표시방전을 유지시키는 것이 가능하다는 것을 보여 주고

있다.



(a)



(b)

그림 7(a) 어드레스 펄스폭과 어드레스 동작마진의 관계
(b) 어드레스 펄스폭과 서스테인 동작마진의 관계

figure 7(a) The relation between address pulse width and address drive margin
(b) The relation between address pulse width a sustain drive margin

2-3. 신 어드레스 유지방전 중첩 구동방식

위에서 언급한 ADS 구동방식과는 대조적으로 AWD 구동방식은 어드레스 방전을 표시방전 펄스의 휴지기 사이에 중첩시켜 제어하는 구동 방식이다. 이방식은 주사선이 증가하는 경우에도 표시방전 유지기간은 변화가 없으므로 고휘도를 낼 수 있고, 어드레스 방전과 표시방전이 隣接되어 있어서 방전에서 發生하는공간전하(space charge)를 效果的으로 利用할 수 있다 그러므로 幅이 좁은어드레스 펄스에 의한 좁은 동작마진에서도 충분히 安定된 표시방전을 誘導할 수 있다. 그림 8은 AWD 구동법의 1TV-Field 전체의 타이밍도를 보인 것으로 주사라인마다 시간 순차적으로 sub-field들이 설치되어 있고 각 서브필드는 대응되는 bit신호를 표현하게 된다. 그리므로 외견상 주사라인별 시간적, 공간적으로 분산되어 있는 화상정보가 합해져서 1TV필드의 화상을 구현한다. 각 서브필드에는 균일하게 표시방전 유지펄스를 인가한다. 그리고 각 표시방전 유지펄스의 휴지기에 이것과 중첩해서 어드레스 펄스가 인가되는 구간이 설정되어 있다.

그림 9는 AWD 구동법을 개선한 MAoD구동법의 자세한 구동 타이밍도이다. 그림에서 알 수 있듯이 Y전극 측에 인가한표시방전 유지펄스에 연달아서 X 전극 측 표시방전 유지펄스를 인가하고, 각 서브필드마다 X, Y 전극의 표시방전 유지펄스열이 인가된 후에 휴지 기간이 형성되도록 하였다. Y 전극에는 하나의 표시방전 펄스의 휴지기간에 4개의 어드레스 펄스에 대응되는 4개의 주사펄스를 순차적으로 설치한다. 그리고 이 주사 펄스들과 타이밍을 일치시켜 X, Y 전극에 양과 음의 바이어스 전압을 인가한다. 어드레스 펄스는 이 주사펄스와 동기 되어 입력 정보의 유무에 따라 인가 된다.

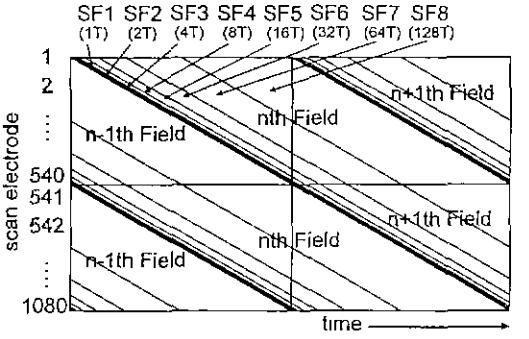


그림 8. AWD 구동법의 1TV 필드 구조

Figure 8. 1TV field structure of AWD drive scheme

그림 10. AWD 구동방식으로 구현된 화상

Figure 10. The displayed image using AWD drive schem

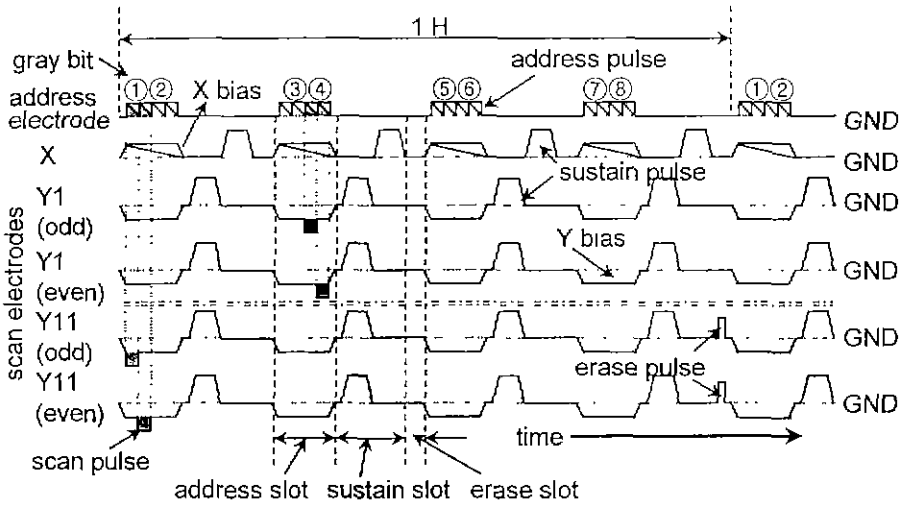


그림 9. AWD 구동방식의 서브필드 타이밍도

Figure 9. The sub-field timing diagram of AWD drive scheme

그림 10은 본 구동방식으로 *image*을 구현한 것으로써 120x170x3 pixels의 대각 9.1인치 컬러 화상이다. 이 실험 결과 1920개의 sustain pulse를 印加하여 최고휘도 720cd/m^{2}를 얻었으며, 0bit 입력시는 완전 흑(*absolutely black*)을 實現하여 배면광 0cd/m^{2}를 얻었다 그러므로 암실 명암비(dark room contrast ratio)는 무한대를 얻을 수 있었다.

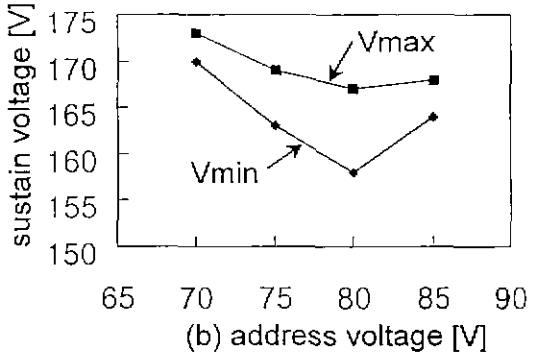


그림 11 어드레스 전압과 서스테인 전압과의 관계

Figure 11. Relation between address voltage and sus voltage

그림 11은 어드레스 진압에 대한 표시방전의 동작마진 측정 실험 결과이다. 여기서 알 수 있듯이 어드레스 전압이 80V에서도 표시방전의 동작마진이 10V 정도 확보되며 최저 표시방전 유지전압도 158V를 얻을 수가 있었다

3. 결론

ADS 구동방식에서 고속 어드레싱을 결정하는 가장 중요한 조건은 폭이 좁은 어드레스 펄스의 방전으로 적정량의 벽전하를 만드는 것이다. 그리고 이러한 폭이 좁은 어드레스 펄스를 사용하여 효과적인 어드레스 방전을 일으키기 위해서는 방전지연시간을 줄이는 것이 가장 중요하다. 본 논문에서는 ADS 구동법에 있어서 각 펄스들의 전압, 펄스폭을 최적화함으로써 1μs 수준의 어드레싱이 가능함을 확인하였다.

또한 AWD 구동방식은 표시방전 유지펄스의 휴지기에 어드레스 펄스들을 印加하기 때문에 표시방전 유지펄스의 수는 해상도의 증가에 따른 주사 선의 數에 影響을 받지 않는다. 여기서는 개선된 AWD 구동법인 MAoD구동법을 소개하고 이 구동법을 사용하여 VGA PDP와 同一한 sustain pulse數를 가지는 HDTV rate의 PDP驅動이 可能함을 확인하였다. 이방식은 HDTV 수준의 고해상도에서도 휘도 700cd/m^{2}이상 암실 contrast ratio 1000:1이상을 쉽게 달성할 수 있으므로 플라즈마 디스플레이가 CRT를 대체하는 차세대 대화면 디스플레이로써의 경쟁력을 가지기 위해서도 매우 효과적인 구동 방식이라고 할 수가 있다.

참고문헌

[1] M. Ishii, et al., SID Digest, 1999, p.162.

[2] H. Homma, et al, Conference Record of IDRC, 1997, p.285.

[3] J. Ryeom, Proceedings of ASID, 1999, p.305.