

## 제어기 응답을 고려한 삼상 전압형 인버터의 출력 LC필터 설계

김 재식, 최 재호  
충북대학교 전기전자공학부

### Output LC Filter Design of Three Phase Voltage Source Inverter Considering the Performance of Controller

Jaesig Kim, Jaeho Choi  
School of Electrical & Electronics. Engineering. Chungbuk National University

#### ABSTRACT

In this paper, the design procedure of three phase voltage source inverter output filter is described. The 'd' axis transfer function of the filter output voltage to the load current is described with the capacitor value and the system time constant including the controller. This means that the relation between the filter capacitor value and the system time constant is given as the closed form. By using the above closed form, the capacitor value can be calculated with the system time constant which can be implemented practically not using the try and error method. And as the effect of the load current to the voltage distortion can be calculated from the closed form, it can be verified how much the voltage distortion is effected when the nonlinear load is connected.

였다. 삼상을 'dq' 정지 좌표계로 변환하여 서로 독립적인 2상 시스템으로 변환하여 단상화된 'd'상 하나만을 이용하여 기존 단상필터설계 방법과 동일하게 필터의 차단주파수를 선정하고 부하전류에 따른 출력전압의 영향을 필터 커패시턴스와 제어기가 고려된 시스템 시정수의 관계로 표현하였다. 이러한 관계를 통하여 비선형 부하전류에 따른 출력전압의 고조파 크기를 차단 주파수 선정시 고려된 출력전압 고조파 크기를 뺀 나머지 값으로 고려함으로써 설계 사양을 만족하는 THD를 얻을 수 있다. 또한 커패시턴스 값은 제어기의 실현 가능한 성능에 따라 고려되어 선정 될 수 있다. 이처럼 정의된 함수를 사용함으로써 try and error 없이 제어기를 포함한 시스템의 응답속도를 고려하여 LC 저역필터를 한번에 설계할 수 있고 선형이나 비선형 부하전류에 따른 출력전압의 왜형을 계산할 수 있다. 제안된 방법을 이론적인 분석과 시뮬레이션 및 실험을 통하여 타당성을 입증하였다.

#### 1. 서론

기존 삼상 필터설계는 정상상태 평형조건에서 3개의 독립적인 단상으로 표현한 후 한상에 대한 cost 함수를 도입하여 이를 최소화시키는 최적 LC 저역필터 설계가 이루어져 왔다<sup>[1,2,3]</sup>. 그러나 cost 함수의 최적화는 적은 커패시턴스와 커다란 인덕턴스로 구성됨으로써 인버터 출력 임피던스의 증가를 초래하게 된다. 따라서 정상상태 선형부하조건에서 인버터 출력전압의 왜형률이 설계 사양을 만족할 수 있을 지라도 부하 변동이나 비선형 부하시 출력전압의 왜형을 초래하게 된다. 이러한 왜형은 제어기를 첨가함으로써 감소시킬 수 있다.

본 논문에서는 제어기응답을 고려한 삼상 전압형 인버터의 출력 LC필터 설계 방법에 대하여 기술하

#### 2. 삼상 PWM-VSI 시스템

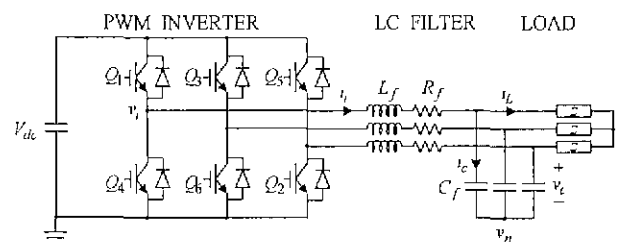


그림 1 삼상 PWM-VSI의 전력회로

삼상 삼선식으로 이루어준 그림 1의 시스템 모델은 식 (1)과 같이 유도될 수 있다.

$$\begin{aligned} i_L &= \frac{1}{L_f s + R_f} (Dv_i - v_c) \\ v_c &= \frac{1}{C_f s} (i_L - i_L) \end{aligned} \quad (1)$$

여기서

$$D = \begin{bmatrix} \frac{2}{3} & -\frac{1}{3} & -\frac{1}{3} \\ -\frac{1}{3} & \frac{2}{3} & -\frac{1}{3} \\ -\frac{1}{3} & -\frac{1}{3} & \frac{2}{3} \end{bmatrix}$$

식 (1)로부터 삼상 시스템에의 인버터 전류는 D 항에 의한 인버터 전압의 간섭항으로 나타남을 알 수 있다. 이러한 간섭항은 제어기를 구성하거나 필터 설계시 제약조건으로 작용하게되어 이들의 설계를 어렵게 한다. 따라서 간섭항을 소거하기 위해 식 (1)의 좌우변에 아래와 같이 C 항을 첨가함으로써 식 (2)와 같이 간섭항이 소거된 정지좌표계로 3상 2상 변환이 된다.

$$C = \begin{bmatrix} \frac{2}{3} & -\frac{1}{3} & -\frac{1}{3} \\ 0 & \frac{1}{\sqrt{3}} & -\frac{1}{\sqrt{3}} \\ \frac{1}{3} & \frac{1}{3} & \frac{1}{3} \end{bmatrix}$$

$$\hat{i}_i = \frac{1}{L_f s + R_f} (\hat{v}_i - \hat{v}_c) \quad (2)$$

$$\hat{v}_c = \frac{1}{C_f s} (\hat{i}_i - \hat{i}_L)$$

여기서

$$\hat{i} = [i_d \quad i_q \quad i_o]$$

$$\hat{v} = [v_d \quad v_q \quad v_o]$$

식 (2)로부터 삼상 인버터 시스템이 새로운 삼상 2상 변환으로 서로 간섭항이 존재하지 않는 'd'와 'q'로 정의되는 서로 독립적인 2개의 단상 시스템과 동일함을 알 수 있다. 따라서 인버터 출력 전압과 부하에 전류를 입력으로 하는 MISO 시스템으로 표현된 블록선도를 그림 2와 같다.

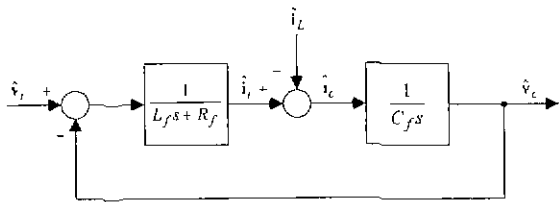


그림 2 단상으로 등가된 삼상 PWM-VSI

그림 2로부터 'dq'축중 'd'축만을 선택하여 주파수 전달함수를 구하면 식 (3)과 같다.

$$V_{cd}(j\omega) = \frac{1}{1 - L_f C_f \omega^2 + j R_f C_f \omega} V_{id}(j\omega) - \frac{j L_f \omega + R_f}{1 - L_f C_f \omega^2 + j R_f C_f \omega} i_{Ld}(j\omega) \quad (3)$$

식 (3)으로부터 출력전압의 고조파는 인버터 전압의 고조파를 입력으로 하여 얻어진 결과와 부하 전류의 고조파를 입력으로 하여 얻어진 결과의 합으로 계산됨을 알 수 있다. 또한 식 (3)에서 인덕터 내부저항은 매우 작으므로 식(4)와 같이 간략화 될

수 있다.

$$V_{cd}(j\omega) = \frac{1}{1 - L_f C_f \omega^2} V_{id}(j\omega) - j \frac{L_f \omega}{1 - L_f C_f \omega^2} i_{Ld}(j\omega) \quad (4)$$

대부분의 필터설계는 식 (4)에서 허수항을 무시하고 실수항만을 이용하여 무효전력 함으로 정의되는 cost 함수를 최소화시키는  $L_f$ 와  $C_f$ 값을 선정하는 방식이었다. 이러한 방식은 선형, 역률 부하에서 출력전압의 THD에 대한 규정치를 만족시킬 수 있을지라도 비선형 부하조건에서는 규정치를 만족하지 못하게 된다. 그러므로 비선형 부하를 고려한다면 식 (4)의 허수항을 고려하여 출력필터를 설계하여야만 한다

### 3. 제어 속응성과 고조파와의 관계

필터 설계시 적용한 제어기는 관측기 구조를 갖는 CDM을 사용하였다. CDM 제어기를 포함한 전체 시스템 블록도는 그림 3과 같고 이의 전달함수는 식 (5)와 같이 나타낼 수 있다.

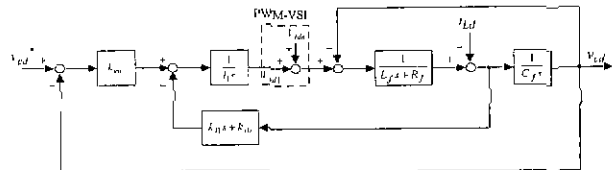


그림 3 제어기를 포함한 전체 시스템 블록도

$$V_{cd}(s) = \frac{k_{v0}}{L_f C_f s^3 + (R_f L_f + k_{v0}) C_f s^2 + (L_f + k_{v0} C_f) s + k_{v0}} V_{id}(s) - \frac{L_f L_f s^2 + L_f R_f s}{L_f C_f s^3 + (R_f L_f + k_{v0}) C_f s^2 + (L_f + k_{v0} C_f) s + k_{v0}} i_{Ld}(s) \quad (5)$$

CDM 제어기는 Mnabe가 제시하는 안정도 지수  $\gamma_1=2.5$ ,  $\gamma_2=2$ 를 사용하여 식 (6)과 같이 특성방정식의 계수를 선정함으로써 초과가 발생하지 않는 강인한 제어기를 설계할 수 있다<sup>[4]</sup>.

$$M(s) = \frac{1}{a_3 s^3 + a_2 s^2 + a_1 s + a_0} = \frac{1}{\frac{a_0 \tau^3}{\gamma_2 \gamma_1^2} s^3 + \frac{a_0 \tau^2}{\gamma_1} s^2 + a_0 \tau s + a_0} \quad (6)$$

식(5)의 시스템 전달함수는 저역필터의 특성을 갖게되므로 부하전류에 의한 고조파가 통과대역 범위 안에 존재한다면 부하전류에 관여하는 항은 인덕터 내부저항 항을 무시하고 식(7)과 같이 간략화 될 수 있다.

$$\frac{V_{cd}(j\omega_0)}{i_{Ld}(j\omega_0)} = \frac{\{m\omega_0\}^2 L_f L_f}{k_{v0}} \quad (7)$$

식(5)와 (6)을 정리하여 식(7)에 대입하면 식(8)

과 같이 부하전류에 포함된 고조파가 출력 커패시터 전압에 미치는 영향이 제어기를 포함한 시스템의 시정수( $\tau$ )와 필터 커패시턴스( $C_f$ )와의 관계로 표현됨을 보여준다.

$$\frac{V_{cd}(jnw_0)}{i_{Ld}(jnw_0)} = \frac{(nw_0)^2 \tau^3}{12.5 C_f} = K \cdot \frac{\tau^3}{C_f} \quad (8)$$

식(8)을 통하여 THD 사양을 만족할 수 있는 제어기를 포함한 시스템의 시정수와 이에 가능한 커패시턴스 값을 try and error 없이 한번에 얻을 수 있게 됨으로써 시스템 설계시 엔지니어의 노력을 저감 할 수 있다.

#### 4. 필터설계

##### 4.1 입력전압 및 비선형 부하전류의 고조파분석

그림 1과 같이 6개의 스위치로 구성된 3상 정현파 PWM-VSI 인버터의 상전압은 식 (9)와 같이 DC 전압과 스위칭 함수의 곱으로 표현된다.

$$\begin{aligned} \mathbf{v}_i(wt) &= V_{dc} \cdot \mathbf{S}(wt) \\ &= V_{dc} \mathbf{M}_1 \sin(w_0 t) \\ &\quad + V_{dc} \sum_{n=1}^{\infty} \mathbf{A}_n \sin(nw_0 t) \end{aligned} \quad (9)$$

여기서,

$\mathbf{v} = [v_a v_b v_c]$  : 상별 PWM 인버터 전압

$\mathbf{M} = [M_a M_b M_c]$  : 상별 모듈레이션 인덱스

$\mathbf{A} = [A_a A_b A_c]$  : 상별 고조파의 크기

삼상 평형이면 각상의 기본파와 고조파의 크기가 같으므로 PWM 파형을 'dq'정지 좌표계로 변환하여 'd'축만을 고려하여 전개하면

$$\begin{aligned} v_{id} &= \frac{2}{3} v_{a1} - \frac{1}{3} v_{b1} - \frac{1}{3} v_{c1} \\ &= V_1 \sin(w_0 t) + \frac{2}{3} V_n \sin(nw_0 t) \{1 - \cos \frac{2n}{3} \pi\} \end{aligned} \quad (10)$$

식(10)으로부터 기본파와 고조파의 크기는 삼상 상전압의 크기와 동일하고 3의 배수 고조파는 사라지게 됨을 알 수 있다. 따라서 필터 입력전압을 스위칭 주파수를 기본파의 홀수배로 선정하고 고조파 전압의 크기를  $V_{dc}$ 로 정규화한 'd'축 전압의 푸리에 계수는 표 1과 같다.

표 1  $V_n/V_{dc}$ 로 정규화된 푸리에 계수

Order	M=1	M=0.9	M=0.8	M=0.7
1	1.00	0.90	0.80	0.70
Fsw	0.00	0.00	0.00	0.00
Fsw±2	0.32	0.27	0.22	0.17

또한, 이상적인 정현파 전압원에  $CF = \sqrt{2}$ 가 되도록 정류기 입력형 비선형 부하를 설정하여 ACSL을 이용하여 시뮬레이션을 한 후 기본파 전류로 정

규한 고조파값을 표2에 나타내었다.

표 2 In / I1으로 정규화된 푸리에 계수

고조파차수	1	3	5	7	9	11	13	15
크기	1.00	0.00	0.26	0.08	0.00	0.09	0.06	0.00

##### 4.2 차단주파수 선정

식(3)의 전달함수의 실수항만을 고려하여 가장 큰 스위칭 고조파를 8% 이하로 감소시키기 위해 식(11)과 같이 차단 주파수를 선정한다.

$$\begin{aligned} \left| \frac{V_{cd}(jw)}{V_{id}(jw)} \right| &= \frac{1}{n^2 \frac{X_L}{X_C} - 1} \leq 0.08 \\ 12.5 &\leq n^2 \frac{X_L}{X_C} - 1 \quad (11) \\ \frac{13.5}{n^2} &\leq \frac{X_L}{X_C} \end{aligned}$$

##### 4.3 Cost 함수를 이용한 $C_f$ 값의 범위 설정

Cost 함수를 식(12)와 같이 정의하고 함수값이 최소가 되는  $C_f$ 값의 범위를 설정한다. 이때 cost는 인덕터가 커패시터 용량의 2배로 계산한다[1].

$$C_{Cost} = \frac{2KVAL + KVAC}{\sum_{n=1, odd}^{\infty} |V_{cdn}| |I_{idn}|} \quad (12)$$

여기서,  $KVAL = \sum_{n=1, odd}^{\infty} |I_{idn}|^2 X_{Ln}$

$$KVAC = \sum_{n=1, odd}^{\infty} \frac{|V_{cdn}|^2}{X_{Cn}}$$

##### 4.4 시스템 응답과 $C_f$ 값 선정

4.2절에서 선정된 고조파 크기를 고려하여 부하전류가 출력전압 THD에 영향을 주는 가장 큰 고조파 전류의 크기를 5%가 되도록 식(8)을 이용하여 식(13)과 같이 시스템 시정수에 따른 커패시터 값을 계산한다.

$$\begin{aligned} \left| \frac{V_{cd}(jw)}{i_{Ld}(jw)} \right| &= \frac{n^2 w_0^3 \tau^3}{12.5 C_f} \\ &= \frac{n^2 w_0^3 \tau^3 X_C}{12.5} \leq 0.05 \quad (13) \\ X_C &\leq \frac{0.625}{n^2 w_0^3} \tau^3 \end{aligned}$$

##### 4.5 출력전압의 THD 계산

시스템 시정수와 커패시턴스가 결정되면 식(5)로 주어진 전달함수의 계수를 Mnabe가 제시하는 안정도 지수와 시정수를 이용하여 제어기의 게인들을 선정한 다음 식(14)를 이용하여 THD를 계산한다.

$$THD = \frac{\sqrt{\sum_{n=5, odd}^{\infty} (V_{cdn})^2}}{V_{cd1}} \quad (14)$$

계산된 THD가 선형부하시 5%를 초과하면 4.2절에서 언급한 8%를 감소시키고 차단 주파수를 다시

계산한 후 순서대로 재 진행한다. 만일 THD가 선형부하시 5%를 만족하고 비선형 부하시 5%를 초과하면 4.4절에서 언급한 5%를 감소시키고  $C_f$ 값을 재 선정한다. 선형, 비선형 부하시 모두 THD가 5% 이하를 만족하면 설계를 끝마친다.

### 5. 시뮬레이션 및 실험

표 3에 주어진 사양에 따라 시뮬레이션과 실험을 수행 하였다.

표 3 시뮬레이션을 위한 파라메터

정격출력	30[KVA]	스위칭주파수	9.54[KHz]
정격전압	220[V]	제어기시정수	200[us]
제어기 고려시	$L_f=40[\mu H]$	Cost 함수 고려시	$L_f=165[\mu H]$
	$C_f=100[\mu F]$		$C_f=25[\mu F]$
	$R_f=0.05$		$R_f=0.05$

시뮬레이션 결과 정격 선형부하에서 COST 함수를 이용한 필터 설계시 THD가 약 3.2%, 제어기 시정수를 고려한 필터 설계시 THD가 약 3.7%로 나타났다. 본문 내용에서 설명된바와 같이 기존의 필터 설계방법이나 본 논문에서 제안된 방법 둘다 선형 정격부하에서 사양을 만족함을 알 수 있다.

그림 4와 그림 5는 COST 함수로 설계된 필터값을 가지고  $CF=\sqrt{2}$ 인 정류기에 대한 시뮬레이션 파형을 보여준다. 비선형 부하시 THD가 8.5%가 되어 출력 사양에 만족하지 못함을 알 수 있다.

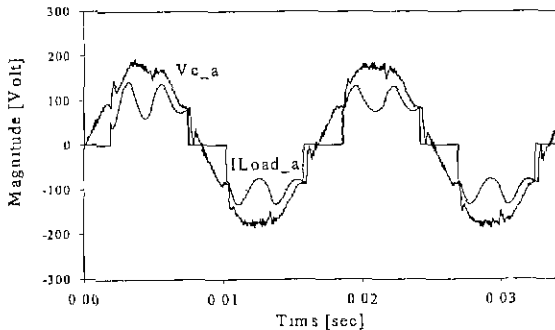


그림 4 COST 함수를 이용한 필터설계의 정류기 부하

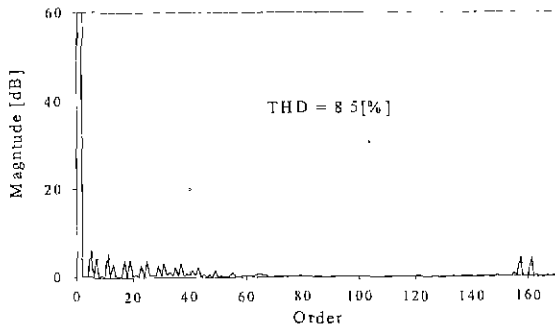


그림 5 그림 4의 Vc\_a파형에 대한 고조파 스펙트럼  
그림 6과 그림 7은 제어기 시정수를 고려하여 설

계된 필터값을 가지고  $CF=\sqrt{2}$ 인 정류기에 대한 시뮬레이션 파형을 보여준다. 비선형 부하시 THD가 4.6%가 되어 출력 사양을 만족함을 알 수 있다.

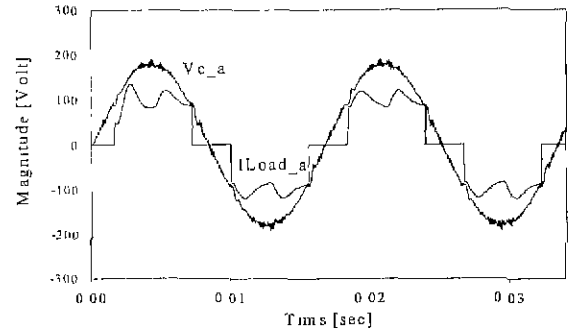


그림 6 시정수 고려한 필터설계의 정류기 부하

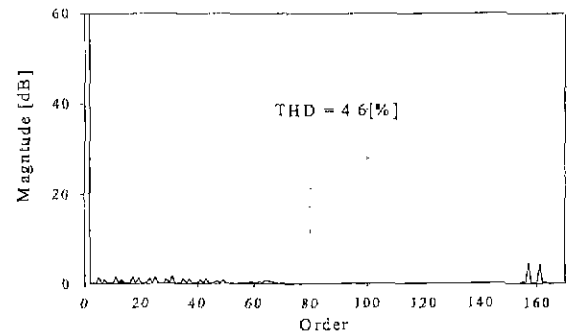


그림 7 그림 6의 Vc\_a파형에 대한 고조파 스펙트럼

### 6. 결론

본 논문에서는 삼상 전압형 인버터의 출력 L-C 필터 설계에 대한 연구로 부하전류에 대한 출력전압의 전달함수를 필터 커패시턴스와 제어기를 포함한 시스템 시정수의 관계로 표현함으로써 try and error 없이 한번에  $C_f$ 값을 선정할 수 있었으며 선형이나 비선형 부하 전류에 따른 출력전압의 왜형을 계산할 수 있었다. 이의 타당성을 시뮬레이션을 통하여 확인하였다.

### [참 고 문 헌]

- [1] S. B. Dewan and P. D. Ziogas, "Optimum Filter Design for a Single-Phase Solid-State UPS System", IEEE Trans. Ind. Appl., vol. IA-15, no. 6, pp 664-669, 1979
- [2] S. B. Dewan, "Optimum Input and Output Filters for a Single Phase Rectifier Power Supply", IEEE Trans. Ind. Appl., vol IA-21. no. 3, pp. 282-288, 1981.
- [3] 김재식, 최재호, "CVCF용 VSI의 출력필터 설계", 전력 전자 학술대회 논문집, pp.287-290, 1999.
- [4] 김재식, 최재호, "계수도법을 이용한 단상 UPS용 인버터 강인제어", 대한전기학회 전력전자연구회 춘계 학술대회 논문집, pp.III-A-11, 2000.