

유효 듀티 손실이 없는 향상된 영전압 부분 직렬 공진형 DC/DC 컨버터

김의성, 이동윤, 현동석
한양대학교 전기공학과

An Improved ZVS Partial Series Resonant DC/DC Converter with No Effective Duty Losses

Kim Eui-Sung, Lee Dong-Yun, Hyun Dong-Seok
Dept. of Electrical Engineering, Hanyang Univ.

ABSTRACT

This paper presents an improved ZVS partial series resonant DC/DC converter (PSRC) with low conduction losses, suitable for high power and high frequency applications. The proposed PSRC have advantages of zero-voltage-switching (ZVS) of main switches for entire load ranges and low conduction losses of main switches by decreasing current stresses. Also the reduction of the effective duty cycle is not occurred during the resonant period of the main circuit because the auxiliary circuit of the proposed converter is placed out of the main power path. An improved ZVS PSRC has a so much characteristics with respect to the overall system efficiency and to the reduction of current stress. The operation principles of the proposed converter are explained in detail and the various simulated and experimental results show the validity of the proposed converter.

1. 서 론

전력 변환 시스템에서 스위칭 주파수의 증가는 시스템의 소형 경량화를 이룰 수 있게 한다. 하지만, 스위칭 주파수의 증가에 비례한 만큼의 스위칭 손실의 문제점을 가지고 있다. 따라서, 스위칭 손실을 감소시켜 전체 시스템의 효율을 향상시킬 수 있는 소프트 스위칭 즉, 영전압 스위칭 또는 영전류 스위칭 방식에 대해 많은 연구가 활발히 이루어지고 있다 [1]-[5].

최근 이런 소프트 스위칭 기법을 적용한 저가의 고전력 및 고주파수 응용에 적합한 부분 직렬 공진형 컨버터 (PSRC)가 개발되어 많은 연구가 이루어지고 있다. 일반적인 부분 직렬 공진형 컨버터는 주 스위치의 턴-온에 의해 공진 현상이 이루어지며 이로 인해 입력측의 에너지가 부하측으로 전달된다. 부분 직렬 공진형 컨버터의 회로 구성은 커패시터의 전압 스트레스를 방지하기 위해 클램핑-다이오드를 병렬로 연결한 것을 제외하면 일반적인 Half-Bridge 직렬 공진형 컨버터와 비슷한 구조를 가지고 있다. 하지만, 부분 직렬 공진형 컨버터는 클램핑-다이오드를 추가함으로써 두 개의 주 스위치만으로 Half-Bridge 직렬 공진형 컨버터보다 두 배의 전력을 전달하는 특성을 지니며 컨버터의 출력 전력 조절은 펄스 주파수 변조 기

법(Pulse-Frequency-Modulation)을 이용하여 이룰 수 있다. 이런 기존의 PSRC는 턴-오프 시 주 스위치의 영전류 스위칭 또는 턴-온 시 영전압 스위칭을 행할 수 있다. 이 중 영전류 스위칭을 하는 PSRC는 공진 주파수 이하에서 동작하여 고주파 전력을 얻을 수 있고 출력단의 정류 다이오드가 영전류에서 턴-오프하는 장점을 가지고 있다 [6],[8]. 그러나, 스위칭 소자의 기생 커패시턴스가 턴-온시 단락전류를 발생하게 되고 턴-오프 시 트랜스포머의 자화전류로 인해 완전한 영전류 스위칭을 이루지 못하여 스위칭 손실과 노이즈가 발생하게 되는 문제점을 가지고 있다. 이런 문제점을 해결하기 위해 최근 영전압 스위칭 특성을 지닌 PSRC가 개발되었다. 영전압 PSRC는 트랜스포머 병렬에 추가적인 인덕터를 추가함으로써 주 스위치의 영전압 턴-온을 얻을 수 있고 또한 무손실 턴-오프 스너버 커패시터에 의해 턴-오프 시 스위치의 스위칭손실을 감소시킬 수 있다 [7]. 그러나, 영전압 PSRC는 주 전력 회로에 인덕터를 추가함으로써 인한 실질적으로 전력을 전달하는 듀티비 (effective duty)의 감소로 인해 전체 시스템 효율이 떨어진다. 또한, 전체 시스템 효율을 증가시키기 위해 병렬의 인덕터를 증가시키면 전체 부하 범위에서 영전압 턴-온 조건을 보장하지 못하게 된다. 또한 주 스위치의 턴-온시 공진에 의한 전류와 추가적인 인덕터의 전류로 인한 주 스위치의 전류 스트레스의 증가로 인한 도통 손실이 증가하는 문제점을 가지고 있다.

제안한 컨버터는 기존의 PSRC의 특성을 가지고 있을 뿐 아니라 보조회로를 추가함으로써 넓은 부하 범위에서 주 스위치의 영전압 턴-온 특성을 얻을 수 있으며, 주 전력 흐름에서 보조 회로를 분리함으로써 유효 듀티비의 감소 문제를 해결할 수 있다. 또한, 보조 회로에 과포화 리액터를 추가함으로써 입력전압이 출력측으로 전달되는 구간동안에 전류 스트레스와 그에 따른 도통 손실의 감소로 시스템의 효율을 향상시키는 장점을 지니고 있다. 또한 제안한 보조 회로는 수동 소자만으로 간단하게 구성되어 있다. 기존의 PSRC의 문제점을 확인하고, 제안한 컨버터의 자세한 동작원리 및 이론적 해석을 수행하고, 시뮬레이션 및 실험을 통하여 그 타당성을 검증하고자 한다.

2. 본 론

2.1 새로운 PSRC의 구성

그림 1은 제안한 PSRC의 전체 시스템을 보여 주고있

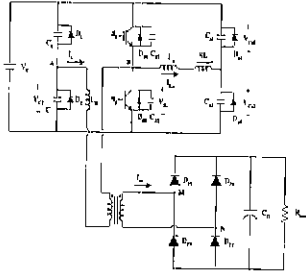


그림 1 제안한 PSRC
Fig. 1. The proposed PSRC topology.

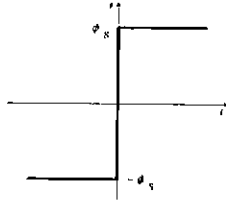


그림 2 과포화 리액터의 이상적인 자화 곡선
Fig. 2. Ideal magnetization curve of the saturable inductor.

다. 주 회로는 기존의 영전류 턴-오프 스위칭을 하는 PSRC와 동일한 구조를 가지고 있고, 주 스위치의 병렬에 스너버 커패시터(C_{S1} , C_{S2})를 추가하였다. 보조 회로는 보조 다이오드(D_{a1} , D_{a2}), 보조 공진 커패시터(C_{a1} , C_{a2}), 보조 인덕터(L_a), 과포화 리액터(SL)로 구성되어 있다. 과포화 리액터는 마그네틱 스위치, 즉 단락, 개방 상태로 동작한다. 그림 2는 과포화 리액터의 이상적인 자화 곡선이다. 회로 해석의 편이를 위해 모든 스위치와 과포화 리액터는 이상적인 특성을 가지고 있고 출력 커패시터 C_0 는 충분히 커서 출력전압 (V_0)은 일정하다고 가정한다.

2.2 이론적인 동작 파형과 동작 모드

제안한 PSRC는 각 반주기 동안 6개의 동작 모드를 가지고 있으며 mode1에서 mode2 까지의 동작은 기존의 영전류 턴-오프 스위칭을 하는 PSRC와 동일하고 나머지 mode는 제안한 보조 회로의 동작이다.

그림 3과 4는 각각 제안한 PSRC의 반 주기동안의 이론적 파형과 6개의 동작 모드를 표현하고 있다

1) Mode 1 (t_0-t_1)

주 스위치 S_2 가 t_0 에서 영전압 조건하에서 턴-온 되면 2개의 공진 커패시터 C_1 과 C_2 그리고 변압기 누설 인덕터 L_{lk} 사이에 공진이 발생한다. 이 구간 동안 누설 인덕터 전류 I_{lk} 는 $V_S \rightarrow C_1 \rightarrow L_{lk} \rightarrow S_2$ 와 $C_2 \rightarrow L_{lk} \rightarrow S_2$ 의 경로로 흐른다. 공진 커패시터 C_1 과 C_2 는 누설 인덕터 전류 I_{lk} 에 의해 충전된다. t_1 이후에 공진 커패시터 C_1 의 전압 V_{C1} 은 클램핑 다이오드 D_1 에 의해 V_S 로 유지되고 공진 커패시터는 충전 상태를 마치게 된다.

2) Mode 2 (t_1-t_2)

t_1 에서 공진 커패시터 C_2 의 전압 V_{C2} 는 영전압이 되고 클램핑 다이오드는 D_2 는 도통하기 시작한다 누설 인덕터 전류 I_{lk} 는 $S_2 \rightarrow D_2 \rightarrow L_{lk}$ 의 경로를 통해 흐른다. 이 구간 동안 I_{lk} 는 선형적으로 감소한다.

mode 1과 mode 2 구간 동안에 입력 전력은 출력측으로 전달

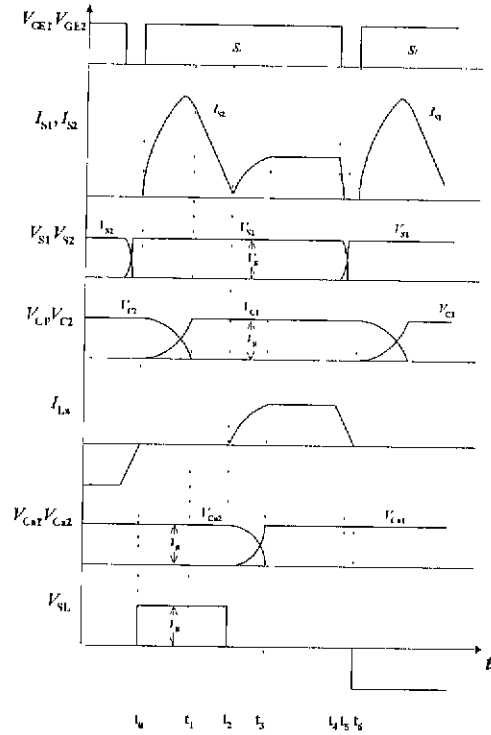


그림 3 제안한 PSRC의 이론적인 동작 파형
Fig. 3. Theoretical operating waveforms of the proposed PSRC.

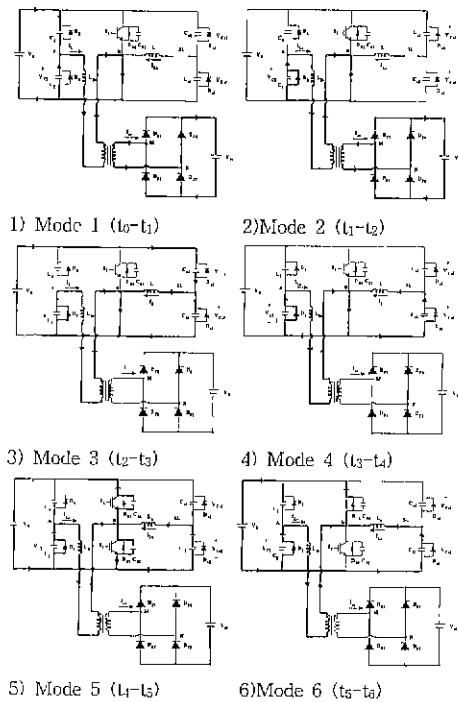


그림 4 제안한 PSRC의 동작 모드
Fig. 4. Operating modes of the proposed PSRC

된다. 이 구간까지 과포화 리액터, SL은 불포화 상태, 즉, 개방 상태에 있어서 과포화 리액터 양단에는 입력 전압 V_S 가 인가되어 있다. 과포화 리액터의 이런 특성은 mode 1과 mode2 구간 동안 주 스위치의 전류 스트레스를 감소시키고 그로 인한

도통 손실의 감소를 가져온다. t_2 이후 트랜스포머 2차측 정류 다이오드는 영전류 조건에서 턴-오프 한다

3) Mode 3 (t_2-t_3)

t_2 에서 과포화 리액터 SL은 포화 상태, 즉 단락상태가 된다. 과포화 리액터 SL이 포화가 되는 시점 t_2 는 부하량에 따라 변하는 스위칭 주파수에 의해 결정된다. 하지만 mode1과 mode2 구간 동안에는 입력 전력이 출력측으로 전달되고 있으므로 임피던스의 차로 인해 항상 불포화 상태를 유지하게 된다. 과포화 리액터가 포화 상태에 이르면 보조 인덕터 전류 I_{La} 는 보조 인덕터 L_a 와 보조 커패시터 C_{a1} , C_{a2} 사이의 공진에 의해 증가하게 되고 주 스위치의 영전압 턴-온을 이루기 위한 에너지를 L_a 에 저장한다. 이 구간 동안 보조 인덕터 전류 I_{La} 는 $V_S \rightarrow C_{a1} \rightarrow SL \rightarrow L_a \rightarrow S_2$ 과 $C_{a2} \rightarrow SL \rightarrow L_a \rightarrow S_2$ 의 경로로 흐른다

4) Mode 4 (t_3-t_4)

보조 커패시터 C_{a2} 의 전압 V_{Ca2} 는 t_3 에서 영전압이 되고 보조 다이오드 D_{a2} 는 도통하기 시작한다. 이 구간동안 I_{La} 는 $L_a \rightarrow S_2 \rightarrow D_{a2} \rightarrow SL$ 을 통해 흐르면서 환류 (freewheeling) 하게된다. 이 구간의 길이에 의해 출력 전력이 조절되어 진다.

5) Mode 5 (t_4-t_5)

t_4 에서 주 스위치 S_2 가 턴-오프 되면 보조 인덕터 전류 I_{La} 는 주 스위치의 스너버 커패시터 C_{S1} , C_{S2} 를 통해 흐른다. t_5 까지 주 스위치의 스너버 커패시터는 충방전을 하고 주 스위치 S_1 의 양단 전압은 영전압이 된다. 이 구간 동안 I_{La} 는 감소하면서 $L_a \rightarrow C_{S1} \rightarrow V_S \rightarrow D_{a2} \rightarrow SL$, $L_a \rightarrow C_{S2} \rightarrow D_{a2} \rightarrow SL$ 를 통해 흐른다.

6) Mode 6 (t_5-t_6)

t_5 에서 주 스위치 S_1 의 전압 V_{S1} 은 0이 되고 역 병렬 다이오드가 도통하기 시작한다. 이 구간에서 주 스위치 S_1 는 영전압 조건하에서 턴-온 한다. t_5 이후 보조 인덕터 전류는 $D_{S1} \rightarrow V_S \rightarrow D_{a2} \rightarrow SL \rightarrow L_a$ 을 통해 흐르면서 감소한다 다시 말해, mode 6 구간 동안 보조 인덕터에 남은 약간의 에너지가 입력 전원으로 환원된다. 그리고 t_6 이후 남은 에너지는 출력측으로 전달된다.

이로써 반주기의 동작이 끝나고 다음 반주기는 mode 1에서 mode 6의 동작을 반복할 것이다

3. 새로운 PSRC의 설계 방법

주 스위치의 영전압 턴-온을 위해 과포화 리액터의 포화 이후 보조 인덕터에 저장되는 에너지는 주 스위치의 스너버 커패시터를 충방전시킬 수 있을 만큼 충분히 커야 한다. 따라서 보조 인덕터 L_a 에 저장되는 에너지는 다음 조건을 만족해야 한다.

$$E_{La} = \frac{1}{2} \cdot L_{La} \cdot i_{La}^2 \geq \frac{1}{2} \cdot C_T \cdot V_S^2 \quad (1)$$

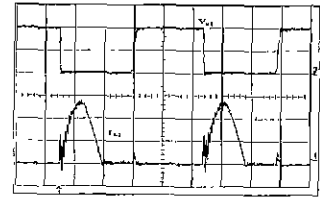
여기서 $C_T = 2 \cdot C_{S1}$ 은 주 스위치의 스너버 커패시터의 합이다. 따라서, 보조 인덕터 L_a 에 공급 되어져야 하는 전류는 다음과 같다.

$$i_{La} \geq V_S \cdot \sqrt{\frac{C_T}{L_a}} \quad (2)$$

mode 3 구간 동안 보조 인덕터에 흐르는 전류는 식(3)와 같이 표현된다.

$$i_{La}(t) = V_S \cdot \sqrt{\frac{C_{aT}}{L_a}} \cdot \sin \omega_{o,a} t \quad (3)$$

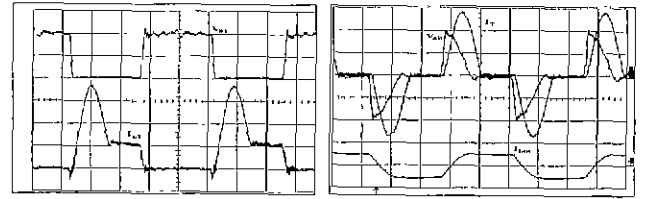
여기서 $C_{aT} = C_{a1} + C_{a2}$ 이고 $\omega_{o,a} = \frac{1}{\sqrt{L_a C_{aT}}}$ 이다.



V_{S1} , I_{S1} (100V/div., 10A/div., time : 2s)

그림 5 기존의 영전류 스위칭을 갖는 PSRC의 실험 결과

Fig. 5. The experimental results of the conventional ZCS PSRC

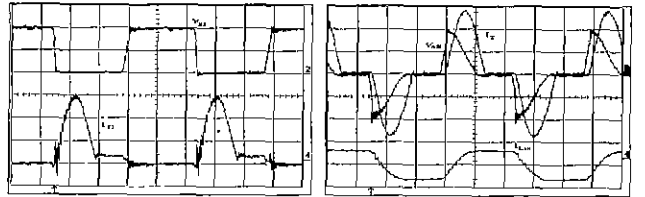


(a) V_{S1} , I_{S1} (100V/div., 10A/div., time : 2μs)

(b) V_{AB} , I_{Lk} , I_{LP} (100V/div., 10A/div., time : 2μs)

그림 6 $L_p=10.8 \mu H$ 인 경우, 기존의 영전압 스위칭을 갖는 PSRC의 시뮬레이션과 실험 결과, (full load, $V_0=43.3$)

Fig. 6. The simulated and experimental results of the conventional ZVS PSRC with $L_p=10.8 \mu H$ (full load, $V_0=43.3$)



(a) V_{S1} , I_{S1} (100V/div., 10A/div., time : 2μs)

(b) V_{AB} , I_{Lk} , I_{LP} (100V/div., 10A/div., time : 2μs)

그림 7 $L_p=40 \mu H$ 인 경우, 기존의 영전압 스위칭을 갖는 PSRC의 시뮬레이션과 실험 결과, (full load, $V_0=48$)

Fig. 7. The simulated and experimental results of the conventional ZVS PSRC with $L_p=40 \mu H$ (full load, $V_0=48$)

보조 인덕터 전류가 최대가 되는 시점은 $\omega_{o,a} t = \frac{\pi}{2}$ 이다

$$\text{즉, } i_{La, \max} = V_S \cdot \sqrt{\frac{C_{aT}}{L_a}} \quad (4)$$

따라서, 보조 인덕터의 크기는 다음과 같다.

$$L_a \leq C_{aT} \cdot \frac{V_S^2}{i_{La, \max}^2} \quad (5)$$

최소 dead time은 스너버 커패시터의 전압이 영전압이 되는 시점이다. mode 5 구간 동안의 주 스위치 S_1 의 전압은

$$V_{S1}(t) = i_{La, \max} \cdot \sqrt{\frac{L_a}{C_T}} \cdot \sin \omega_{o,b} t \quad (6)$$

여기서 C_T 는 스너버 커패시터이고 $\omega_{o,b} = \frac{1}{\sqrt{L_a C_T}}$ 이다. 스너버

커패시터의 충방전이 끝나는 시점은 $\omega_{o,b} = \frac{\pi}{2}$ 이다. 따라서, 주 스위치의 최소 dead time은

$$t_{dead, \min} = \frac{\pi}{2} \sqrt{L_a C_T} \quad (7)$$

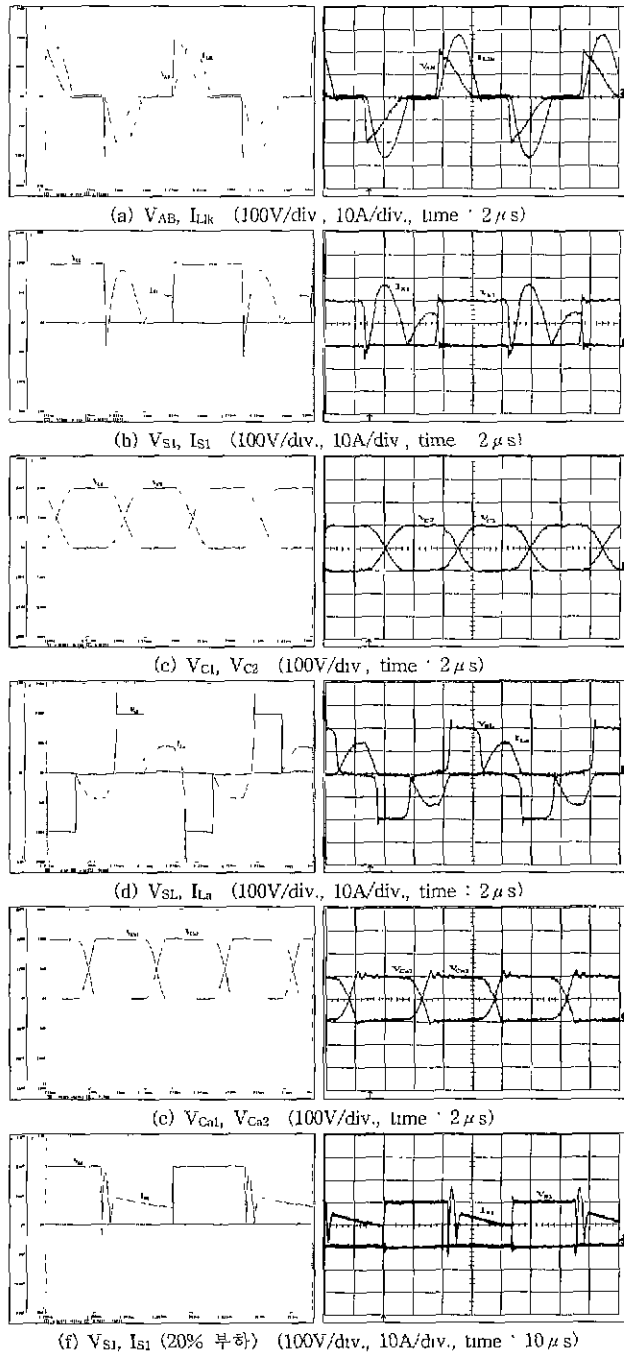


그림 8 제안한 PSRC의 모의실험과 실험 파형
 Fig. 8. The simulated and experimental results of the proposed PSRC.

4. 시뮬레이션 및 실험 결과

기존의 PSRC의 문제점을 확인하고 제안한 PSRC의 타당성을 검증하기 위해서 스위치의 기생 커패시터를 고려하고, 모든 소자는 이상적이라는 가정하에 시뮬레이션을 수행하였다. 그리고 이론적인 파형과 시뮬레이션 결과를 검증하기 위해 출력 전력 $P_O=800W$, 출력전압 $V_O=48V$, 최대 스위칭 주파수 $100kHz$ 의 조건하에 실험을 수행하였다.

그림 5는 기존의 영전류 턴-오프 스위칭을 하는 PSRC 실험 결과이다. 턴-온시 심각한 단락전류, 턴-오프 시 트랜스포머의 자화전류로 인해 불완전한 영전류 스위칭의 문제점을 확인할

수 있다

그림 6과 7은 병렬의 L_p 의 값이 $10.8\mu H$ 와 $40\mu H$ 일 때 각각의 실험 결과이다. 언급한 유효 듀티비의 감소와 영전압 스위칭을 보장하지 못하는 문제점을 보여주고 있다.

그림 8은 새로운 PSRC의 시뮬레이션과 실험결과이다. 그림 8(a)는 트랜스포머 1차측의 전압과 전류 파형이다. 8(b)는 주 스위치의 전압과 전류 파형이다. 이론적인 파형과 동일하게 주 스위치는 영전압 조건하에서 턴-온이 이루어짐을 알 수 있다. 그림 8(c)는 공진 커패시터의 전압 파형이다. 그리고, 그림 8(d)와 (e)는 제안한 컨버터의 보조 회로에 대한 동작 특성을 각각 보여주고 있다. 그림 8(f)는 20% 부하 조건하에서의 스위칭 전압, 전류이다. 시뮬레이션과 실험결과 앞에서 설명한 이론적 파형과 일치함을 알 수 있다.

제안한 PSRC는 전부하에서 약 90%의 효율을 보여준다.

5. 결 론

본 논문에서는 고 전압, 고 주파수에 적합한 향상된 PSRC를 제안하였고 동작 원리와 이론적 해석, 제안한 보조 회로의 설계 방법에 대하여 자세한 설명을 하였다. 제안한 PSRC를 시뮬레이션을 통해 검증하였고 이론적 해석과 시뮬레이션 결과의 타당성을 실험을 통해 검증하였다. 제안한 PSRC는 기존의 PSRC의 장점을 가지고 있으면서 보조 회로에 의해 넓은 부하 범위에서 주 스위치의 영전압 턴-온을 이룰 수 있었고 보조 회로를 주 전력 흐름에서 분리함으로써 기존의 영전압 PSRC에서의 유효 듀티비의 감소 문제를 해결 할 수 있었다. 또한 보조 회로에 파포화 리액터를 추가함으로써 주 스위치의 전류 스트레스 및 도통 손실을 감소시켰다. 그리고 본 논문에서 제안한 PSRC의 장점을 통해 전체 시스템 효율의 향상을 확인하였다.

[참 고 문 헌]

- [1] R. L. Steigerwald, A Comparison of Half-Bridge Resonant Converter Topologies, IEEE Trans Power Electronics, vol. 3, no. 2, pp. 174-182, April 1988.
- [2] J. A. Sabate, V. Vlatkovic, R. B. Redley, F. C. Lee and B. H. Cho, Design Consideration for High-Voltage, High-Power, Full-Bridge Zero-Voltage-Switched PWM Converter, IEEE-APEC Conf. Rec., pp. 275-284, 1990
- [3] M. K. Kazimierzuk, Class-D Voltage-Switching MOSFET Power Amplifier, IEE Proc., vol. 138, no. 6, pp.285-296, November 1991.
- [4] G. Hua, F. C. Lee, M. N. Jovanovic, An Improved Zero-Voltage-Switched PWM Converter Using A Saturable Inductor, IEEE-PESC Conf. Rec., pp. 189-194, 1991.
- [5] G. Hua, C. S. Leu and F. C. Lee, Novel Zero-Voltage Transition PWM Converter, IEEE-PESC Conf. Rec., pp. 538-544, 1993.
- [6] P. C. Theron and J. A. Ferreira, A new, Partial Series Resonant Converter for Efficient DC to DC Conversion, PCC-Yokohama, pp. 171-176, 1993.
- [7] Philip C. Theron and Jan A. Ferreira, The Zero Voltage Switching Partial Series Resonant Converter, IEEE Trans. Ind. Applicat., vol.31, no.4 pp. 879-886, July/Aug. 1995
- [8] Michael Andrew De Rooij, Jan A. Ferreira and Jacobus Daniel van Wyk, A Novel Unity Power Factor Low-EMI Uninterruptible Power Supply, IEEE Trans. Ind. Applicat., vol.34, no.4 pp. 870-876, July/Aug. 1998.