

저감된 HDF를 갖는 멀티-레벨 인버터를 위한 새로운 SVPWM 기법

이요한*, 김동현, 현동석
한양대학교 전기공학과

SVPWM Method for Multi-Level System with Reduced HDF

Yo-Han Lee*, Dong-Hyun Kim, Dong-Seok Hyun
Department of Electrical Engineering, Hanyang University

ABSTRACT

In most inverter/converter applications SVPWM method is the preferred approach, for it shows good characteristics in linear modulation range and waveform quality. In this paper, we propose a new carrier based SVPWM method for multi-level system. First, we survey the conventional carrier based SVPWM method, and investigate the problem of the conventional one for the multi-level system with the focus on the switching frequency harmonic flux trajectories. Finally, we propose a new carrier based SVPWM method that can reduce harmonic distortion. Simulation and experimental results are given for the verification of the proposed SVPWM method.

1. 서 론

인버터 출력 전압과 주파수는 펄스 폭 변조된 출력 전압에 의해 제어된다. 여러 가지 modulator가 PWM을 만들기 위해 사용되고 있다^[1, 5, 6]. 각각의 modulator는 같은 출력전압을 발생하지만 다른 하모닉 특성을 가지게 된다. 많은 PWM 기법 중에서 공간벡터 PWM (SVPWM)은 가장 좋은 특징을 보이고 있다^[3, 6]. SVPWM 기법은 영전압벡터가 정확히 양분되어 이로서 고조파 왜곡이 감소하게 되는 것이다.

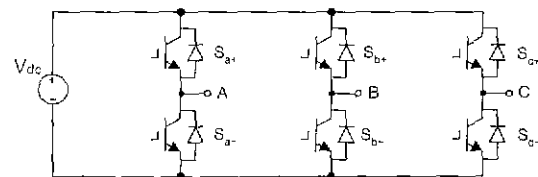
멀티-레벨 시스템의 경우 출력 전압 레벨의 증가로 인해 많은 출력 벡터가 존재하며 이로 인해 마이크로프로세서에 의해 시간을 계산하는 SVPWM 기법은 매우 복잡하게 된다^[8]. 따라서 carrier based SVPWM은 멀티-레벨 인버터의 경우 필수적이라 할 수 있다. 기존의 carrier based SVPWM을 멀티-레벨에 적용할 경우 선형 변조 영역은 동일하게 된다. 하지만 2-레벨의 경우와는 달리 영전압벡터가 양분되는 것도 아니며 시간도 달라지게 되며 이로 인해 출력 고조파는 매우 증가하게 되는 단점이 있다.

본 논문에서는 기존의 carrier based SVPWM이 멀티-레벨에 적용되었을 경우의 문제점을 하모닉 왜곡 분석을 통해 살펴보고자 한다. 그리고 이 문제점을 해결할

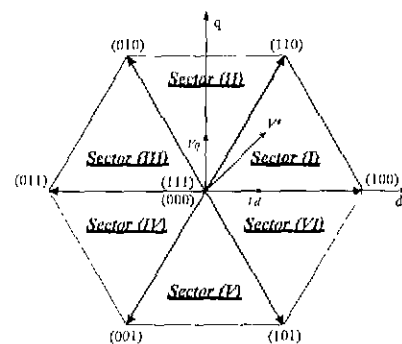
수 있는 새로운 carrier based SVPWM 기법을 개발하고자 한다. 고조파왜곡지수(HDF) 분석을 통해 제안한 carrier based SVPWM 기법이 기존보다 적은 HDF를 가지고 있음을 보일 것이다.

2. 2-레벨 시스템의 carrier based SVPWM

그림 1은 2-레벨 시스템의 구성도와 공간벡터도를 나타내었다. 그림 2는 상전압 지령이 주어졌을 경우의 게이팅 신호를 얻는 방법을 간단히 나타내었다. SVPWM의 경우에는 기존의 상전압 지령에 zero sequence 전압이 더해진 경우이며 이때 영전압 벡터는 정확히 양분되어 있음을 볼 수 있다. 그림 3(a)에는 이에 대한 고조파 왜곡을 나타내었다. 그림 3(b)는 각 PWM 기법에 따른 고조파 왜곡을 비교하여 나타내었다. 그림에서 볼 수 있듯이 SVPWM 기법이 가장 작은 고조파 왜곡을 보이고 있는데 이는 영전압벡터의 인가시간이 정확히 양분되기 때문이다.



(a) 2-레벨 인버터 시스템 구성도



(b) 공간벡터도

그림 1. 2-레벨 인버터 시스템

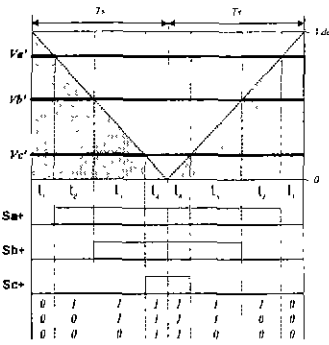


그림 2. 삼전압 지령과 게이팅 신호

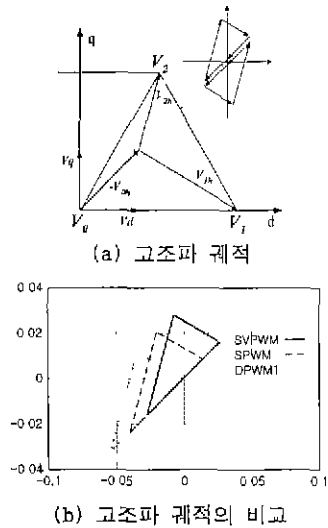


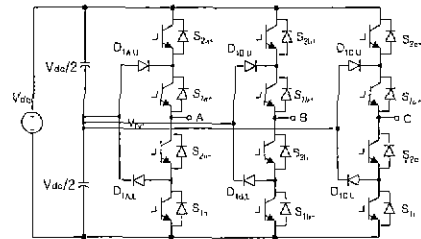
그림 3. 고조파 궤적 (Harmonic Flux Trajectory)

3. 새로운 carrier based SVPWM(3-레벨)

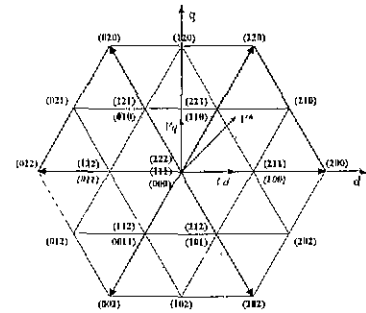
그림 4(a)는 3-레벨 인버터 시스템 구성도^[7]를 나타내고 있으며 4(b)는 공간전압 벡터도를 나타내고 있다. 그림 5는 기존의 carrier-based SVPWM에서 각 게이팅 신호를 나타내고 있다. 그림에서 알 수 있듯이 3-레벨에서는 샘플링 시간을 기준으로 영전압 벡터가 있는 것도 아니며 이것이 시간적으로 정확히 양분되어 있지 않다. 그림 5(b)는 이 경우의 하모닉 궤적을 나타내고 있다. 그림 6은 각 PWM 기법에 따른 고조파 왜곡 지수를 변조지수에 따라 비교하여 나타내었다^[9]. 물론 여러 PWM 기법중에서 SVPWM 기법이 가장 우수한 특성을 나타내고 있음을 알 수 있다. 하지만 SVPWM의 가장 큰 특징이라 할 수 있는 영전압벡터는 더 이상 양분되지 않음을 알 수 있다. 따라서 시간적으로 이를 양분시키기 위해서는 새로운 zero-sequence 전압을 각 상전압 지령에 더해줘야 한다.

그림 7에 새로운 zero-sequence 전압을 간단히 얻는 방법을 나타내었다. 우선 그림(a)와 같이 상전압 지령이 있을 때 이를 그림 (b)처럼 $V_{dc}/2$ 만큼 이동을 시킨다. 그리고 이를 그림 (c)처럼 재배치하여 시간이 양분되도록 한다. 그리고 다시 이를 그림 (d)처럼 원래대로 이동시켜주면 된다. 이와 같은 방법은 멀티-레벨 인버터의 경우에도 확장하여 적용할 수 있다.

그림 8에는 기존의 SVPWM과 제안한 SVPWM의 고조파 왜곡 지수를 비교하였다. 제안한 방법이 더 좋은 특성을 가짐을 볼 수 있다. 그림 9와 10에서는 제안한 방법을 적용하였을 경우의 시뮬레이션 및 실험결과를 나타내었다. 분석은 고조파 왜곡 지수를 가지고 하였지만 FFT 결과에서도 동일하게 나은 특성을 보이고 있음을 볼 수 있다.

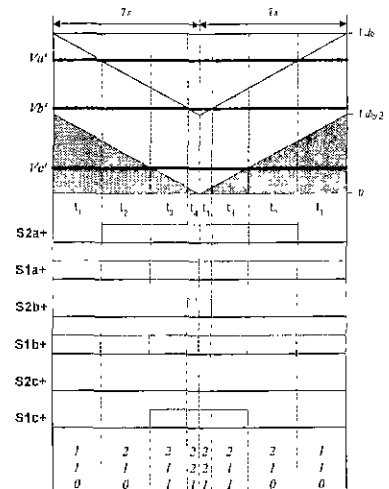


(a) 시스템 구성도

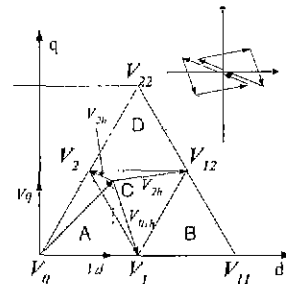


(b) 공간벡터도

그림 4. 3-레벨 시스템의 구성도 및 벡터도



(a) 게이팅 신호



(b) 고조파 궤적

그림 5. 3-레벨 시스템의 게이팅 신호 및 하모닉 궤적

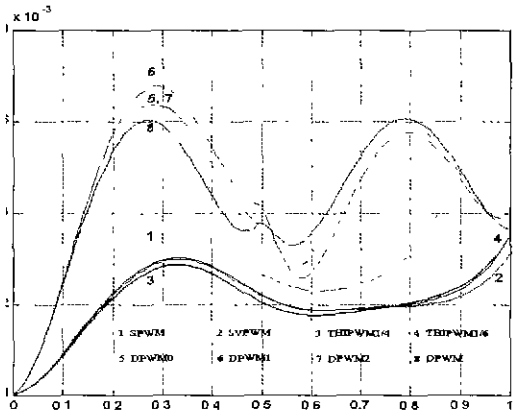


그림 6. 고조파왜곡지수: 3-레벨 시스템

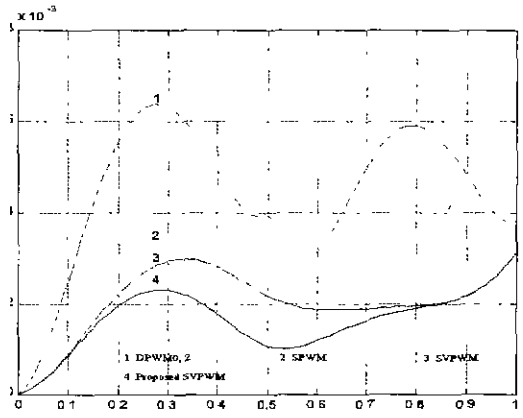
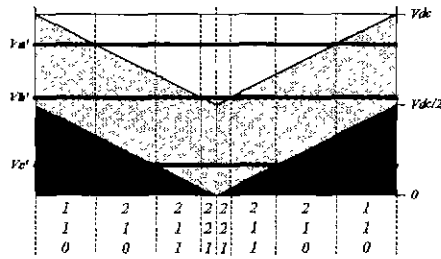
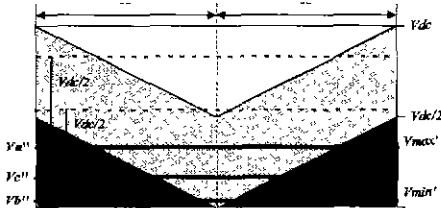


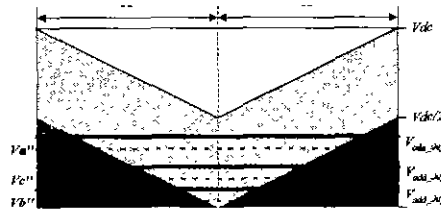
그림 8. 고조파왜곡지수의 비교



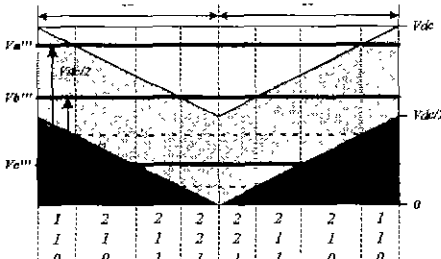
(a)



(b)

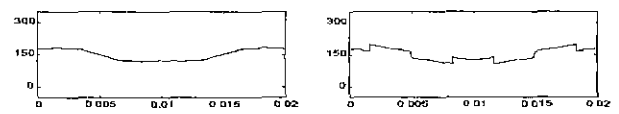


(c)

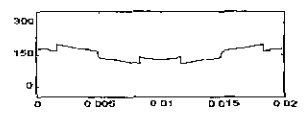


(d)

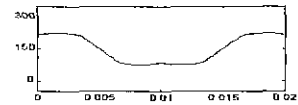
그림 7. 영전압 지평에 의한 전압 이동



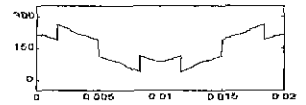
(a) k=0.2, 기존방법



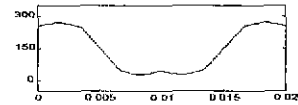
(b) k=0.2, 제안한방법



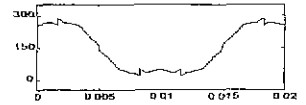
(c) k=0.5, 기존방법



(d) k=0.5, 제안한 방법

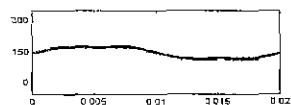


(e) k=0.8, 기존방법

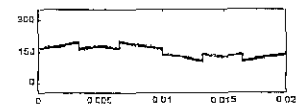


(f) k=0.8, 제안한 방법

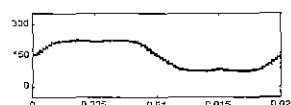
그림 9. 시뮬레이션 결과



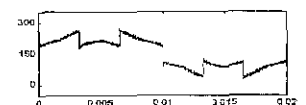
(a) k=0.2, 기존방법



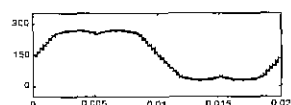
(b) k=0.2, 제안한 방법



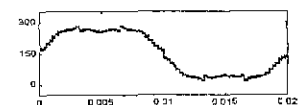
(c) k=0.5, 기존방법



(d) k=0.5, 제안한 방법



(e) k=0.8, 기존방법



(f) k=0.8, 제안한 방법

그림 10. 실험결과

4. 결 론

본 논문에서는 기존의 carrier based SVPWM 기법을 간단히 고찰하고 고조파 왜곡 지수를 기준으로 그 문제점을 고찰하였다. 부가적인 zero sequence 전압 지령치를 이용하여 고조파 왜곡 지수를 최소화 할 수 있었으며 부가적인 zero sequence 전압 지령치를 얻는 간단한 방법을 기술하였다. 제안한 SVPWM 기법이 기존의 SVPWM 보다 우수함을 시뮬레이션 결과와 실험을 통해 입증하였다.

참 고 문 헌

- [1] H. W. Van Der Broeck, H. Skudelny, and G. Stanke, "Analysis and Realization of a Pulse Width Modulator Based on Voltage Space Vectors," *IEEE-IAS Conf. Rec.*, pp. 244-251, 1986.
- [2] H. W. Van Der Broeck, "Analysis of the Harmonics in Voltage Fed Inverter Drives Caused by PWM Schemes with Discontinuous Switching Operation," *European Power Electronics Conf. Rec.*, pp.261-266, 1989.
- [3] S. Ogasawara, H. Akagi, and A. Nabae, "A Novel PWM Scheme of Voltage Source Inverter Based on Space Vector Theory," *European Power Electronics Conf. Rec.*, pp. 1197-1202, 1989.
- [4] J. W. Kolar, H. Ertl, and F. C. Zach, "Minimization of the Harmonics RMS Values of Three-Phase PWM Converter Systems by Optimal and Suboptimal transition between Continuous and Discontinuous Modulation," *IEEE-PESC Conf. Rec.*, pp. 372-381, 1991
- [5] J. Holtz, "Pulsewidth Modulation for Electronic Power Conversion," *Proceedings of IEEE*, vol. 8, pp. 1194-1214, 1997.
- [6] A. M. Hava, R. J. Kerkman, and T. A. Lipo, "Simple Analytical and Graphical Tools for Carrier Based PWM Methods," *IEEE-PESC Conf. Rec.*, pp. 1462-1471, 1997.
- [7] A. Nabae, I. Takahashi, and H. Akagi, "A New Neutral-Point-Clamped PWM Inverter," *IEEE Trans. on Ind. Appl.*, vol. 17, no. 5, pp. 518-523, 1981.
- [8] Y. H. Lee, R. Y. Kim, and D. S. Hyun, "A Novel SVPWM Strategy for a Multi-Level Voltage Source Inverter," *IEEE-APEC Conf. Rec.*, pp. 509-514, 1999.
- [9] D. H. Kim, Y. H. Lee and D. S. Hyun, "Analysis and Comparison of Carrier-based PWM methods for Neutral-Point-Clamped Voltage Source Inverters," *will be presented in IEEE-IECON2000 Conf. Rec.*