

고전압 플라이백 변압기의 과도특성

임철우, 박남주, 정세교

경상대학교 제어계측공학과, 자동화및컴퓨터응용기술연구소

Transient Characteristics of High Voltage Flyback Transformer

Cheol-Woo Lim, Nam-Joo Park, Se-Kyo Chung

Dept. of Control & Instrumentation Engineering, Gyeongsang National University

ABSTRACT

This paper deals with the modeling and analysis of the high voltage flyback transformer (HVFBT) often utilized in small-sized high voltage DC power supplies. The parasitic capacitance of the HVFBT with the large turns of the secondary winding causes the undesirable parasitic resonance in the transient state, which produces the high current stress and limits the switching frequency of the converter. In order to analyze this phenomenon, the equivalent circuit model including the parasitic capacitance is derived and the frequency characteristics are provided. The parasitic resonance in the switching states is also investigated based on this equivalent circuit model. The derived model and analysis is finally validated through the SPICE simulation and experiments.

고주파 빈압기에서 기생 커패시턴스를 줄이는 방법에는 sectionalizing이나 progressive winding 등이 있으나^[3] HVFBT에서는 2차측의 전기적 절연 때문에 다양한 방법의 적용이 불가능하다. 또한, 고전압 절연재는 높은 유전상수를 가지고 있어 2차측의 권선 커패시턴스를 증가시키는 작용을 한다. 2차측의 권선 커패시턴스는 1차측에 n^2 배의 값을 가지고 반영되며 컨버터의 동특성에 큰 영향을 미친다^{[1], [3]}.

따라서, 본 논문에서는 HVFBT의 과도상태에서 기생 커패시턴스에 의해서 나타나는 영향을 분석하고자 한다. 먼저, 누설 인덕턴스, 권선 커패시턴스를 포함하는 등가 모델을 도출하며 이를 기반으로 주파수 특성을 분석한다. 또한, 고전압플라이백 컨버터의 스위칭 상태에서 기생 커패시턴스의 영향을 분석하고 SPICE 시뮬레이션과 실험을 통하여 이를 검증한다.

1. 서론

플라이백 컨버터(flyback converter)는 CRT구동장치나 저전력 레이저, 조명장치와 같은 소형 고전압응용에 많이 사용되고 있다. 고전압 플라이백 변압기(high voltage flyback transformer; HVFBT)는 고전압 플라이백 컨버터의 가장 중요한 부분 중에 하나로 고전압을 발생시키기 위해서 1차측과 2차측 사이에 높은 권선 비를 가진다. 그러나, HVFBT에서 2차측의 많은 권선 수와 높은 전압은 기생 커패시턴스(parasitic capacitance)를 만들어내는 원인이 된다. 이러한 기생 커패시턴스는 과도상태에서 컨버터 전류 및 전압의 기생 공진(parasitic resonance)^[1]을 일으켜 스위칭 디바이스에 전류 스트레스를 증가시키고 컨버터의 스위칭 주파수를 제한하는 요소로 작용한다.

2. 고전압 플라이백 변압기 모델

고전압 플라이백 빈압기의 등가모델은 그림 1과 같다. 이상적인 변압기와 자화 인덕턴스, 누설 인덕턴스, 그리고 권선의 커패시턴스로 구성된다. 그림 1(a)의 모델을 1차측으로 환산하면 그림 1(b)와 같다. 여기서 각각의 파라미터는 다음과 같다^[1].

$$L'_{12} = L_{12}/n^2 \quad (1)$$

$$C'_1 = C_1 + (1-n)C_{12} \quad (2)$$

$$C'_2 = n^2[C_2 + (1-1/n)C_{12}] \quad (3)$$

$$C'_{12} = nC_{12} \quad (4)$$

이 모델에서 C'_1 , C'_{12} 의 영향은 무시할 수 있고 L_m 이 충분히 크다고 가정하면 그림 1(c)와 같이 단순화 할 수 있다. 여기서 모델의 파라미터는 다음과 같다.

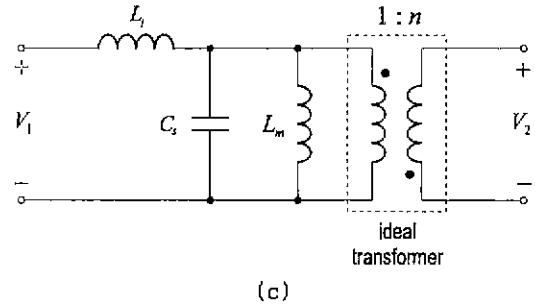
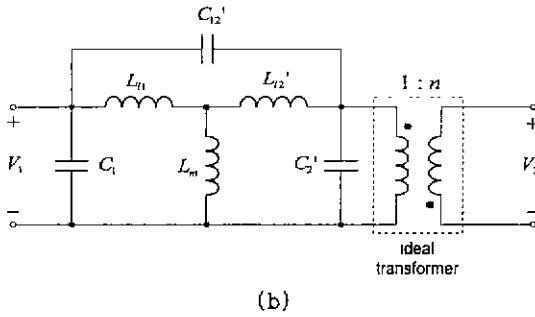
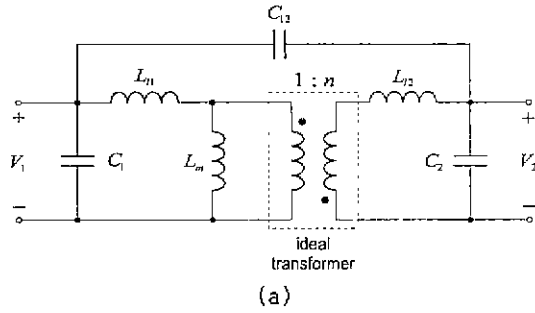


그림 1 (a) 등가모델 (b) 1차측에서 본 등가모델
(c) 근사화된 등가모델

$$L_1 \approx L_{11} + L'_{12} \quad (5)$$

$$C_s \approx C_2 \quad (6)$$

3. 주파수 응답 특성

그림 1(c)의 모델에서 입력임피던스는 다음과 같이 나타낼 수 있다.

$$Z_m(\omega) = \frac{V_{in}(\omega)}{I_m(\omega)} = \frac{L_1 \cdot s(s^2 + \omega_2^2)}{s^2 + \omega_1^2} \quad (7)$$

여기서,

$$\omega_1 = \frac{1}{\sqrt{L_m C_s}}, \quad \omega_2 = \sqrt{\frac{L_1 L_m}{L_1 + L_m} C_s} \approx \frac{1}{\sqrt{L_1 C_s}}$$

또는, $f_1 = \frac{1}{2\pi\sqrt{L_m C_s}}$, $f_2 \approx \frac{1}{2\pi\sqrt{L_1 C_s}}$ 이며 영점과 극점의 주파수 비는 다음과 같다.

$$\frac{f_2}{f_1} = \sqrt{\frac{L_m}{L_1}} \quad (8)$$

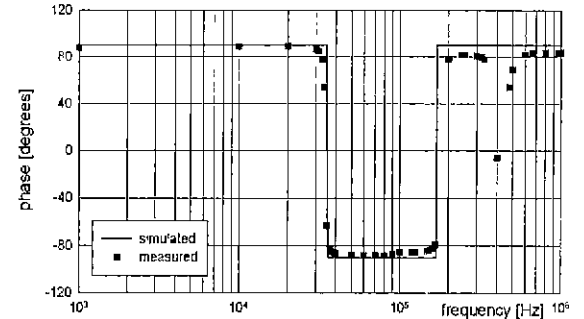
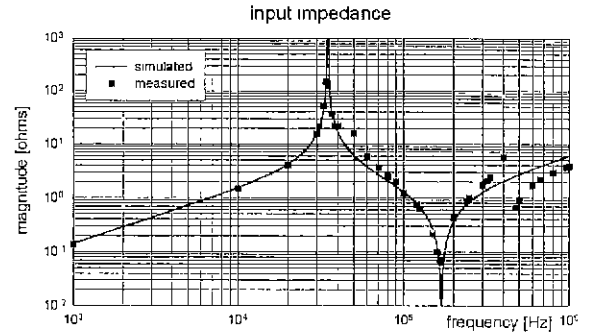


그림 2 입력 임피던스의 주파수특성

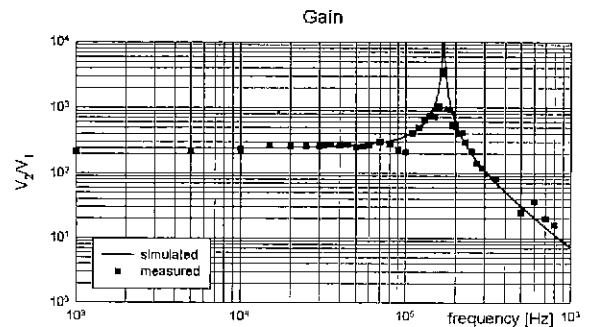


그림 3 전달함수 V2/V1의 주파수특성

그리고, 등가회로의 전달함수는 다음과 같다.

$$\frac{V_2(\omega)}{V_1(\omega)} = \frac{n}{L_1 C_s} \left(\frac{1}{s^2 + \omega_2^2} \right) \quad (9)$$

그림 2와 3은 입력 임피던스와 전달함수 V_2/V_1 의 주파수특성을 나타낸 것이다. 여기서 사용된 변압기 파라미터는 5장에 주어져 있으며 $f_1=35\text{kHz}$ 와 $f_2=166\text{kHz}$ 이다. 플라이백 컨버터의 과도상태에 이들 주파수에서 기생 공진이 일어난다.

4. 과도 특성

고전압 변압기의 등가모델을 사용한 플라이백 컨버터는 그림 4와 같이 5개의 동작모드로 나타낼

수 있다. 그림 5는 각각의 모드에 대한 파형을 나타낸 것이다. 불연속 전류모드(DCM)에서는 Mode0에서 Mode4까지가 반복되며 연속 전류모드(CCM)에서는 Mode0에서 Mode3까지가 반복된다.

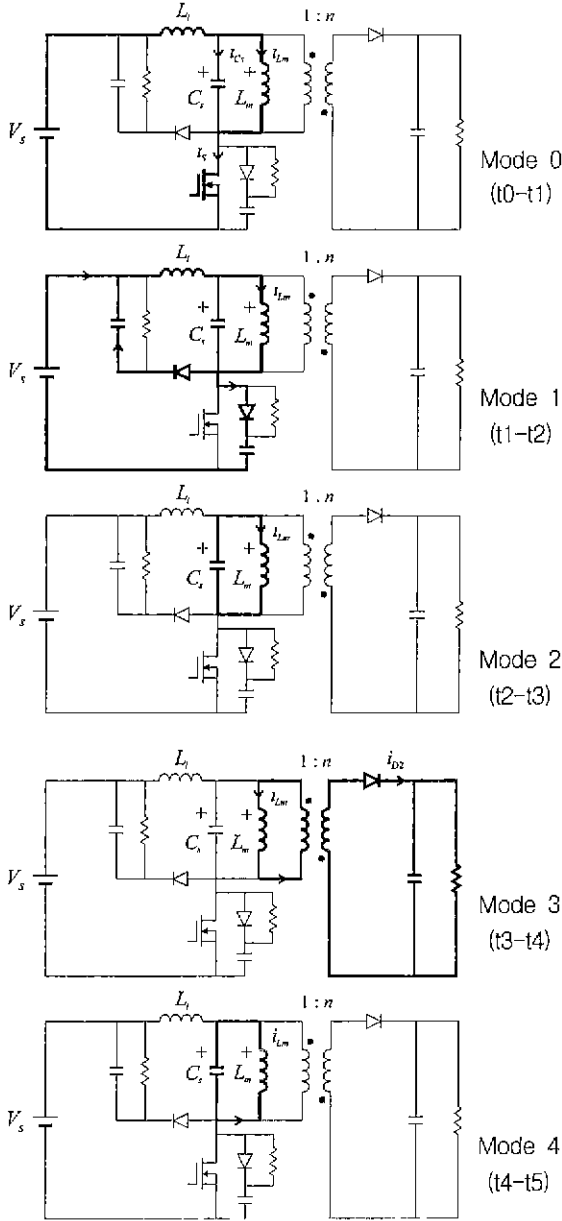


그림 4. 각 동작 모드의 등가회로

4.1 turn-on 상태

Mode 0 ($t_0 \sim t_1$): t_0 에서 주 스위칭소자가 턴-온되며 그림 4와 같이 전류가 L_m 과 등가 커패시턴스 C_s 를 통해서 흐른다. 이때 누설 인덕턴스 L_l 과 공진회로가 형성된다. 주 스위칭소자의 전류 i_s 는 i_{Cs} 와 i_L 의 합이며 다음과 같이 나타낼 수 있다.

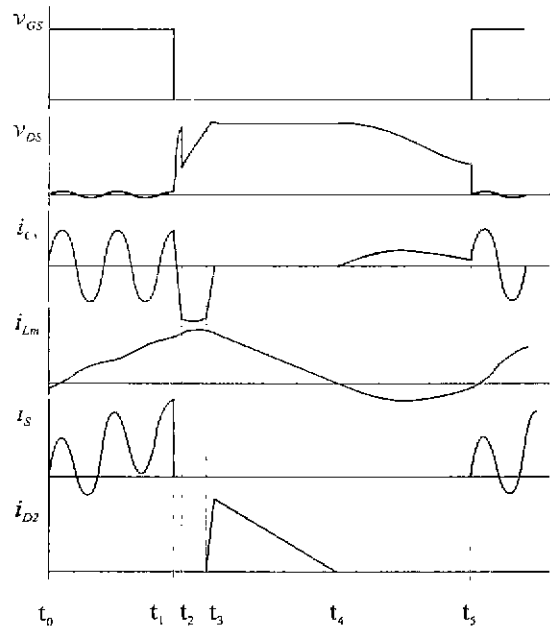


그림 5. 각 동작 모드의 주요파형

$$i_{Cs}(t) \cong I_{Cm} \sin[\omega_2(t-t_0) + \phi] \quad (10)$$

$$i_{Lm}(t) \cong \frac{V_s}{L_m}(t-t_0) - \frac{L_l}{L_m} I_{Cm} \sin[\omega_2(t-t_0) - \phi] + (1 + \frac{L_l}{L_m}) i_{Lm}(t_0) \quad (11)$$

$$i_s(t) \cong \frac{V_s}{L_m}(t-t_0) + (1 - \frac{L_l}{L_m}) I_{Cm} \sin[\omega_2(t-t_0) - \phi] + (1 + \frac{L_l}{L_m}) i_{Lm}(t_0) \quad (12)$$

여기서,

$$I_{Cm} = \sqrt{v_{Ds}^2(t_0) \frac{C_s}{L_l} + i_{Lm}^2(t_0)} \quad (13)$$

$$\phi = \tan^{-1} \frac{i_{Lm}(t_0)}{v_{Ds}(t_0)} \sqrt{\frac{L_l}{C_s}}$$

위 식으로부터 턴-온 시 공진전류는 임피던스의 영점 주파수 ω_2 와 같음을 알 수 있다.

4.2 turn-off 상태

턴-오프 시 기생 커패시턴스의 영향으로 L_m 에 저장된 에너지가 바로 2차측으로 전달되지 않고 공진 현상을 일으키게 된다. 세부적인 동작은 다음과 같다.

Mode 1 ($t_1 \sim t_2$): 주 스위칭소자가 턴-오프된 직후, 누설 인덕턴스에 의해 스위치의 전압이 급격히 상승하며 전압 클램프와 스너버 회로를 통해 폐회로가 형성된다. C_s 는 i_{Lm} 에 의해 충전이 되기 시작하며 누설 인덕턴스의 에너지가 완전히 클램프와 스너버로 전달되고 다이오드는 턴-오프 된다. 이때, i_{Lm} 은 $-i_{Cs}$ 와 같게 된다.

Mode 2 ($t_2 \sim t_3$): 클램프와 스너버 다이오드가 오프되면 L_m 과 C_s 가 공진을 일으키며 커패시터가 역방향으로 충전된다. 커패시터 전압이 $-v_o/n$ 이 될 때까지 커패시터는 충전되며 이때의 전류와 전압은 다음과 같다.

$$i_{Lm}(t) = -i_{Cs}(t) = I_{Lm} \sin[\omega_1(t-t_2) + \phi] \quad (14)$$

$$v_{Lm}(t) = v_{Cs}(t) = I_{Lm} \sqrt{\frac{L_m}{C_s}} \cos[\omega_1(t-t_2) + \phi] \quad (15)$$

여기서,

$$I_{Lm} = \sqrt{v_{Cs}^2(t_2) \frac{C_s}{L_m} + i_{Lm}^2(t_2)} \quad (16)$$

$$\phi = \tan^{-1} \frac{i_{Lm}(t_2)}{v_{Cs}(t_2)} \sqrt{\frac{L_m}{C_s}}$$

Mode 3 ($t_3 \sim t_4$): Mode 2에서 커패시터의 충전 전압이 $-v_o/n$ 보다 커지면 2차측의 다이오드도 통되고 L_m 에 남은 에너지가 2차측으로 전달된다. 이때 스위치 전압 v_{Ds} 는 $V_s + v_o/n$ 으로 유지된다. CCM에서는 여기서 Mode 0로 돌아가며 DCM에서는 Mode 4의 동작을 하게 된다.

Mode 4 ($t_4 \sim t_5$): 이 모드는 DCM에서만 나타나게 되며 L_m 의 에너지가 완전히 2차측으로 전달된 후 전압이 영이 되지 않고 C_s 에 충전된 전압에 의해 공진이 일어나게 된다. 이때 전압과 전류는 다음과 같다.

$$v_{Cs}(t) = v_{Lm}(t) = -v_o/n \cdot \cos \omega_1 t \quad (17)$$

$$i_{Cs}(t) = -i_{Lm}(t) = v_o/n \cdot \sqrt{\frac{C_s}{L_m}} \sin \omega_1 t \quad (18)$$

위 식들에서 보는 바와 같이 Mode 2와 4에 일어나는 공진 주파수는 임피던스의 극점 ω_1 과 같다.

본 연구에서는 수행한 모델링과 해석을 검증하기 위해 SPICE 시뮬레이션과 실험을 수행하였다. 시뮬레이션과 실험에 사용된 변압기의 파라미터는 다음과 같다.

페라이트 코어 = TDK UR46DB

권선비 = 6:1500 (1:250)

$L_m = 21.5\mu\text{H}$, $L_1 = 0.956\mu\text{H}$, $C_s = 0.963\mu\text{F}$

$V_s = 20\text{V}$, 스위칭 주파수 = 24kHz,

$R_L = 500\text{k}\Omega$

그림 6은 SPICE 시뮬레이션 결과를 나타낸 것이다. 변압기의 모델은 그림 1(c)와 같은 모델을 사용하였다. 그림에서 시뮬레이션 결과는 이론적인 결과와 잘 일치함을 알 수 있다. 그림 7은 실험 결과를 나타낸 것이다. 플라이백 컨버터의 출력전압은 3.2kV이며 모든 조건은 시뮬레이션과 동일하다. 그림 6과 7을 비교해 볼 때 두 결과가 잘 일치함을 볼 수 있다. 따라서, 이 결과로부터 본 논문에서 제시한 모델과 이론적인 해석이 타당함을 입증할 수 있다.

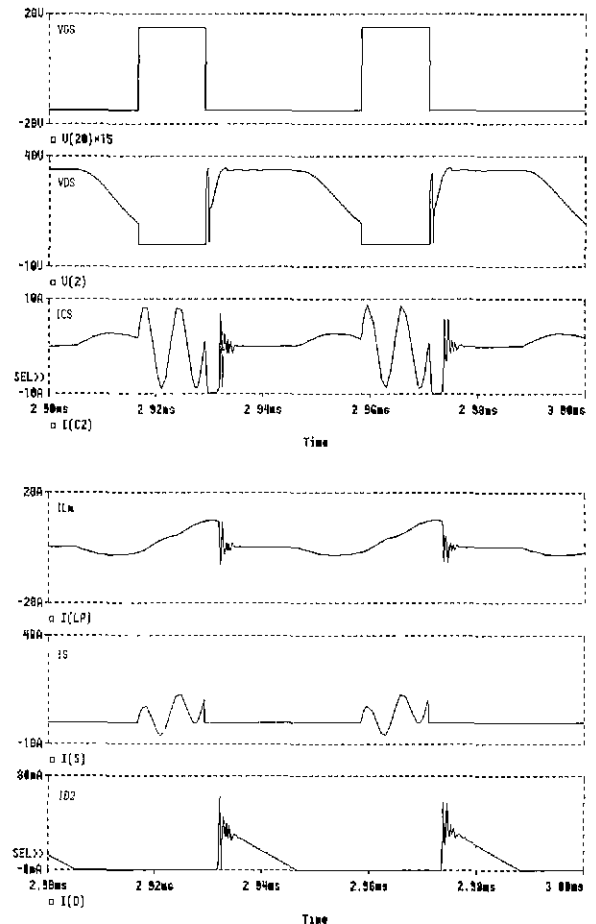
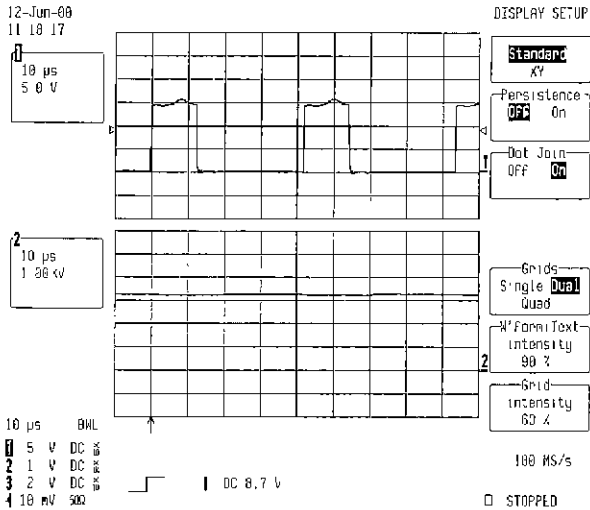
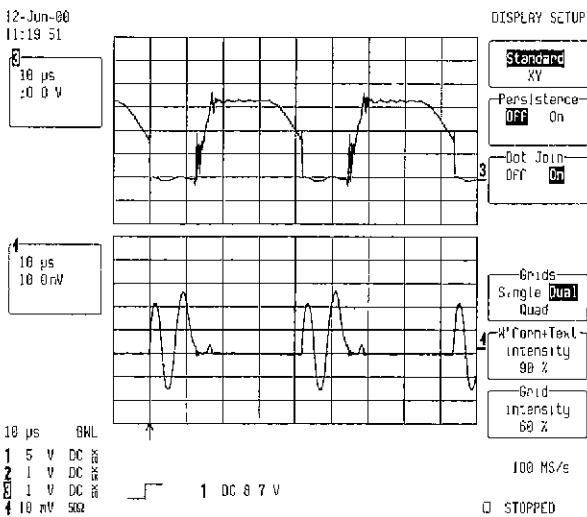


그림 6 SPICE 시뮬레이션 결과

5. 시뮬레이션과 실험



(a)



(b)

그림 7 실험 결과

- (a) v_{GS} (위), 출력전압(아래)
- (b) v_{DS} (위), i_S (아래) 5A/div

6. 결론

본 논문에서는 고전압 플라이백 변압기의 모델링과 과도특성에 대해 고찰하였다. 먼저, 고전압 플라이백 변압기에서 나타나는 기생 커패시턴스와 누설 인덕턴스를 고려한 모델을 도출하고 주파수 특성을 분석하였다. 또한, 이 모델을 바탕으로 고전압 플라이백 컨버터의 과도특성에 대한 해석을 수행하였다. 그 결과 컨버터 스위치의 턴-온 시 기생 커패시턴스와 누설 인덕턴스의 영향에 의해 기생 공진이 크게 일어나며 1차측에서 2차측으로 에너지 전달 시, 그리고 DCM에서 에너지 전달이 완료된 후 기생 커패시턴스와 자화 인덕턴스 간의 정현적인 에너지 전달이 이루어짐을 알 수 있었다. 이론

적인 결과를 검증하기 위해 SPICE 시뮬레이션과 실험을 수행하였으며 그 결과 모델링과 해석의 타당성을 검증할 수 있었다.

본 논문의 해석 결과로부터 고전압 플라이백 컨버터의 설계에 있어서 턴-온 시 공진 전류에 의한 전류 스트레스의 감소에 대한 대책이 필요함을 알 수 있었으며 DCM 모드에서 턴-오프 시, 기생 커패시턴스의 공진 현상을 이용한 소프트 스위칭 기법에 대한 연구가 필요하리라 생각된다.

이 논문은 국방과학연구소와 동명중공업(주)의 연구비 지원에 의하여 연구되었음

참고 문헌

- [1] Staff of the Dept of EE, MIT, *Magnetic Circuits and Transformer*, MIT Press, 1965
- [2] S. A. Stigant and A. C. Franklin, *The J&B Transformer Book*, John Wiley & Sons, 1973
- [3] C. T. McLyman, *Transformer and Inductor Handbook*, Marcel Dekker, 1988
- [4] C Ronald and S. Wong, "Effects of Power-Train Parasitic Capacitance on the Dynamic Performance of DC-to-DC Converters Operating in the Discontinuous MMF Mode" *IEEE Trans. on Power Electr.*, vol. 2, no. 1, pp. 2-19, 1987.
- [5] S. Y. R. Hui, "Measurement and Modeling of Stray Capacitances in High Frequency Transformers". *IEEE PESC 99*, pp. 736-768, 1999
- [6] S. C. Tang, "Optimal Operation of Coreless PCB Transformer-Isolated Gate Drive Circuits with Wide Switching Frequency Range," *IEEE Trans. on Power Electronics*, vol.14, no.3, pp 506-514, 1999
- [7] V. S Ramsden, H. Y. Lu, and J. G. Zhu, "Dynamic circuit modeling of a high frequency Transformer", *IEEE PESC'98*, pp. 1479-1485, 1998
- [8] J. G. Zhu, S. Y. R. Hui, and V. S. Ransden, "A generalised dynamic circuit model of magnetic cores for low- and high-frequency applications, Part I: Theoretical calculation of the equivalent core loss resistance", *IEEE Trans. on Power Electr.*, vol.11, no.2, 1996, pp. 246-250