

새로운 단계층 Single-Switch PFC 컨버터

이희승* 김봉규** 윤재한** 서재호**

*군장대학 전기전자통신학부 **원광대학교 공과대학 전기공학과

Novel Single-Switch Converter with PFC

Hee-seung Lee* Bong-kyu Kim** Jae-han Yoon** Jae-ho Seo**

*Kunjang College **Wonkwang University

Abstract - In this paper, we proposed a new single-stage single-switch power factor correction(S-4 PFC) converter with output electrical isolation. The configuration of this converter is achieved by combining a flyback circuit and a forward circuit in one power stage. To verify the theoretical analysis of the proposed converter, a design example is given with its Pspice simulation and experimental results.

1. 서 론

최근에 IEC 1000-3-2와 IEC 555-2 같은 표준 규격 때문에 많은 고주파 역률보상(PFC) 회로와 입력 전류 모양 제어기법이 연구되어 오고 있다.[1-12] 이러한 제어기법들은 1단 방식과 2단 방식으로 대별된다.

2단 방식은 입력 역률을 좋게 하기 위하여 입력측에 ac/dc컨버터를 연결하고 출력전압을 일정하게 하기 위하여 dc/dc컨버터를 직렬로 연결하게 되는데 주요 단점은 고조파 성분을 포함하고 2단 방식이기 때문에 구성 부분수가 증가하여 제어 회로 또한 복잡하기 때문에 비용뿐만 아니라 부피가 커진다는 단점을 가지고 있다.

한편, 1단 방식은 하나의 전력단으로 PFC회로와 출력전압 일정 회로를 조합하기 때문에, 제어회로가 간단하고 비용과 부피의 절감 때문에 많은 응용에 널리 이용되고 있다.[6-11]

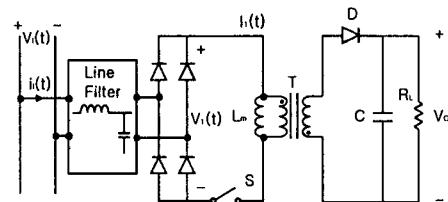
일반적으로 1단 PFC에서의 입력 회로는 불연속 전도 모드(DCM)로 동작하고 전류의 피크치는 자동적으로 입력전압에 비례하여 스위칭 사이클 당 평균 인덕터 전류는 모양과 위상면에서 입력전압에 따라 변화하지만 DCM에서 동작하는 입력 인덕터는 각 스위칭 사이클이 끝나기 전에 저장된 에너지를 모두 방전해야 하기 때문에 입력량과 출력량의 차이를 보상할 수 없다. 따라서 순간 전력 감소를 보상하기 위하여 대용량의 캐패시터가 사용된다. 따라서 DCM입력 전류 동안 일반적으로 충격비가 거의 일정한 삼각 펄스의 연속이고 맥동 입력 전류를 평활하게 하기 위하여 필터링이 반드시 필요하다. 따라서 본 논문에서는 하나의 스위치로 플라이백 회로와 포워드 회로를 조합하여 전기적 절연 출력과 역률이 거의 일정한 새로운 single-switch컨버터를 제안한다.

2. 본 론

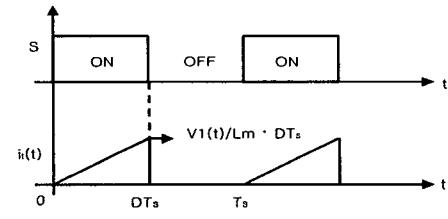
2.1 플라이백 PFC 컨버터 회로의 고찰

그림 1(a)(b)는 절연 플라이백 컨버터 회로와 입력전류 파형을 각각 보여준다. 스위칭 주파수가 입력주파수보다 훨씬 높기 때문에 스위칭 사이클 동안 입력 전압이 일정하다고 가정한다.

컨버터가 DCM에서 동작할 때 각 스위칭 사이클 동안 입력전류 파형은 삼각파이고 피크 전류는 입력전압의 선형 함수이다.



(a) 플라이백 컨버터 회로



(b) 입력 전류

그림 1. DCM동작 기본 플라이백 컨버터

다이오드 정류기의 평균 출력 전류는 다음과 같다.

$$i_{1,\text{avg}}(t) = \frac{D^2 T_s}{2L_m} V_1(t) \quad (\text{식 } 1)$$

여기서 L_m 은 변압기 자화 인덕턴스

정상상태 동작에서 출력전압은 거의 일정하고 충격비 내에서 변화가 작다. 결과적으로 식 (1)을 $i_{1,\text{avg}}(t)$ 와 $V_1(t)$ 사이의 선형관계를 나타내고 있으며 그것은 플라이백 컨버터가 특성이 좋은 PFC능력을 가지고 있음을 알 수 있고 단계층 PFC회로를 구성하는데 매우 적당하다.

2.2 제안된 PFC컨버터의 기본회로 동작

그림 2는 제안된 새로운 S-4절연 컨버터의 기본 회로도를 보여준다.

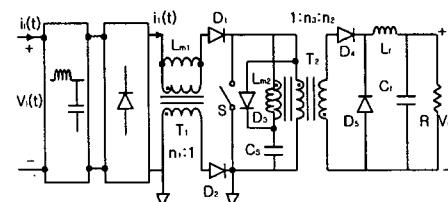
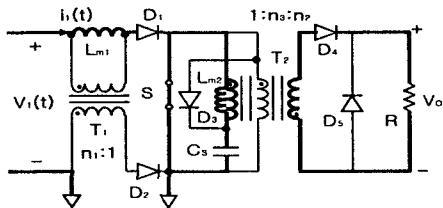


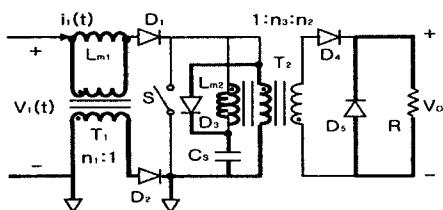
그림 2. 제안된 컨버터의 회로도

입력회로는 플라이백 컨버터이고 출력회로는 포워드 컨버터이다. 전력 스위치와 축적 캐패시터는 다이오드 D_1 , D_2 의 두 회로 사이에 위치하고 안정상태에서 컨버터가 한 소위칭 사이클을 동안 3가지 동작 모드로 동작한다는 것을 알 수 있다.

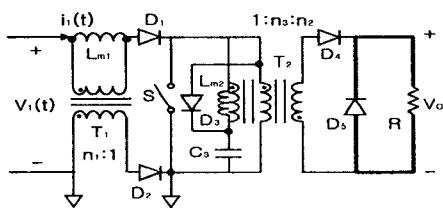
그림 3은 제안된 컨버터의 세가지 동작 모드를 보여준다.



(a) 동작 모드 1



(b) 동작 모드 2



(c) 동작 모드 3

그림 3. 제안된 컨버터의 동작 모드

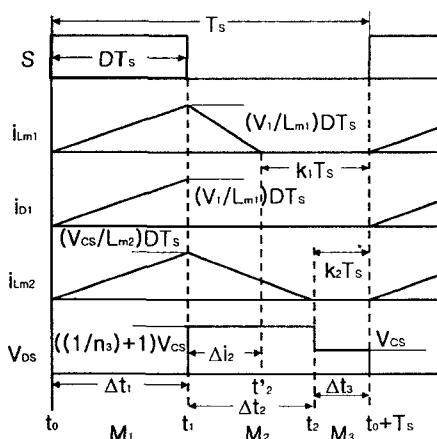


그림 4. 제안된 컨버터의 동작모드의 각부 파형

모드 1 [$t_0 \leq t < t_1$] : 초기에 전력 스위치가 off이고

변압기 T_1 과 T_2 에 저장된 모든 에너지가 방전(즉, 권선에 전원차단)된 것으로 가정한다. 모드 1은 그림 3(a)에서 보여지는 것처럼 $t=t_0$ 에서 전력스위치가 터-온될 때 시작한다. 이 단계 도안 D_1 이 전도되기 때문에 T_1 의 초기 전압은 입력전압 $V_1(t)$ 가 되고 변압기 T_1 이 자화를 시작하는 원인이 된다. T_1 변압기 권선의 2차측의 극성 때문에 다이오드 D_2 는 차단되고 결과적으로 전전압 $V_1(t)$ 에 의해 T_1 에 에너지가 가해진다.

한편 캐패시터 전압 V_{CS} 는 T_2 의 1차측 권선에 적용되고 D_3 는 차단된다. T_2 가 포워드 변압기이기 때문에 이 단계 동안 캐패시터 C_S 에 저장되는 에너지는 부하로 전이하기 시작한다. 이 모드는 전력 스위치가 터-오프될 때 끝난다.

전력 스위치 S의 전도 때문에 입력전압 V_1 은 T_1 의 자화 인덕터 L_{m1} 에 적용되고 캐패시터 전압 V_{CS} 는 L_{m2} 와 교차하여 적용된다.

그러므로 다음식을 얻을 수 있다.

$$\begin{aligned} i_{Lm1}(t) &= i_{D1}(t) = \frac{V_1}{L_{m1}} \\ i_{Lm2}(t) &= \frac{V_{CS}}{L_{m2}} t \\ V_{ds}(t) &= 0 \end{aligned} \quad (\text{식 } 2\text{a})$$

이 단계의 지속시간은 $\Delta t_1 = DT_s$ 이다.

$$D(t_1) = DT_s \quad (\text{식 } 2\text{b})$$

여기서 $D = t_1/T_s$, t_1 은 S가 터-오프인 시간

모드 2 [$t_1 \leq t < t_2$] : 전력스위치는 터-오프되고 다이오드 D_1 은 역바이어스 되고 다이오드 D_2 를 통해 플라이백 변압기 T_1 은 차단된다. T_1 에 저장된 에너지는 캐패시터 C_S 로 전이된다. 동시에 포워드 변압기는 3차 권선 n_3 와 D_3 에 의해 소호되고 자화 에너지는 캐패시터 C_S 로 전이된다. 2차 권선 n_2 의 극성 때문에 다이오드 D_4 는 터-오프 되고 다이오드 D_5 는 출력 필터 인덕터 전류에 계속 터-온 된다. 이 모드에서 입력에서 부하로 전이되는 에너지는 차단되고 모드 1에서 축적 캐패시터의 에너지 감소는 보상된다. 이 동작 모드 동안 다이오드 D_2 , D_3 는 터-온된다. T_1 , T_2 의 1차측에 대한 V_{CS} 를 둘이켜 볼 때 자화인덕터 L_{m1} 과 L_{m2} 전압 각각 V_{CS}/n_1 , V_{CS}/n_3 이다.

$$\begin{aligned} i_{Lm1}(t) &= \begin{cases} \frac{V}{L_{m1}} DT_s - \frac{V_{CS}}{n_1 L_{m1}} (t - DT_s) & (DT_s \leq t \leq t'_s) \\ 0 & (t'_s < t \leq t_2) \end{cases} \\ i_{Lm2}(t) &= \frac{V_{CS}}{L_{m2}} DT_s - \frac{V_{CS}}{n_3 L_{m2}} (T - DT_s) \quad (\text{식 } 3\text{a}) \\ V_{ds}(t) &= \begin{cases} \left(\frac{1}{n_3} + 1\right) V_{CS} & DT_s \leq t \leq t'_s \\ V_{CS} & t'_s \leq t \leq t_2 \end{cases} \end{aligned}$$

Δt_2 와 $\Delta t'_2$ 는 다음과 같이 주어진다.

$$\Delta t_2 = t_2 - t_1 = n_3 DT_s \quad (\text{식 } 3\text{b})$$

$$\Delta t'_2 = t'_2 - t_1 = n_1 \frac{V_1}{V_{CS}} DT_s \quad (\text{식 } 3\text{b}')$$

모드 3 [$t_2 \leq t < (t_0 + T_s)$] : T_1 과 T_2 가 완전히 차단되었을 때 (즉 $i_{D3}(t)$ 와 $i_{D2}(t)$ 가 Zero), 컨버터의 동작은 모드 3으로 들어간다. 모드 3에서 다음 스위칭 사이클이 시작될 때 까지 출력 필터는 출력전압을 유지한다. 이 동작 모드 동안 플라이백 변압기와 포워드 변압기 모

두 완전히 차단되고 결과적으로 다음과 같다.

$$\begin{aligned} i_{Lm1}(t) &= i_{Lm2}(t) = 0 \\ V_{ds}(t) &= V_C \end{aligned} \quad (\text{식 } 4\text{a})$$

이 모드의 지속시간은 다음과 같다.

$$\Delta t_3 = T_S - DT_S - \Delta T_2 \quad (\text{식 } 4\text{b})$$

2.3 제안된 PFC 컨버터 설계

제안된 컨버터를 설계함에 있어서 다음 설계 가이드라인이 고려될 수 있다.

- a) 최대 충격비 설정 : 컨버터가 최소 입력 전압에서 동작할 때 충격비는 최대값에 가까워 질 것이다. 최대 충격비 D_{max} 를 선택하고 적당한 여유를 고려해야 한다.
- b) 자화 인덕턴스 L_{m1} : L_{m1} 에 대한 최소 입력 전압 동작을 고려함으로써 우리는 L_{m1} 에 대한 설계방정식을 얻을 수 있다.

$$L_{m1} = \frac{RT_s}{2} \left(D_{max} \frac{V_{b rms, min}}{V_0} \right)^2 \quad (\text{식 } 5)$$

$$I_{ds, max} = \left(\frac{\sqrt{2} V_{b rms}}{L_{m1}} + \frac{V_C}{L_{m2}} \right) DT_s \quad (\text{식 } 6)$$

스위치 전류 스트레스를 낮게 하기 위하여 자화 인덕턴스 L_{m2} 는 가능한 한 커야 한다. L_{m2} 의 선택은 전류 스트레스와 물리적 차원을 고려함으로써 고려된다. V_{CS}/L_{m2} 에 기인한 전류 스트레스를 방지하기 위하여 다음과 같이 셋 할 수 있다.

$$L_{m2} \geq 10L_{m1} \quad (\text{식 } 7)$$

c) 변환비 n_1, n_2, n_3 : D_{max} 를 구체적으로 쓰면 n_3 은 식 8에 의해 알 수 있다. D_{max} 와 n_3 를 알면 변압기 권수비 n_2 는 식 9에 따라 설계될 수 있다. 보다 큰 n_2 는 축적 캐패시터 전압감소를 둡는다는 것을 가르키지만 자연 시간이 짧다. 식 10은 n_1 선택을 위한 표준 설계를 준다.

$$n_3 < \frac{1 - D_{max}}{D_{max}} \quad (\text{식 } 8)$$

$$n_2 < \left(1 + \frac{1}{n_3} \right) \frac{1 - D_{max}}{2\sqrt{\tau_n}} \quad (\text{식 } 9)$$

$$n_1 < \frac{(1 - D_{max})}{2D_{max} n_2 \sqrt{\tau_n}} \quad (\text{식 } 10)$$

d) 캐패시터 C_S 의 선택 : 캐패시터 C_S 의 전압비는 다음과 같다.

$$V_{CS, max} = \frac{V_{b rms, max}}{n_2 \sqrt{2\tau_{n, min}}} \quad (\text{식 } 11)$$

e) 출력필터 인더턴스 L_f 와 캐패시턴스 C_f 의 선택 : L_f 와 C_f 의 필터 성분은 필터의 코너주파수가 스위칭 주파수보다 훨씬 작다는 그런 방법이 선택되어야 한다. 일반적으로 f_0 보다 25~40% 큰 f_s 로 세트한다.

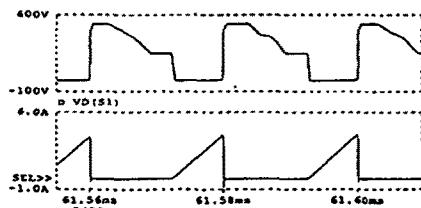
$$f_0 = \frac{1}{2\pi\sqrt{L_f C_f}} \ll f_s \quad (\text{식 } 12)$$

f) 전력스위치와 다이오드 선택 : 각 성분에 대한 최대 전압 스트레스는 고입력 저저항 동작하에서 계산되어야 한다는 것을 주목해야 한다. 각 성분의 최대 전류 스트레스는 다른 입력과 부하 조건을 비교한 후 결정되어야

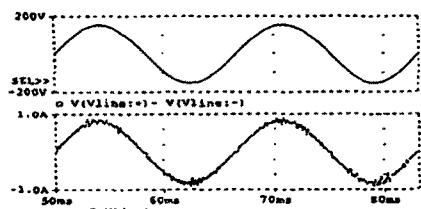
한다. 최대전압, 전류, 스트레스를 기초로 적당한 스위칭 디바이스가 선택될 수 있다.

3. 시뮬레이션과 실험결과 고찰

위의 설계 회로 파라미터를 이용하여 제안된 single 스위치 컨버터 배선으로의 폐루프 Pspice 시뮬레이션이 행해졌고 그 결과를 그림 5에 나타낸다.



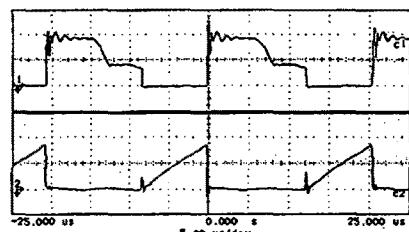
(a) 스위치 전압과 다이오드 D_1 의 전류파형



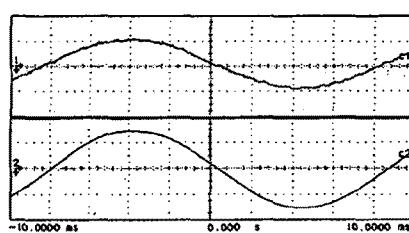
(b) 입력전압과 필터입력전류 파형

그림 5. 제안된 컨버터의 시뮬레이션 파형

폐루프 제어를 하기 위해 PWM칩 SG3525를 사용하였다. 필터링된 입력전류, 스위치 전압, 다이오드 D_1 을 통한 전류의 실험 파형을 그림 6에 나타냈고 LeCroy 9350A 오실로스코프로 측정하였다.



(a) 스위치 전압과 다이오드 D_1 의 전류파형



(b) 입력전압과 필터입력전류 파형

그림 6. 제안된 컨버터의 실험 파형

그림 6(a)의 파형은 피크입력 전압에서 기록된 것이다. 입력 전류 파형은 입력 전압과 같이 거의 정현파이고 이 컨버터 토플로지에 의해 좋은 역률을 얻었다. 다른 부하 조건 하에서 측정된 역률과 효율을 그림 7에 나타낸다.

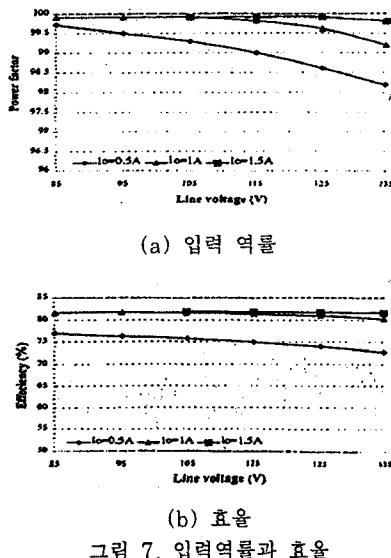
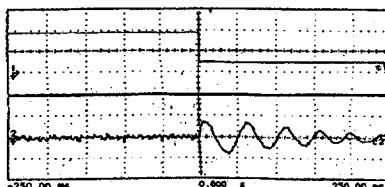


그림 7. 입력역률과 효율

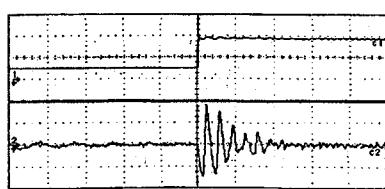
전부하시 제안된 컨버터는 $85V_{AC}$ 에서 $135V_{AC}$ 로 변화하는 입력전압에 대하여 99%역률을 유지함을 알 수 있었다. 공칭부하에서 전체 변환효율의 80%(입력 필터와 부의 온도 출발저항을 포함하여) 보다 높은 효율이 얻어진다.

파워 서플라이가 $110V_{AC}$ 입력 $1A$ 출력 이하의 공칭동작에 대해 설계되었기 때문에 $1.5A$ 출력에서 입력전압이 $100V$ 이하로 저하할 때 $50V$ 출력이 유지될 수 없다(데이터 사이클 제한 때문에).

$110V_{AC}$ 에서 부하에 대응하는 과도응답 파형이 25%와 전부하사이에서 변화하고 부하변화시 그림 8은 출력전압 과도응답을 보여준다.



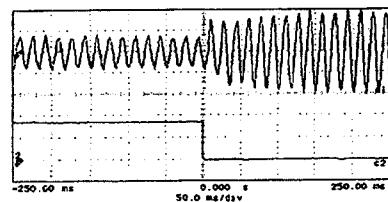
(a) 전 부하에서 25% 부하 스위칭



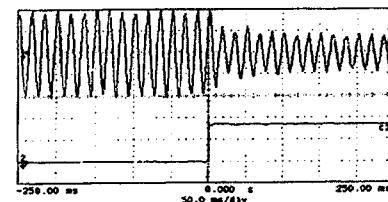
(b) 25%부하에서 전 부하 스위칭

그림 8. $110V_{AC}$ 입력에서 출력전압 과도응답

그림 9는 입력전류 과도응답을 보여준다.



(a) 전 부하에서 25%부하 스위칭



(b) 25%부하에서 전 부하 스위칭

그림 9. $110V_{AC}$ 입력에서 입력전류 과도응답

25%부하에서 전부하로의 리셋시간은 약 $50ms$ 이고 전부하에서 25%부하로의 리셋시간은 약 $100ms$ 이다. 그러나 리셋시간은 제어회로를 최대한 활용함으로서 향상될 수 있다.

4. 결 론

PFC의 새로운 S-4 PFC ac/dc컨버터 토플로지가 제안되었다. 입력에서 플라이백 회로의 DCM동작 때문에 제안된 컨버터는 거의 완전한 정현 입력 전류가 되고 결과적으로 입력 역률이 거의 일정하다. 축전 캐패시터 전압은 저 레벨로 유지될 수 있고 설계비율을 감소시킨다. 전기적 절연 출력은 나타낸 컨버터 토플로지에 의해 제공될 수 있다. $110V_{AC}$ 에서 컨버터가 동작할 때 80%의 효율과 거의 일정한 역률을 얻을 수 있었다. 제안된 컨버터는 THD가 낮고 역률 동작이 높은 저전력과 저비용 응용에 적당하다.

참 고 문 헌

- [1] Michihiko Nagao, "A Novel One-Stage Forward-Type Power-Factor-Correction Circuit", IEEE Trans, Vol 15, 103~110, 2000
- [2] Maksimovic Jang Y. and Erickson R., "Nonlinear - Carrier control for high power factor boost rectifiers", IEEE APEC, 635~641, 1995
- [3] Kornetzky P., Wei H., Zhu G. and Bartarseh I., "A Single-switch ac/dc converter with power factor correction", IEEE PESC, 527~535, 1997
- [4] Huber L. and Jovanovic M. M., "Single-stage, Single-switch, isolated power supply technique with input-current shaping and fast output-voltage regulation for universal input-voltage-range applications", IEEE APEC, 272~280, 1997

[5]

.

.

[12]