

출력단 결합인덕터를 이용한 영전압 영전류 스위칭 풀브릿지 PWM 컨버터

최항석, 조보형
서울대학교 전기공학부

Novel ZVZCS Full-bridge PWM converter using a coupled output inductor

Hang-seok Choi, B.H. Cho
School of Electrical Engineering, Seoul National University

Abstract - A novel zero voltage and zero current switching (ZVZCS) full bridge (FB) PWM converter is proposed. The new converter improves the drawbacks of the previously proposed ZVZCS FB PWM converters [1-5]. A simple auxiliary circuit with neither lossy components nor active switches achieves ZVZCS of the primary switches. Since the proposed converter has many advantages such as simple auxiliary circuit, high efficiency, and low voltage stress of the rectifier diode, it is very attractive for the high power applications. The principles of operation and design considerations are presented. The experimental verifications from 2.5kW prototype converter operating at 70kHz are presented.

1. 서 론

IGBT는 구동의 용이성과 높은 전력 처리능력 등의 장점을 가지고 있어 대전력 전력전자 시스템에서 점차 기존의 MOSFET을 대체하고 있는 추세이다. 그러나 IGBT는 스위칭시 발생하는 손실, 특히 tail 전류로 인한 턴-오프 손실이 크기 때문에 구동할 수 있는 스위칭 주파수가 20~30kHz로 제한되어 있다. 시스템의 크기를 줄이기 위해서는 IGBT를 더 높은 스위칭 주파수로 동작시켜야 하는데 이를 위해서는 턴-오프 스위칭 손실을 줄이기 위한 영전류 스위칭 기법이 적용된 컨버터 회로가 요구된다. 최근 IGBT의 고속 스위칭을 위해 기존의 ZVS FB PWM 컨버터에 간단한 보조 회로를 추가하여 영전압 영전류 스위칭을 가능하게 한 여러 회로들이 제안되고 있다[1-5]. Leading-leg 스위치의 영전압 스위칭은 기존의 ZVS FB PWM 컨버터와 같은 방식으로 이루어지는 반면 lagging-leg 스위치의 영전류 스위칭은 환류(freewheeling) 구간에서 일차측 전류를 영으로 만들어서 구현한다.

[1]에서 제안된 방식은 DC 블로킹 캐패시터와 saturable 인덕터를 사용하여 영전류 스위칭을 구현하였다. 그러나 이 방식은 saturable 인덕터에서 발생하는 코어 손실 때문에 대전력 응용에는 적합하지 않다. [2]에서 제안된 방식은 2차측에 능동 스위칭 소자를 사용한 전압 제한회로를 사용하여 영전류 스위칭을 구현하였다. 이 방식은 보조회로의 부가 스위치가 하드 스위칭을 하므로 이로 인한 손실 때문에 역시 대전력 응용범위에는 적합하지 않다. [3]에서 제안된 방식은 2차측에 H-브릿지 스너버 회로를 사용하여 영전류 스위칭을 구현하였다. 이 방식은 2차측 정류 다이오드의 전압 스트레스가 일반적인 풀 브릿지 회로의 2배까지 상승하는 단점과 스너버 회로의 캐패시터의 충전전류의 피킹이 커서 이로 인한 손실이 증가하는 단점이 있다. [4]에서 제안된 방식에서는 주 변압기에 보조 권선을 추가하여 영전류 스위칭을 구현하였다. 이 방식은 [1-3]에서 제안된 방식들의 단점들을 대부분 해결하였으나 변압기가 복잡해지는 단점이 있다. [3]에서 제안된 방식의 단점을

개선한 회로가 [5]에서 제안되었다. 이 방식은 [3]의 방식과 비슷한 동작특성을 가지면서 2차측의 정류 다이오드의 전압 스트레스를 감소시켰다. 그러나 이 방식 역시 출력전압이 영인 경우(기동시) 정류단 다이오드의 전압 스트레스가 [3]과 동일하므로 이를 방지하기 위해 추가적인 전압 제한 회로가 필요하다.

본 논문에서는 기존에 제안된 ZVZCS FB PWM 컨버터들의 단점들을 대부분 해결한 새로운 방식의 ZVZCS FB PWM 컨버터를 제안한다. 제안된 방식에서 leading-leg 스위치의 영전압 스위칭은 기존의 ZVS FB PWM 컨버터와 동일한 방식으로 이루어지고 lagging-leg 스위치의 영전류 스위칭은 환류 구간에서 2차측의 보조 회로의 캐패시터를 방전시켜 1차측 전류를 영으로 만들어 구현한다. 제안된 회로는 그림 1에서 보는 바와 같이 출력 인덕터에 보조 권선을 추가하여 구현된 매우 간단한 보조 회로를 사용하고 있으며 손실성 소자나 능동 스위칭 소자를 요구하지 않는다. 보조 회로의 캐패시터를 충전하는 전류의 피킹은 출력 인덕터의 보조권선의 누설 인덕턴스를 이용하여 낮은 rms 값을 갖도록 하여 전류 스트레스를 저감하고 효율을 향상시킬 수 있으며 2차측 정류단 다이오드의 전압 스트레스는 일반적인 풀-브릿지 방식과 동일한 수준으로 유지된다.

본 논문에서는 제안된 컨버터의 동작원리와 설계 절차를 설명하고 이를 실험을 통해 검증하였다.

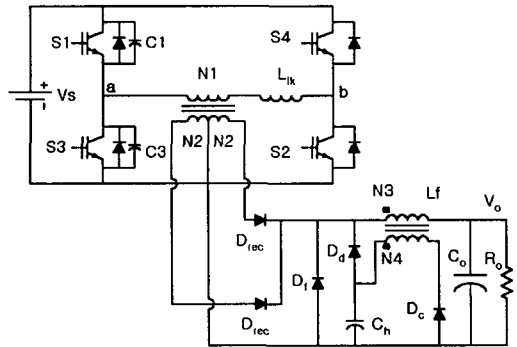


그림 1 제안된 ZVZCS FB PWM 컨버터

2. 본 론

2.1. ZCS를 위한 보조회로의 동작원리

그림 1은 제안된 ZVZCS FB PWM 컨버터의 회로도를 보여주고 있다. 회로에서 왼쪽에 위치한 스위치들은 기존의 ZVS FB PWM 컨버터와 동일한 방식으로 영전압 스위칭이 이루어지며 오른쪽에 위치한 스위치들은 보조회로의 캐패시터의 충전전류를 통해 영전류 스위칭이 이루어진다. 보조회로는 그림에서 보는 바와 같이 매

우 간단히 구성되며 출력단의 결합 인덕터의 누설 인덕턴스를 조절하여 보조회로의 캐패시터의 충전 전류의 첨값을 감소시켜 rms 값을 최소로 유지하여 효율을 향상시킬 수 있다. 그림 2에서 보는 바와 같이 보조회로의 동작은 1차측의 에너지가 2차측으로 넘어가는 동작모드에서 출력 인덕터의 2차 권선을 통해 보조 회로의 캐패시터를 충전하고 환류 모드에서 캐패시터를 방전시켜 일차측 전류를 영으로 만들어 영전류 스위칭을 이루게 된다. 또한 기동시 출력전압이 영인 경우 보조 캐패시터 전압이 정류단 전압과 같아지게 되면 다이오드 Dd가 켜지면서 캐패시터 전압은 정류단 전압에 고정되게 되어 추가적인 전압 제한 회로가 필요하지 않다.

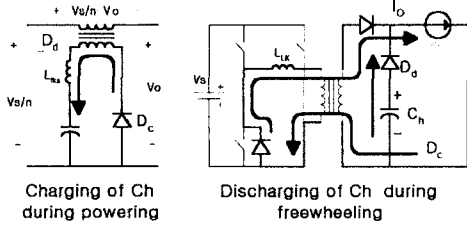


그림 2 보조 회로의 동작

2.2. 제안된 컨버터의 동작원리

제안된 컨버터의 정상상태에서의 동작을 분석하기 위해 출력단의 인덕터는 충분히 커서 스위칭 반주기에서는 거의 정전류원으로 가정하고, 회로의 모든 소자들은 이상적인 것으로 가정한다. 제안된 컨버터는 스위칭 반주기에 9개의 동작 모드를 가지고 있다. 회로의 파형과 각 동작 모드에서의 등가회로가 그림 3과 4에 각각 나타나 있다.

모드 1(T₀-T₁): S₁이 턴-온 하고 입력전압이 누설 인덕터에 가해져 일차측 전류는 부하전류의 1차측 반영치와 같아질 때까지 증가한다.

$$I_p(t) = \frac{V_s}{L_{LK}} t \quad (1)$$

여기서, V_s: 입력전압, L_{LK}: 변압기의 누설 인덕턴스

모드 2(T₁-T₂): S₁과 S₂가 도통하며 에너지가 2차측으로 전달된다. 보조회로의 캐패시터는 출력 인덕터의 보조 권선을 통하여 충전되며 이 때 캐패시터 전압과 전류는 다음과 같다.

$$V_{ch}(t) = \frac{1}{m} \left(\frac{V_s}{n} - V_o \right) [1 - \cos(\omega_s t)] \quad (2)$$

$$I_{ch}(t) = -\frac{1}{m} \sqrt{\frac{C_h}{L_{Lk}}} \left(\frac{V_s}{n} - V_o \right) \sin(\omega_s t) \quad (3)$$

여기서 n : 주변압기 권선비 (N₁/N₂)

m : 출력단 인덕터 권선비 (N₃/N₄)

이 기간동안 캐패시터 전압은 2(V_s/n-V_o)/m까지 충전되며 이 구간에서 Dd가 켜지는 것을 방지하기 위해서는 이 전압이 정류단 전압 V_s/n 보다 작아야 한다.

모드 3(T₂-T₃): Dc 는 전류가 영이 되면서 꺼지고 보조회로의 캐패시터 전압은 모드 2에서 충전된 전압으로 유지된다.

모드 4(T₃-T₄): S₁이 턴-오프하고 1차측 전류는 C₁을 충전하고 C₃를 방전시킨다. 변압기 1차측 전압은 보조회로의 캐패시터 전압의 1차측 반영치와 같게 될 때까지 감소한다.

$$V_{ab}(t) = \frac{I_o}{n(C_1 + C_3)} t \quad (4)$$

모드 5(T₄-T₅): 2차측 정류단 전압이 감소하여 보조회로의 캐패시터 전압과 같아지면 Dd가 턴-온 하고 정류단 전압은 보조회로의 캐패시터 전압과 같이 감소한다. 이 동작 모드 동안 1차측 전류와 전압은 아래 식과 같이 주어진다.

$$I_p(t) = \frac{I_o}{n} \cos(\omega_b t) \quad (5)$$

$$V_{ab}(t) = \frac{2n}{m} \left(\frac{V_s}{n} - V_o \right) - \frac{I_o \sin(\omega_b t)}{n(C_1 + C_3)\omega_b} \quad (6)$$

여기서, $\omega_b = \frac{1}{\sqrt{L_{LK}(C_1 + C_3)}}$

모드 6(T₅-T₆): C₃가 완전히 방전되고 S₃는 영전압으로 턴-온 한다. 2차측 전압이 1차측 누설 인덕턴스에 가해져 1차측 전류는 영이 될 때까지 감소한다.

$$I_p(t) = \frac{I_o \cos(\omega_b t_{m5})}{n} - \frac{2n \sin(\omega_c t)}{m\omega_c L_{LK}} \left(\frac{V_s}{n} - V_o \right) \quad (7)$$

$$V_{rec}(t) = \frac{2}{m} \left(\frac{V_s}{n} - V_o \right) \cos(\omega_c t) \quad (8)$$

여기서, $t_{m5} = T_5 - T_4$

모드 7(T₆-T₇): 1차측 전류는 영으로 감소한 상태에서 보조 회로의 캐패시터가 방전하면서 부하 전류를 공급한다. 정류단의 전압은 영이 될 때까지 아래 식과 같이 감소한다.

$$V_{rec}(t) = \frac{2}{m} \left(\frac{V_s}{n} - V_o \right) \cos(\omega_c t_{m6}) - \frac{I_o}{C_h} t \quad (9)$$

여기서, $t_{m6} = T_6 - T_5$

모드 8(T₇-T₈): 보조회로의 캐패시터는 완전히 방전하여 환류 다이오드가 턴-온 하고 부하 전류가 환류 다이오드를 통해 흐른다.

모드 9(T₈-T₉): 시간 T₉에서 S₂가 영전류 턴-오프한다.

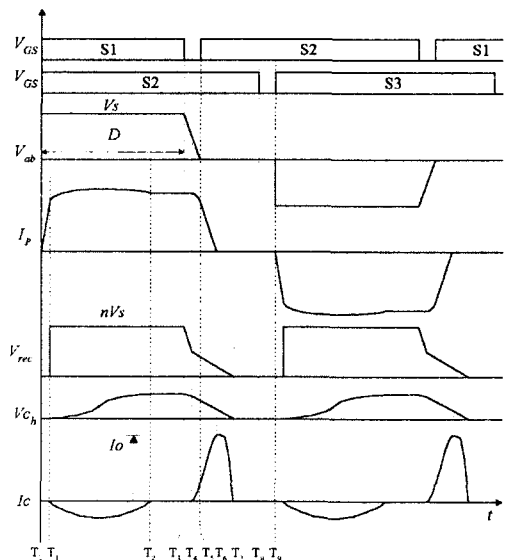


그림 3 제안된 컨버터의 파형

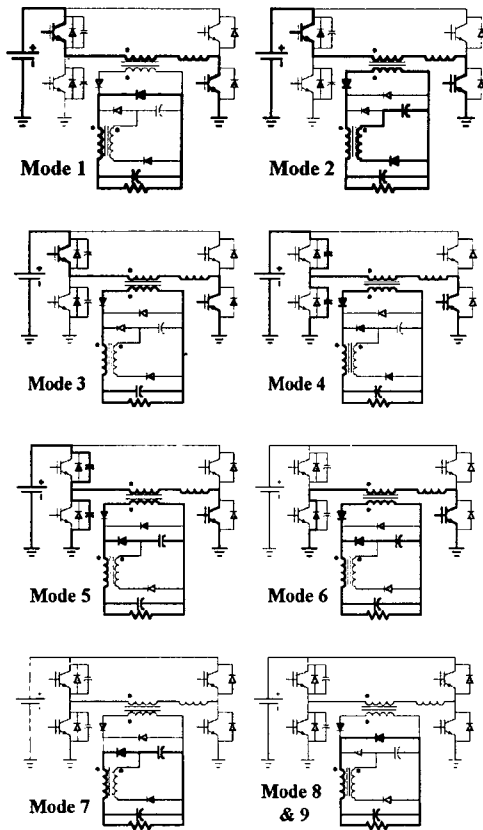


그림 4 각 모드의 등가회로

3. 실험 결과

제안된 방식의 타당성을 검증하기 위해 70kHz, 2.5kW ZVZCS FB PWM 컨버터를 제작하여 실험하였다. 하드웨어 제작에 사용된 소자와 파라미터 값은 표 1에 나타나 있다. 출력단 결합인덕터의 누설 인덕턴스는 보조회로의 캐패시터 충전 전류의 첨값을 최소로 유지할 수 있도록 설정되었다.

그림 5는 1차측 전류와 전압 파형을 나타내고 있다. 그림에서 1차측 전류는 환류 구간에서 영으로 감소하여 영전류 스위칭을 이루며 이 영전류 스위칭 파형을 자세히 나타낸 것이 그림 6이다. 그림 5의 1차측 전류를 보면 출력단 결합인덕터와 보조회로의 캐패시터의 공진 반주기가 최소 duty 폭보다 약간 작은 정도로 설정되어 캐패시터 충전을 위한 전류의 첨값이 최소로 유지되고 있는 것을 볼 수 있다.

그림 7에는 보조 회로의 보조회로의 캐패시터의 충전 전 전류와 전압이 나타나 있으며 그림 8은 2차측 정류단의 전압과 보조회로의 캐패시터의 전압을 같이 보여주고 있다. 그림에서 보는 바와 같이 보조회로의 캐패시터 전압은 캐피시터가 충전되는 동안 다이오드 Dd가 켜지지 않도록 정류단 전압보다 낮게 설정되어 있다. 측정된 효율은 그림 9에 나타나 있으며 최대 효율은 2.5kW에서 94.67% 였다.

입력전압 V_s	630 V
출력전압 V_o	80 V
부하저항	2.5 Ohm
주변압기	PE22EC90-Z, TDK 16:3, $L_{LK}=6.7\mu\text{H}$
출력단 인덕터	PE22EC90-Z, TDK 9:6, $L_{lks} = 1.7\mu\text{H}$
IGBT	IRGPH50KD2
DIODE	RURU10060
C_o	1000uF/450V
Controller	UC3875
스위칭 주파수 f_s	70 kHz
출력필터 인덕터	28uH
C_h	1uF
$C1, C3$	1nF

〈표 1〉 하드웨어 제작에 사용된 소자와 회로 파라미터

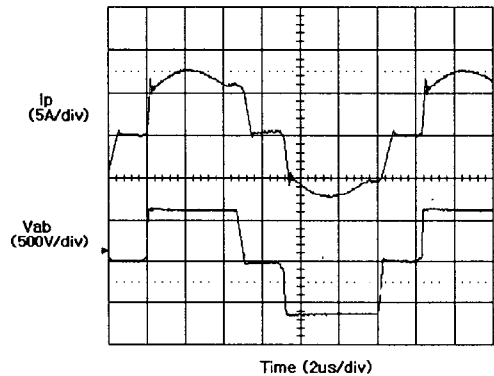


그림 5 1차측 전류와 전압파형

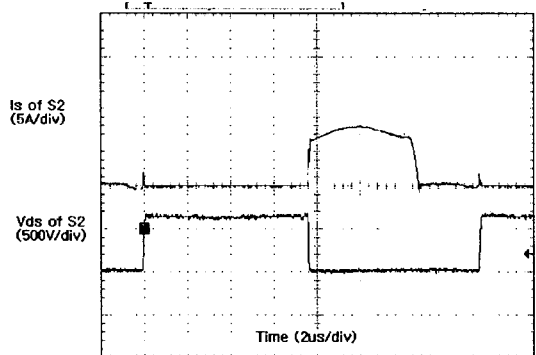


그림 6 ZCS 파형 (lagging leg switch)

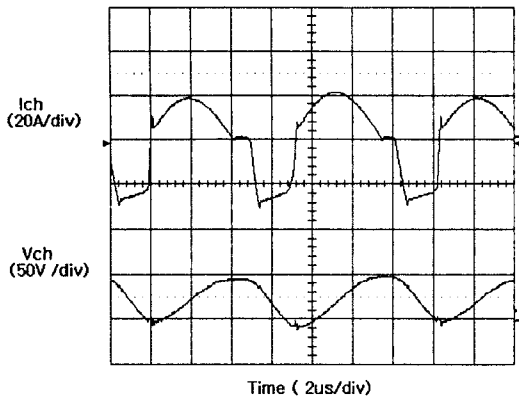


그림 7 보조회로의 캐패시터 전류와 전압파형

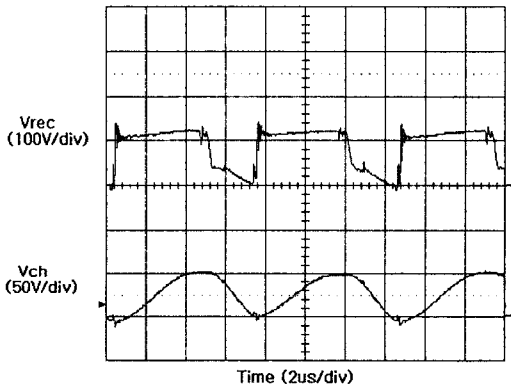


그림 8 정류단 전압과 보조회로의 캐패시터 전압파형

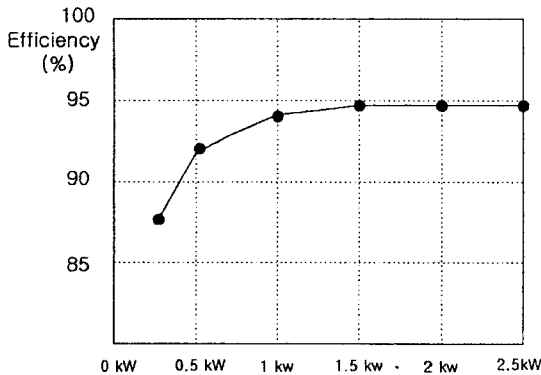


그림 9 컨버터의 효율 측정치

4. 결 론

본 논문에서는 기존에 제안된 ZVZCS FB PWM 컨버터들의 단점들을 대부분 해결한 새로운 방식의 ZVZCS FB PWM 컨버터를 제안하고 제안된 컨버터의 동작원리와 설계 절차를 설명하고 이를 실험을 통해 검증하였다. 제안된 방식에서는 기존의 FB PWM 컨버터의 출력 인덕터에 보조 권선을 추가하여 구현된 매우 간단한 보조 회로를 사용하고 있으며 기존의 FB ZVZCS

PWM 컨버터들에 비해 1차측 전류의 rms 값을 최소로 유지하여 효율을 향상시킬 수 있고 정류단의 전압 스트레스는 일반적인 FB PWM 컨버터의 수준으로 유지된다. 또한 손실성 소자나 능동 스위칭 소자가 필요하지 않기 때문에 제작이 편리하고 높은 효율을 얻을 수 있어 대전력 응용에 적합하다.

(참 고 문 헌)

- [1] J. G. Cho, J. Sabate, G. Hua, and F. C. Lee, "Zero voltage and zero current switching full bridge PWM converter for high power applications," IEEE PESC Rec., 1994, pp.102-108.
- [2] J. G. Cho, G. H. Rim, and F. C. Lee, "Zero voltage and zero current switching full bridge PWM converter secondary active clamp," IEEE PESC Rec., 1996, pp.657-663.
- [3] E. S. Kim, K. Y. Cho, et. Al., "An improved soft-switching PWM FB dc/dc converter for reducing conduction loss," IEEE PESC Rec., 1996, pp.651-656.
- [4] Jung G. Cho, Ju W. Baek, D.W. Yoo, Hong S. Lee, and Geun H. Rim, "Novel Zero-Voltage and Zero-Current-Switching(ZVZCS) Full Bridge PWM Converter Using Transformer Auxiliary Winding", PESC Rec., 1997, pp. 227-232.
- [5] Jung G. Cho, J. W. Baek, D.W. Yoo, H. S. Lee, and G. H. Rim, "Novel Zero-Voltage and Zero-Current-Switching(ZVZCS) Full Bridge PWM Converter Using a simple auxiliary circuit", IEEE APEC Rec., 1998, pp.834-839.
- [6] J.A. Sabate, V. Vlatkovic, R. B. Ridley, F. C. Lee and B. H. Cho, "Design considerations for high-voltage High-power Full-Bridge ZVS PWM Converter", APEC 1990 Rec., pp. 275~284