2000년도 대한전기학회 하계학술대회 논문집 2000.7.17-20

정상상태오차 없는 UPS 인버터용 디지털 PID 전압 제어기

김 병진, 최 재호
충북대학교 전기전자공학부

Static-Error-Free Digital PID Voltage Regulator for UPS Inverter

Byoungjin KIM, Jaeho CHOI
School of Electrical&Electronics, Chungbuk National University

Abstract - The output voltage of UPS must not vary according to the load variation. But the output voltage varies due to the load variation when a PI voltage regulator is used which has inherently a static state error. This paper presents a static-error-free digital PID voltage regulator for an UPS inverter to overcome additionally the voltage unbalance problem in three phase system as well as the above problem.

1. 서 론

UPS(Uninterruptible Power Supply) 인버터의 출력전압은 무 부하 상태나 전 부하 상태에서 같은 크기의 전압을 유지해야하고 부하가 변동할 때에도 빠른 과도상태를 가져야 한다. 3상의 시스템에서 부하 변동에 따른 전압 변동은 곧 불평형 전압이 발생될 수 있음을 의미한다. 즉, 출력전압이 부하변동에 종속적인 경우 불평형 부하에서는 불평형 출력전압이 발생될 수밖에 없다. 지금까지 제안되었던 대부분의 전압 제어기는 PI제어기이다.[1] PI제어기는 레퍼런스 신호가 상수가 아닐 경우 본질적으로 정상상태 오차가 존재한다. 그러므로 UPS 인버터의 경우 전압 레퍼런스는 사인함수이므로 PI 전압제어기로 정상상태 오차를 줄이는데는 한계가 있다. 이를 위해서는 전압 제어 루프 내부에 빠른 전류 제어 루프를 두어 그 오차를 줄일 수 있는데 이는 여러 면에서 볼 때 좋은 방법으로 많이 채택하고 있다. 그러나 여전히 전압의 정상상태 오차는 존재하여 출력전압의 RMS값을 제어하는 별도의 제어루프를 두지만 이는 부가적인 방법이고 응답속도가 느릴 뿐 아니라 서브하모닉을 유발하기도 한다. 3상의 경우에는 공간벡터상에서 모든 변수를 회전좌표계로 변환하면 레퍼런스가 상수가 되어 정상상태 오차를 없앨 수 있다. 그러나 이 경우 상간 간섭항이 존재하여 정상상태 오차를 유발한다. 어느 경우도 정상상태 오차는 어느 정도 남아있게 되며 이를 완전히 없애지는 못한다. 결국 3상 불평형 전압 문제도 전압변동과 별개의 문제로 치부하여 별도의 제어기로 해결하려는 경향이 있었다.

본 논문에서는 전압의 레퍼런스가 사인함수인 경우 출력전압의 정상상태 오차를 빠르고 효과적으로 완전히 없앨 수 있는 전압제어기를 제안하고자 한다; 이 제어기로 단상 UPS 시스템의 부하 변동에 따른 전압 변동을 막을 수 있고 삼상 시스템의 경우에는 부가적으로 3상 불평형 전압을 막을 수 있다. 본 논문에서는 3상 인버터 시스템을 상간 간섭이 없는 2개의 단상 인버터 시스템으로 등가 변환될 수 있음을 보이고 출력전압이 정상상태에서 크기 및 위상의 오차가 없는 단상 UPS 인버터의 전압제어기를 제안한다. 제안된 제어기는 아날로그 영역에서 설계되고 디지털 영역으로 변환한 후 시뮬레이션 및 실험을 통해 그 타당성을 보인다.

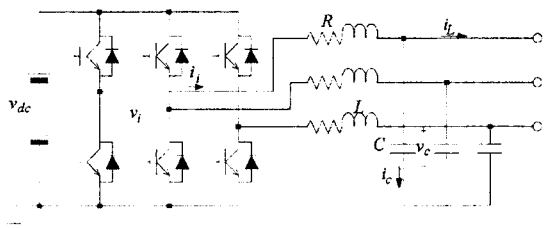


그림 1. 3상 UPS 인버터 회로도.

2. 본 론

2.1 3상 인버터의 등가 모델링

UPS의 전형적인 3상 인버터의 회로도는 그림 1과 같다. 그 시스템 방정식은 다음과 같이 유도 될 수 있다.

$$\boldsymbol{i}_i = \frac{1}{Ls+R}(D\,\boldsymbol{v}_i - \boldsymbol{v}_c) \tag{1}$$

$$\boldsymbol{v}_c = \frac{1}{Cs}(\boldsymbol{i}_i - \boldsymbol{i}_L) \tag{2}$$

여기서

$$\boldsymbol{i} = [\, i_u \quad i_v \quad i_w \,]^T \tag{3}$$

$$\boldsymbol{v} = [\, v_u \quad v_v \quad v_w \,]^T \tag{4}$$

$$D = \begin{bmatrix} \frac{2}{3} & -\frac{1}{3} & -\frac{1}{3} \\ -\frac{1}{3} & \frac{2}{3} & -\frac{1}{3} \\ -\frac{1}{3} & -\frac{1}{3} & \frac{2}{3} \end{bmatrix} \tag{5}$$

위의 식에서 알 수 있듯이 메트릭스 D로 인하여 각상에 흘러가는 전류는 다른 상에 가해준 인버터 전압 $\boldsymbol{v}_i$에 의해서도 영향을 받는다. 이는 각 상의 전류를 독립적으로 제어하기 어렵다는 의미이다. 이 문제를 해결하기 위해 위의 식들을 d-q-0 축의 정지 좌표계로 변환한다. d-q-0 변환 및 역변환 메트릭스는 다음과 같다.

$$P = \begin{bmatrix} \frac{2}{3} & -\frac{1}{3} & -\frac{1}{3} \\ 0 & \frac{1}{\sqrt{3}} & -\frac{1}{\sqrt{3}} \\ \frac{1}{3} & \frac{1}{3} & \frac{1}{3} \end{bmatrix} \tag{6}$$

$$P^{-1} = \begin{bmatrix} 1 & 0 & 1 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & 1 \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & 1 \end{bmatrix} \tag{7}$$

식 (1)과 (2)에 변환 메트릭스 P를 곱하여 d-q-0 축 변환된 시스템 방정식을 다음과 같이 얻을 수 있다.

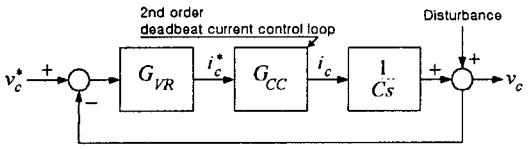


그림 2. 등가 전압 제어 블럭도.

$$\hat{i}_i = \frac{1}{Ls+R}(\hat{v}_i - \hat{v}_c) \tag{8}$$

$$\hat{v}_c = \frac{1}{Cs}(\hat{i}_i - \hat{i}_L) \tag{9}$$

여기서

$$\hat{i} = [\, i_d \quad i_q \quad i_0 \,]^T \tag{10}$$

$$\hat{v} = [\, v_d \quad v_q \quad v_0 \,]^T \tag{11}$$

식 (9)로부터 변환된 시스템 방정식에서는 상간 간섭 메트릭스 D가 없음을 알 수 있다. 더욱이 0축 변수 i_{i0}, i_{L0}, v_{c0} 는 각각 언제나 '0'이므로 v_{i0}도 항상 0이 되고 결국 0축 변수들은 고려하지 않아도 된다. 그러므로 3상 시스템은 독립적인 2개의 단상 시스템으로 변환되었다.

d-q 변환된 출력전압의 레퍼런스는 다음과 같다.

$$v_{cd}^* = V_m \cos \omega t \tag{12}$$

$$v_{dq}^* = V_m \sin \omega t \tag{13}$$

만일 불평형 부하에 의해 출력전압에 불평형이 발생하면 출력전압의 순시적인 합은 항상 '0'이 되므로 비대칭도 같이 발생한다. 이때 d-q축으로 변환된 출력전압은 다음과 같이 표현된다.

$$v_{cd} = (V_m - \Delta V_d) \cdot \cos(\omega t - \theta_d) \tag{14}$$

$$v_{dq} = (V_m - \Delta V_q) \cdot \sin(\omega t - \theta_q) \tag{15}$$

즉, 레퍼런스와 비교해서 크기 및 위상의 오차가 존재한다. 그러므로 출력전압을 제어해서 그 크기와 위상의 오차를 없앤다면 부하가 불평형일 지라도 출력전압은 항상 평형을 유지 할 것이다.

일반적으로 지금까지 전압제어기로 PI 제어기가 이용되었는데 식 (12) (13)처럼 레퍼런스가 사인함수일 때 PI 제어기는 1차 시스템이므로 본질적으로 정상상태의 위상 및 크기의 오차가 존재한다. 이러한 문제를 해결하기 위해서 본 논문에서는 정상상태의 위상 및 오차가 없는 디지털 PID 전압제어기를 제안한다.

2.2 정상상태오차 없는 전압제어기

UPS 인버터의 전압 제어 루프를 그림 2와 같이 블록도로 표현하였다. G_{CC}는 내부의 전류제어 루프이다. 이 전류제어기로 2차 데드비트 제어기가 응용되었지만 꼭 데드비트 제어기일 필요는 없다.[2,3] 레퍼런스가 사인함수이므로 전압제어기를 2차 시스템으로 다음과 같이 설정하자.

$$G_{VR} = \frac{k_{t2}s^2 + k_{v1}s + k_{t0}}{s^2 + as + b} \tag{16}$$

전체 전달함수를 구하면

$$\frac{v_c}{v_c^*} = \frac{(k_{t2}s^2 + k_{v1}s + k_{t0})G_{CC}(1/Cs)}{(s^2 + as + b) + (k_{t2}s^2 + k_{v1}s + k_{t0})G_{CC}(1/Cs)} \tag{17}$$

이 되는데 만일 정상상태 오차가 없다면 기본 주파수 ω_0에 대하여 출력전압이 그 레퍼런스와 일치해야 하므로 s대신 $j\omega_0$를 위의 수식에 대입하여 그 값이 1이 되도록 계수를 선택할 수 있다.

$$a = 0, \quad b = \omega_0^2 \tag{18}$$

단지 a와 b만이 그 조건을 만족시킬 수 있다. 이제 전압제어기는 다음과 같이 다시 쓸 수 있다.

$$G_{VR} = \frac{s}{s^2 + \omega_0^2} \cdot \frac{k_{t2}s^2 + k_{v1}s + k_{t0}}{s} \tag{19}$$

이로부터 주어진 전압제어기는 PID 제어기에 $\cos \omega_0 t$의 라플라스 함수가 곱해져 있는 꼴임을 알 수 있다. 흔히 이것을 무손실 공진기라 한다. 이것은 전압의 에러중 기본파 성분만 크게 증폭하여 출력이 기본파에 대해서만은 에러가 발생하지 않도록 한다. 만일 기능상 동일한 것으로 $\sin \omega t$의 전달함수를 사용한다면 제어기는 3차가 되고 그로 인해 서브 하모닉이 발생할 수 있다.

이제 PID 제어기의 계수들을 결정하기 위해 내부의 전류 제어 루프 G_{CC}를

$$G_{CC} = \frac{1}{\tau_i s + 1} \tag{20}$$

로 표현하자. 위의 식은 전류제어루프가 τ_i의 응답시간을 가지고 있음을 의미한다. 이 식을 식 (17)에 대입하여 안정도 조건을 따져보면 제안된 전압 제어기의 제어계수들은 다음과 같이 얻어진다.

$$\left.\begin{aligned} k_{t0} &\geq 0 \\ k_{v1} &> -C\omega_0^2 \\ k_{t2} &> \tau_i k_{v1} \end{aligned}\right\} \tag{21}$$

여기서 k_{t2}는 미분계수, k_{v1}는 비례계수, k_{t0}는 적분계수에 해당한다. 만일 미분계수가 0이라면 안정도를 확보하는 비례계수는 음수가 되어야 함을 알 수 있다. 이것은 아날로그로 구현이 어렵고 설령 디지털로 구현할 수 있다 하여도 안정도 영역이 좁기 때문에 좋지 않다. 이는 미분기가 필요한 분명한 이유가 된다.

제안된 제어기를 디지털로 구현하기 위해서 '쌍선형변환식'을 적용한다. 제안된 제어기는 z 도메인에서 다음과 같다.

$$G_{VR}(z) = \frac{\alpha_0 z^2 + \alpha_1 z + \alpha_2}{\beta_0 z^2 + \beta_1 z + \beta_2} \tag{22}$$

여기서

$$\begin{aligned} \alpha_0 &= 4k_{t2} + 2T_s k_{v1} + T_s^2 k_{t0} \\ \alpha_1 &= -8k_{t2} + 2T_s^2 k_{t0} \\ \alpha_2 &= 4k_{t2} - 2T_s k_{v1} + T_s^2 k_{t0} \\ \beta_0 &= 4 + T_s^2 \omega_0^2 \\ \beta_1 &= 2T_s^2 \omega_0^2 - 8 \\ \beta_2 &= 4 + T_s^2 \omega_0^2 \end{aligned}$$

이다.

2.3 시뮬레이션 및 실험

본 논문에서는 제안된 전압 제어기를 단상 UPS 인버터에 먼저 적용시켜 보았다. 제안된 전압제어기가 정상상태 전압 오차를 제대로 소거하는지 알아보기 위함이다. 그림 3은 무 부하에서 전 부하로 변할 때 그 시뮬레이션 결과이다. (a)는 출력전압, (b)는 필터의 커패시터 전류, (c)는 필터의 인덕터 전류, (d)는 부하전류이다. 부하가 갑자기 증가하는 순간에 출력전압이 약간 일렁거리다가 곧 정상상태를 회복한다. 정상상태의 에러가 존재하는지 확인하기 위해 그 레퍼런스 신호와 비교된 전압 파형을 그림 4에 제시한다. 그림 4에서 보듯이 제안된 전압제어기는 출력전압의 크기 및 위상의 오차를 확실히 소거하였다.

이것을 보다 실제적으로 확인하기 위하여 그림 5와 같은 환경에서 실험을 하였다. 실험에서 사용된 제어보드는 TMS320C31을 탑재한 자작보드이다. 실험에 관한 사양은 표 1과 같다. 그림 6은 비선형 부하에서의 실험결과 이다. 상부는 출력전압의 파형이고 하부는 부하전류의 파형이다. 이때의 전압파형이 그 레퍼런스와의

크기 및 위상의 오차를 확인해 보기 위해 그림 6에 그 파형들을 비교하였다. 그림에서 알 수 있듯이 출력전압의 정상상태 오차는 제안된 전압제어기에 의해 훌륭히 소거되었다.

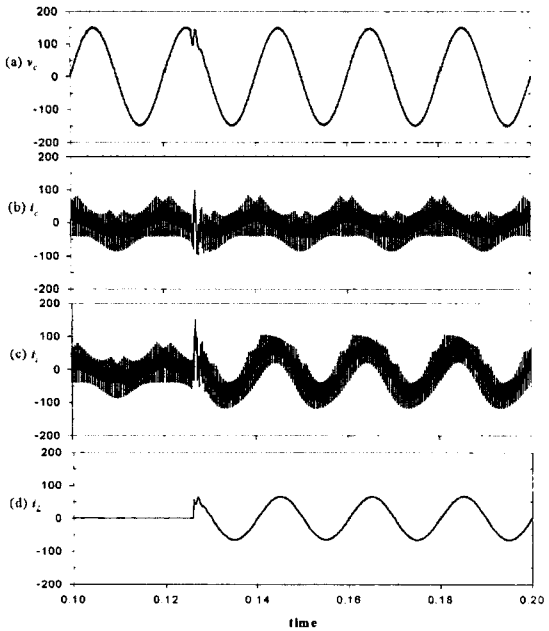


그림 3. 시뮬레이션 결과. (a) 출력전압. (b) 필터의 커패시터 전류. (c) 필터의 인덕터 전류. (d) 부하전류.

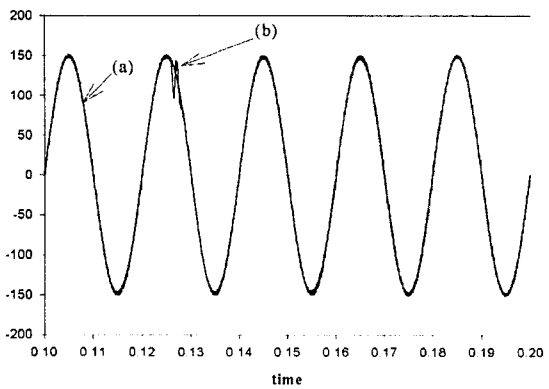


그림 4. 시뮬레이션 결과. (a) 전압의 레퍼런스. (b) 출력전압.

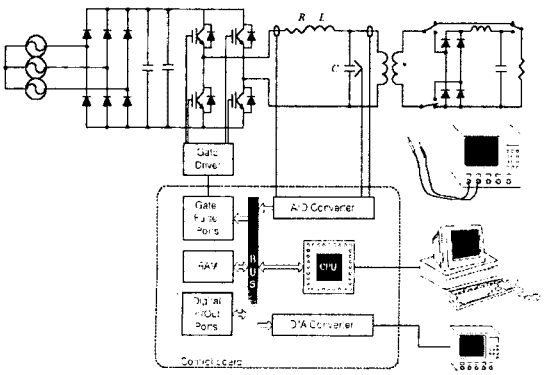


그림 5. 실험환경

3. 결 론

본 논문에서는 단상 및 삼상 UPS 인버터를 위한 정상상태오차가 없는 전압제어기를 제안하였다. 레퍼런스가 사인함수인 시스템이므로 정상상태오차를 없애기 위해서는 PI의 1차 시스템 제어기 보다 PID의 2차 시스템 제어기이어야 타당하다는 것과 그 과정에서 무손실 공진기가 유도됨을 보였다. 더욱이 3상 시스템에서는 불평형 부하에 따른 불평형 전압이 유도될 수 있는데 이를 제안된 제어기를 적용함으로써 효과적으로 평형전압을 유지할 수 있음을 보였다. 추가적으로 3상에 대한 실험을 보완하여 제안된 제어기가 3상 불평형 전압을 억제하는데 매우 효과적임을 증명하도록 하겠다.

[참 고 문 헌]

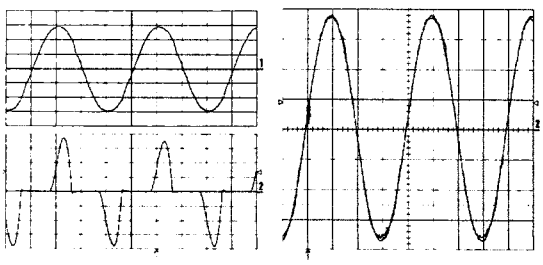
[1] 김병진, 유병우, 이상훈, 김재식, 최재호, 김말수, 김민규, 최창호, "낮은 THD를 가지는 3상 UPS용 인버터의 이중제어기법", 대한전기학회 논문지, vol 47, pp. 1176-1181, 1998

[2] 김병진, 최재호, "연산시간 지연을 고려한 UPS 인버터용 2차 데드비트 전류 제어기의 강인 제어", 전기학회 2000년도 하계학술대회 논문집, 본권, 출간예정, 2000

[3] 김병진, 최재호, " UPS inverter의 2차 데드비트 응답을 위한 반복부하예측기법 ", 2000년도 전력전자하계학술대회 논문집, 출간예정, 2000

표 1. 실험 사양

Parameters	Values
Dc Link Volt.	311 V
Nominal Output Peak Volt.	150 V
Fund. Freq.	50 Hz
Sw. Freq.	5k Hz
Sw. Device	IGBT 1200V 50A
Filter L	225 uH
Filter C	250 uF
Filter ESR	118 mΩ
Load Resistor	6 Ω
Rectifier C	4400 uF
Rectifier L	800 uH



(a) (b)

그림 6. 실험결과. (a) 상-출력전압 [50V,5ms/div] 및 하-부하전류[5A/div]. (b) 출력전압과 그 레퍼런스.