

연산시간지연을 고려한 UPS 인버터용 2차 데드비트 전류 제어기의 강인 제어

김 병진, 최 재호
충북대학교 전기전자공학부

Robust control of 2nd order deadbeat current controller considering calculation time delay for UPS inverter

Byoungjin KIM, Jaeho CHOI
School of Electrical&Electronics, Chungbuk National University

Abstract - Deadbeat technique has been proposed as a digital controller for an UPS inverter to achieve the fast response to a load variation and to conserve a very low THD under a nonlinear load condition. This scheme contains a fatal drawback, sensitivity against parameter variation and calculation time delay.

This paper proposes a second order deadbeat current controller, which fundamentally solves the calculation time delay problem and certainly guarantees the robustness of the parameter's variation. This is shown theoretically and practically through simulation and experiment.

1. 서 론

UPS(Uninterruptible Power Supply)나 APF(Active power filter)에 응용되는 제어기중 동특성을 최대한 향상할 목적으로 데드비트(Deadbeat) 제어기법이 제안되어 왔다.⁽¹⁾ 데드비트는 시스템 출력이 그 기준 신호를 단 한 샘플링 시간 안에 추종하도록 설계되어 제어의 동특성을 극대화시킨 제어기로 UPS의 경우 부하의 변동이나 비선형 부하에서 전압 파형의 왜곡을 막을 목적으로 제안되었다. 그러나 연산시간이 존재하여 데드비트는 실제적으로 구현되기가 어렵다. 뿐만 아니라 이론적으로 파라미터 변동에 민감한 특성을 가지고 있어서 그 자체만으로는 현장에 적용하기에는 무리다.

본 논문에서는 연산시간 문제를 근본적으로 해결하고 파라미터 변동에도 강인한 2차 데드비트 전류제어기를 제안한다. 이 2차 데드비트 제어기는 UPS 인버터의 필터 인덕터 전류를 그 기준입력에 대해 오버슈트나 오차 없이 두 샘플링 시간 안에 일치하도록 제어한다. 그렇게 함으로써 연산시간은 최대한 샘플링 시간만큼 확보되기 때문이다. 파라미터 변동에 대한 강인성은 근 제적으로 확인된다. 제안된 제어기를 UPS 인버터에 적용하기 위해 반복부하예측기법⁽²⁾과 정상상태 오차 없는 전압제어기가⁽³⁾ 함께 제안된다. 제안된 이 2차 데드비트 전류제어기의 타당성은 이를 적용한 UPS 인버터의 시뮬레이션과 실험을 통해 증명된다.

2. 본 론

2.1 2차 데드비트 전류 제어기

제어하고자 하는 인덕터 전류는 아래와 같이 수식으로 표현된다.

$$i_i(s) = \frac{1}{Ls + R} v_L(s) \quad (1)$$

여기서 v_L 은 인덕터 양단에 걸린 전압이고 R 은 인덕터의 등가저항이다. z 변환하면

$$i_i(z) = \frac{c_n}{z - c_d} v_L(z) \quad (2)$$

인데, 여기서 $c_n = e^{RT/L}$, $c_d = \frac{1}{R}(1 + c_n)$ 이다.

이 플랜트는 분모의 차수가 분자에 비해 1차 이하이므로 만일 연산시간을 고려하지 않고 데드비트 제어기(G_{DB})를 설계하면

$$i_i = G_{DB} \frac{c_n}{z - c_d} (i_i^* - i_i) \quad (3)$$

에서

$$\frac{i_i}{i_i^*} = \frac{1}{z} \quad (4)$$

이기 위한 데드비트 제어기를 다음과 같이 얻을 수 있다.

$$G_{DB} = \frac{1}{z-1} \frac{z - c_d}{c_n} \quad (5)$$

그런데 마이크로 프로세서를 이용한 디지털 제어기는 A/D 변환 및 연산으로 인한 시간지연이 존재하여 샘플링 순간부터 그 지연 시간 뒤에 제어기의 출력이 나온다. 이러한 시간지연은 데드비트에서 매우 민감한 문제가 되어 반드시 고려되어야만 한다. 만일 시간지연이 최악의 경우에 한 샘플링 시간만큼 존재한다면 시스템은 수식 (3)과 비교하여 다음과 같다.

$$i_i = G_{DB} \frac{1}{z} \frac{c_n}{z - c_d} (i_i^* - i_i) \quad (6)$$

여기서 수식 (4)를 만족하는 데드비트 제어기는 없다. 왜냐하면 시간지연으로 인하여 플랜트의 분모 차수가 분자에 대해 2차 이상이 되었기 때문이다. 이 경우에는 데드비트 조건이

$$\frac{i_i}{i_i^*} = \frac{1}{z^2} \quad (7)$$

와 같이 수정되어야 하는데, 이는 플랜트의 출력이 제어

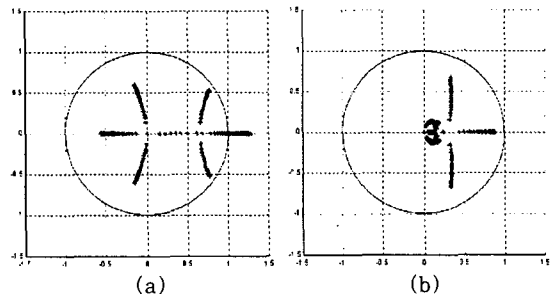


그림 1. 플랜트의 파라미터가 50%까지 변동될 때 2차 데드비트 시스템의 근 제적도. (a) 수식 (8)의 2차 데드비트 제어기를 적용하였을 경우. (b) 제안된 2차 데드비트 제어기를 적용하였을 경우.

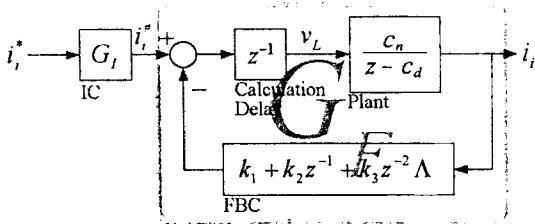


그림 2. 제안된 강인한 2차 데드비트 전류제어 블록도.

기준 신호로부터 2 샘플링 시간이 지나면 완전히 일치함을 의미한다. 이를 만족하는 데드비트 제어기는 다음과 같이 얻어진다.

$$G_{DB} = \frac{1}{z^2 - 1} \frac{z(z - c_d)}{c_n} \quad (8)$$

이를 2차 데드비트 제어기라 부른다.

데드비트 시스템은 파라미터 변동에 따라 쉽게 불안정해진다. 이것은 근 궤적으로부터 확인 할 수 있다. 그림 1에서 보듯이 파라미터가 50% 변동하였을 때 수식 (8)로 표현된 2차 데드비트 제어기를 적용한 시스템의 근이 안정 영역 밖에 있음을 알 수 있다. 파라미터 변동에도 강인한 2차 데드비트 전류 제어기를 다음과 같이 제안한다.

2.2 강인한 2차 데드비트 전류 제어기

제안된 2차 데드비트 전류제어기는 그림 2와 같다. 그림에서 보듯이 제어기는 2 부분으로 구성되는데, 하나는 피드백 루프에 포함된 FBC(Feed-Back Controller)이고 다른 하나는 루프 앞에 위치한 IC(Initiative Controller)이다. 이 경우 파라미터 변동에 대해 루프가 항상 안정하고 IC 역시 안정하다면 시스템 전체는 파라미터 변동에 대해서 강인하다고 할 수 있다. 그렇게 하기 위해 IC를 제외하고 FBC를 포함한 루프전달함수 \$G_F(z)\$의 극점을 원점이 아닌 양의 실수축 상에 중근으로 놓이게 할 수 있다. 즉 아래의 수식을 만족하는 FBC의 제어계수가 존재한다.

$$G_F(z) = \frac{c_n z^2}{z^4 - c_d z^3 + c_n k_1 z^2 + c_n k_2 z + c_n k_3} \quad (9)$$

$$= \frac{c_n z^2}{(z - x)^4}$$

이를 만족하는 제어기의 계수들은 근과 계수와의 관계로부터

$$k_1 = \frac{6x^2}{c_n}, \quad k_2 = -\frac{4x^2}{c_n}, \quad k_3 = \frac{x^4}{c_n} \quad (10)$$

이고 여기서 \$x = c_d/4\$로 루프전달함수 시스템다항식의 중근이 된다. 이제 전체 시스템이 2차 데드비트 응답을 가지도록 다음의 수식으로부터 IC를 구할 수 있다.

$$G(z)G_F(z) = \frac{1}{z^2} \quad (11)$$

여기서 \$G(z)\$는 IC의 전달함수이다. 식 (11)로부터

$$G(z) = \frac{(z - x)^4}{c_n z^4} \quad (12)$$

이 얻어진다. 구해진 IC는 파라미터 변동에 늘 안정함을 알 수 있다. 제안된 제어기가 파라미터 변동에 강인함을 보여주는 근 궤적도는 그림 1의 (b)이다.

2.3 2차 데드비트 UPS 인버터

2.3.1 반복부하예측기

제안된 2차 데드비트 전류 제어기는 부하의 변동에 빠르게 대처하고 비선형 부하에서도 출력전압의 파형을

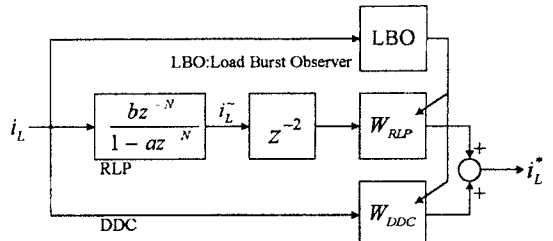


그림 3. 제안된 반복부하예측기의 블록도.

의 영향을 주지 않을 목적으로 제안되었으므로 부하의 전류를 순시적으로 검출하여 기준신호에 더해줄 필요가 있다. 그런데 데드비트 전류 제어 루프가 2 샘플링 시간 만큼의 시간 지연이 존재하므로 정확한 제어를 위해서는 그 시간 앞의 부하전류를 예측해야 한다. 본 논문에서는 이를 위해 반복부하예측기법을 제시한다.^[2] 제안된 반복부하예측기의 블록도는 그림 3과 같다.

정상상태에서 부하전류는 기본주파수가 60Hz인 주기함수로 표현될 수 있다. 즉 부하전류는 매 주기마다 같은 모양을 하고 있고 이를 이용해 부하전류를 예측하는 방법을 반복부하예측기라 한다. 그림에서 예측된 부하전류 \$i_L^*\$로 이르는 경로가 둘이다. 이 중 RLP(Repetitive Load Prediction)는 반복부하예측경로이고 DDC(Direct Disturbance Cancellation)는 직접경로이다. 만일 부하가 갑자기 변동한다면 LBO(Load Burst Observer)가 \$W_{DDC}\$를 '1'로 설정하고 \$W_{RLP}\$를 '0'으로 설정하여 부하예측보다는 직접경로를 선택하고 시간이 지나고 부하전류도 정상상태에 이르면 따라 LBO는 점차 \$W_{DDC}\$를 '0'으로 \$W_{RLP}\$를 '1'로 바꾸어 \$i_L^*\$는 현재의 부하전류보다 2 샘플링 앞선 예측된 값이 된다.

2.3.2 정상상태 오차 없는 전압제어기

제안된 2차 데드비트 제어기가 UPS 인버터에 적용될 때에는 전압제어루프 내부에 삽입된다. 일반적으로 사용되는 PI 전압제어기로는 부하가 증가하거나 감소하면 출력전압의 RMS값이 변할 수 있다. 이를 위해 정상상태 오차 없는 전압 제어기가 제안된다.^[3]

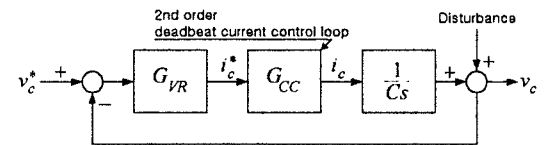


그림 4. 등가 전압 제어 블록도.

그림 4에서 UPS 인버터의 전압 제어 루프를 블록도로 표현하였다. 제안된 반복부하예측기와 2차 데드비트 전류제어기를 합하여 \$G_{CC}\$로 표현하였다. 전압제어기를 2차 시스템으로 다음과 같이 설정하자.

$$G_{VR} = \frac{k_{i2}s^2 + k_{i1}s + k_{i0}}{s^2 + as + b} \quad (13)$$

전체 전달함수를 구하면

$$\frac{v_c}{v_c^*} = \frac{(k_{i2}s^2 + k_{i1}s + k_{i0})G_{CC}(1/Cs)}{(s^2 + as + b) + (k_{i2}s^2 + k_{i1}s + k_{i0})G_{CC}(1/Cs)} \quad (14)$$

이 되는데 이 수식으로부터 기본 주파수 \$\omega_0\$에 대하여 출력전압이 기준신호와 일치하기 위해서는 \$s\$대신 \$j\omega_0\$를 수식에 대입하여 그 값이 1이 되어야 하므로 \$a=0\$이

고 $b = \omega_0^2$ 이어야 함을 알 수 있다. 다만 고려되어야만 하는 사항은 제어기의 계수를 어떻게 설정하는가 하는 문제인데 이것을 결정하기 위해 2차 데드비트 전류 제어 루프 G_{CC} 를

$$G_{CC} = \frac{1}{\tau_s s + 1} \quad (15)$$

로 표현하자. 이 식을 식 (14)에 대입하여 안정도 조건을 따져보면 제안된 전압 제어기의 제어계수들은 다음과 같이 얻어진다.

$$\left. \begin{aligned} k_{i0} &\geq 0 \\ k_{v1} &> -C\omega_0^2 \\ k_{i2} &> \tau_s k_{v1} \end{aligned} \right\} \quad (16)$$

2.4 시뮬레이션 및 실험

그림 5, 6, 7은 제안된 2차 데드비트 전류제어기와 반복부하예측기 그리고 정상상태 오차 없는 전압제어기를 적용한 UPS 인버터에 정유기를 부하로 한 경우의 시뮬레이션 결과이다.

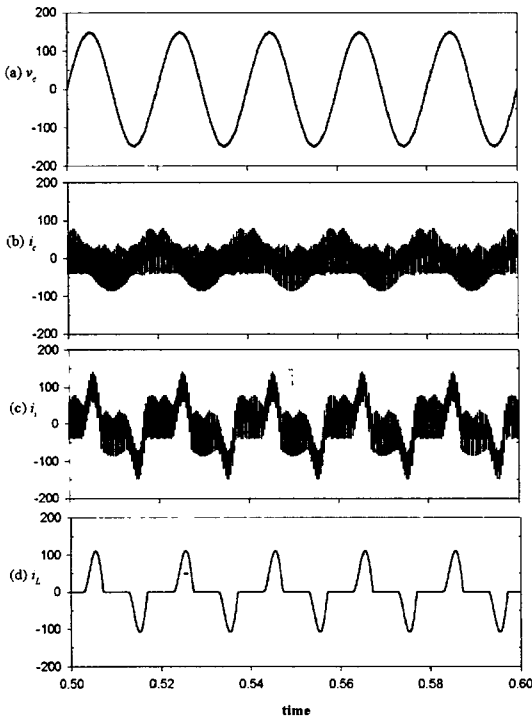


그림 5. 비선형 부하에서의 시뮬레이션 결과. (a) 출력 전압. (b) 필터 커패시터 전류. (c) 필터 인덕터 전류. (d) 부하전류.

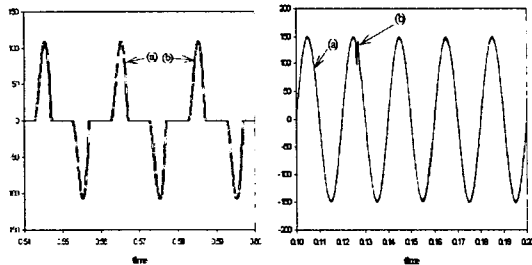


그림 6. 반복부하예측 시뮬레이션. (a) 측정된 부하전류. (b) 2샘플링 시간 예측된 전류.

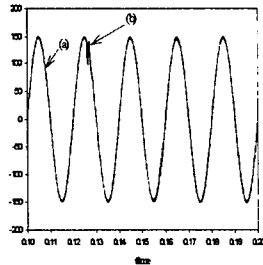


그림 7. 부하 변동 시뮬레이션. (a) 전압기준신호. (b) 출력전압.

그림 8은 실험환경 구성도이다. 그림에서 처럼 3상 다이오드 정류된 DC는 311V이고 스위칭주파수가 5kHz로 정격 100V의 출력전압을 얻을 수 있는 간이 UPS를 제작하였다. 제어보드는 TMS320c31가 탑재된 자작보드이다. 그림 9는 그 실험결과이다. (a)는 비선형 부하에서 출력전압 및 부하전류의 파형이다. 시뮬레이션과 유사하게 깨끗한 전압파형을 얻을 수 있었다. 측정된 THD는 2.9였다. (b)는 반복부하 예측의 실험 파형이다. 시뮬레이션과 동일한 결과를 얻을 수 있었다.

3. 결 론

본 연구는 UPS 인버터의 제어 알고리즘으로 사용되는 데드비트 제어의 단점인 연산시간 지연문제와 파라미터 민감성을 완전히 극복하고, 데드비트의 장점을 그대로 유지한 2차 데드비트 제어기를 제안하였다. 이 제어기법을 UPS에 응용할 수 있도록 반복부하예측기법과 정상상태없는 전압제어기가 함께 제시되었으며 이들을 사용한 UPS 인버터의 시뮬레이션 및 실험 결과를 제시하였다. 결과적으로 제안된 제어기는 강인하고 안정하며 비선형 부하에서 매우 깨끗한 전압 파형을 얻을 수 있었다.

(참 고 문 헌)

- [1] T.Kawabata et al., "Deadbeat Control Three Phase PWM Inverter", IEEE Transaction Power Electronics, vol 5, pp. 21-28, 1990
- [2] 김병진, 최재호, "UPS inverter의 2차 데드비트 응답을 위한 반복부하예측기법", 2000년도 전력전자학회 학술대회 논문집, 출간예정, 2000
- [3] 김병진, 최재호, "정상상태오차 없는 단상 UPS 인버터용 디지털 PID 전압 제어 설계", 전기학회 2000년도 하계학술대회 논문집, 본권, 출간예정, 2000

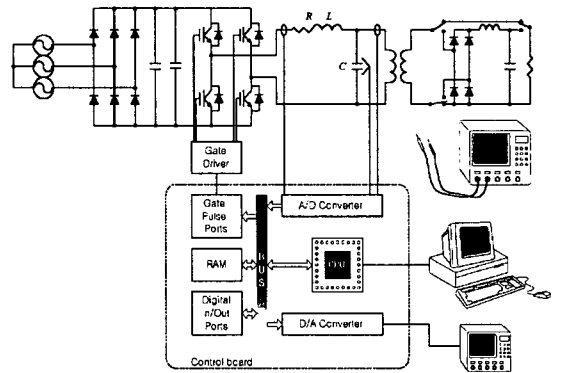


그림 8. 실험환경

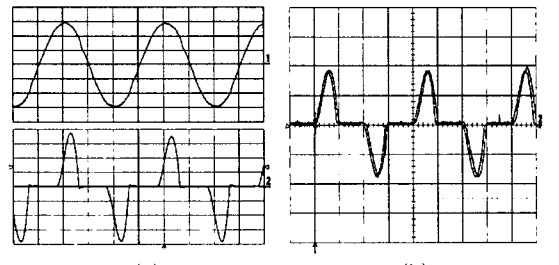


그림 9. 실험결과. (a) 상-출력전압 [50V,5ms/div] 및 하-부하전류 [5A/div]. (b) 뒤-실측 부하전류 및 앞-예측 부하전류 [10A,5ms/div]