

## 슬롯피치 경계 조건을 이용한 인버터 구동 유도 전동기의 회전자 등가회로 정수 추출 및 특성해석

이건호\*, 김병택\*, 권병일\*, 박승찬\*\*  
한양대학교 대학원 전기공학과\*, 동양대학교 시스템 제어공학부\*\*

### Analysis of Inverter-fed Induction Motor using F.E.M & Equivalent Circuit

Gun Ho Lee\*, Byung Taek Kim\*, Byung Il Kwon\*, Seung Chan Park\*\*  
Graduate School of Hanyang Univ.\*, School of System Control Engineering, Dongyang Univ.\*\*

**Abstract -** This paper presents a simple analysis method for inverter-fed induction motor using F.E.M and equivalent circuit. This analysis is carried out to analyze an induction motor driven by the sinusoidal voltage and the inverter. The results are verified by comparing with those of the time-step F.E.A and the experiment.

### 1. 서 론

유도전동기의 해석 및 설계를 위해 주로 등가회로법이 이용되며, 최근에는 보다 정확한 유한요소법의 적용이 활발해지고 있다. 등가회로법을 이용한 해석은 특성계산시간이 매우 짧으며 회로정수 변화에 따른 특성변화를 파악할 수 있으므로, 설계에 쉽게 적용될 수 있는 장점이 있다. 그러나, 기존의 등가자기회로법 등을 이용한 회로정수의 추출은 자성체의 국부포화 및 도체내의 표피효과와 같은 복잡한 전자기적현상을 표현하기 어렵기 때문에, 경험과 실험에 의존한 계수나 근사화된 수식들을 사용하게 되어 회로정수의 정밀도가 감소하게 된다. 반면 유한요소법을 이용한 전동기의 해석은 비교적 정확한 해석결과를 얻을 수 있지만, 해석시간이 길며 회로정수에 관한 정보를 얻기 힘들어 설계에 쉽게 적용하기 어렵다. 특히 최근 사용 범위가 넓어지고 있는 인버터 구동 유도전동기의 경우, 다양한 주파수 성분을 포함한 전원에 의해 동작되므로 복소근사법을 이용한 유한요소해석의 적용이 곤란하다. 따라서 시간차분 유한요소법이 사용되지만 해석시간이 매우 길어서 전동기의 설계에 있어서는 더욱 불리하게 된다.

이러한 등가회로와 유한요소법의 단점을 보완하기 위해 슬롯피치 경계조건을 이용한 유한요소해석을 통해 정현과 구동시의 전동기 등가회로 정수를 산정하는 방법이 제시된 바가 있다[1][2]. 이 방법은 작은 해석영역에 대해 유한요소해석을 실시함으로 해석시간이 매우 짧으며, 철심의 포화 및 표피효과를 고려한 회로정수를 추출하게 되므로 정확한 해석은 물론 설계와 직접적으로 연관시킬 수 있는 장점이 가지고 있다.

본 논문에서는 인버터구동 유도전동기에 대하여 슬롯 피치 경계조건을 이용한 해석방법을 제안하였다. 특성 해석결과로서 인버터 구동시의 상전압과 토크 특성을 제시하였으며, 시간 차분 유한요소법으로부터 얻은 결과와 비교함으로써 해석방법의 타당성을 검증하였다.

### 2. 해석 모델

표 1은 해석을 위한 3상 농형 유도 전동기의 사양이다.

표 1 해석모델의 사양

|            |  |
|------------|--|
| 용량         | 3.7 [kW](5hp)                          |
| 선간전압       | 460 [V]                                |
| 극수         | 4                                      |
| 공극         | 0.45 [mm]                              |
| 적층 길이      | 80 [mm]                                |
| 고정자 슬롯수    | 36                                     |
| 회전자 슬롯수    | 28                                     |
| 회전자 도체 자항률 | $3.57 \times 10^{-6} [\Omega \cdot m]$ |
| 회전자 슬롯 높이  | 22.02 [mm]                             |

### 3. 해석 방법

#### 3.1 슬롯피치 경계조건을 이용한 회전자의 회로정수 추출

농형 유도 전동기는 운전상태에 따라 회전자 슬롯의 포화 및 도체의 표피효과와 같은 현상이 매우 심하게 발생하므로, 회전자의 회로정수 예측이 어렵게 된다. 이 현상은 슬롯 인덕턴스 및 바 저항에 대해 가장 크게 발생하므로, 본 논문에서는 회전자에 대해 슬롯피치 경계조건을 가정한 유한요소해석을 통하여 이를 구하였다[1][2].

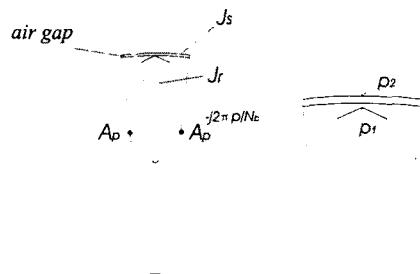


그림 1 1슬롯해석을 위한 모델링

그림 1(a)는 회전자의 1슬롯해석을 위한 모델링을 나타낸다. 그림과 같이 해석모델의 좌, 우측에 슬롯피치 경계조건을 적용하였다. 여기서  $N_b$ 는 회전자의 슬롯개수이며, 공극의 길이는 고정자의 슬롯형상을 고려하기 위하여 카터계수를 적용하였다. 회전자의 슬롯인덕턴스와 바 저항값의 추출을 위해서는 회전자 철심의 투자율이 먼저 결정되어야 하며, 이 때 철심의 포화는 고정자전류와 회전자전류 크기에 의해 영향을 받게 된다. 따라서, 고정자의 표면에 면전류 밀도  $J_s$ 를 인가하였으며, 회전자 바의 전류밀도  $J_r$ 를 구동형(forcing term)으로 하는 유한요소 해석을 실시하였다. 유한요소해석을 위한 자배방정식은 식(1)과 같다.

$$-\frac{1}{\mu_0} \nabla^2 A + j\omega\sigma(A - A_o) = J_r \quad (1)$$

여기서,  $A$ 는 자기벡터 포텐셜,  $A_o$ 는 평균자기 벡터 포텐셜이며,  $J_r$ 은 회전자 바에 흐르는 전류의 공간 평균치(space average value)이다. 그리고, 고정자 표면에 흐르는 면전류 밀도  $J_s$ 는 식(2)와 같이 결정된다.

$$J_s = -\frac{I_b}{\pi d} (N_b - \frac{j4p^2 g\pi}{\mu_0 \omega d w} Z_b) \quad (2)$$

여기서,  $I_b$ 는 회전자 바의 전류,  $d$ 는 공극의 내경,  $p$ 는 극쌍수,  $Z_b$ 는 회전자 바의 단위 길이당 임피던스이다. 그리고  $g$ 와  $w$ 는 공극길이와 적층길이를 각각 의미한다. 식(1)을 비선형 유한요소해석을 통하여 계산하면, 회전자 철심의 투자율이 결정되며, 계산된 투자율을 적용하여 고정자표면의 전류 밀도  $J_s$ 를 무시하고 ( $J_s=0$ ), 식(1)을 다시 계산함으로써 회로정수를 추출할 수 있다. 이 때 회전자 바의 교류저항은 회전자 바에 발생하는 손실량을 계산하고 직류저항에 의한 손실량과

비교함으로써 계산하게 된다. 그리고 회전자의 모델의 슬롯누설 인덕턴스는 회전자 도체내부에 저장되는 에너지와 그림 1(b)의 점 P1과 점 P2를 통과하는 자속량을 계산함으로써 얻을 수 있으며, 식(3)과 같다.

$$L_{slot} = w \frac{1}{\mu} \int_s \frac{1}{\mu} B^2 ds + \frac{1}{I_b} (A_{pi} - A_{re}) w \quad (3)$$

여기서 적분영역  $S$ 는 회전자 바 영역을 의미한다. 식(1)에서 회전자 바의 전류밀도  $J_r$ 는 회전자 바의 임피던스에 따라 변화하는 미지수가 되므로, 기준의 자기회로법으로 계산된 회로정수를 이용해 초기자 전류를 정하고, 그림 2와 같은 수렴과정을 통해 회로정수의 추출을 시행하게된다.

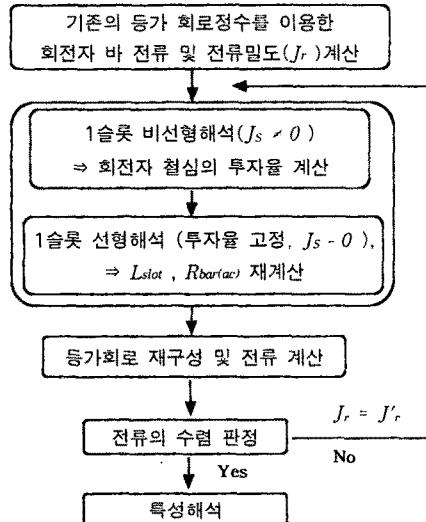


그림 2 1슬롯 모델링에 의한 등가회로 추출 및 특성해석 순서

#### 4. 특성 해석

##### 4.1 정현파 구동시 특성

1슬롯해석 방법의 타당성을 검증하기 위해 정현파 구동시 특성을 해석하였으며, 기준의 등가회로법과 비교하였다. 기준의 등가 회로정수 추출법으로는 비교적 정확한 해를 얻는 것으로 알려진 ladder-type network 기법을 이용하였다[3]. Ladder-type network과 같은 등가 자기 회로법을 이용하는 경우, 본 해석모델과 같은 슬롯망에 대하여, 그림 3과 같은 상상의 슬롯 개구폭( $d$ )을 가정해야하며, 이는 경험에 의존하는 값으로서 0.45mm를 택하였다.

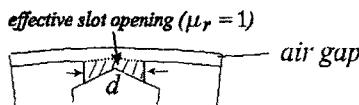
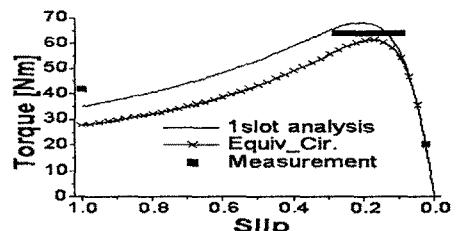
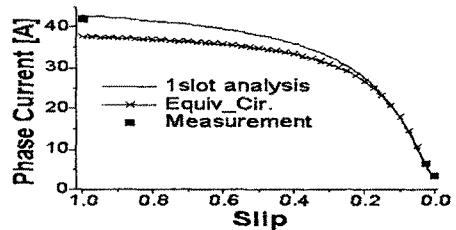


그림 3 ladder-type network 해석을 위한 가상의 슬롯 개구폭

그림 4는 정현파 구동시의 속도에 따른 토오크와 상전류 특성을 나타내었다. 그림과 같이 두 가지 해석기법을 통한 결과가 성격부근의 속도에서는 실험치와 잘 일치하지만 ladder-type network 기법의 경우, 기동 토오크와 기동전류가 모두 작게 계산됨을 알 수 있다. 이는 ladder-type network 기법에서 적용한 가상의 슬롯 개구폭이 정격근방에서는 실제현상을 적절히 보사하지만, 기동시와 같이 전류량이 큰 영역에서는 슬롯 상단부에 심한 포화현상을 일으켜 슬롯 누설량을 감소시키는 현상은 고려하지 못하기 때문이다. 반면 1슬롯해석의 경우, 이 같은 포화현상이 고려됨에 따라 기동특성이 ladder-type network의 결과보다 실험값에 근사하게 계산됨을 알 수 있다.



(a) 토오크 특성



(b) 상전류 특성

그림 4 정현파 구동시의 특성

##### 4.2 인버터 구동시 특성

인버터 구동유도전동기의 특성을 1슬롯해석을 통하여 해석하는 방법을 제안하였으며, 표 1의 해석모델에 적용하였다. 결과의 검증을 위하여 1극 모델에 대한 시간차분 유한요소해석 결과와 비교하였다.

##### 4.2.1 인버터 구동시의 등가회로 구성

인버터로 구동되는 유도전동기에 대한 등가회로 해석은 회로를 기본파 등가회로와 고조파 등가회로로 나누어서 계산하여 중첩시키게 된다. 이 때 인버터 구동시의 전동기 특성은 구동전압에 다양한 시간고조파 성분을 포함하고 있으므로, 정현파 구동시보다 철심의 포화가 심화되어지게 되므로, 이의 고려를 위해 식(4)(a)와 같이 등가 정현파 전압( $V_{eq}$ )를 인가하는 방법을 적용하였다[4].

$$V_{eq} = V_1 (1 + 0.5 H_B) \quad (4)$$

여기서,  $H_B = \frac{1}{V_1} \sum_{l=1}^{\infty} \frac{V_{6l+1}}{6l+1}$  이다.

즉, 등가 정현파 전압( $V_{eq}$ )를 인가했을 때의 1슬롯모델의 회전자 철심 투자율을 설정하고 이로부터 기본파 및 시간고조파의 성분에 대한 회로정수를 추출하여 그림 6과 같은 고조파 등가회로를 구성하게 된다. 그림 6(b)의 등가회로에서  $k$ 차 고조파의 슬립( $s_k$ )은 식(5)과 같다.

$$s_k = [k \mp (1 - s_1)] / k \quad (5)$$

그림 5의 등가회로의 해석을 통하여 전동기의 평균토오크 및 토오크 리플특성을 식(6), 식(7)과 같이 계산할 수 있다[5].

$$T_{ave} = \pm \sum_{k=1}^{\infty} \frac{bm}{2\pi k f_1} (I_{2k})^2 \frac{R_{2k}}{s_k}, \quad (k=1, 5, 7, \dots) \quad (6)$$

$$T_{rp} = \sum_n T_{6n} = \sum_n \Phi_1 [I_{6n-1}^2 + I_{6n-1}^2 - 2 I_{6n-1} I_{6n+1} \cos(\delta_{6n-1} + \delta_{6n+1})]^{1/2} \cos(6n\omega + \beta), \quad (n=1, 2, 3, \dots) \quad (7)$$

여기서,  $\Phi_1 = V_1 / f_1$ (기본파 공극자속)이며,  $\delta_{6n±1}$ 은  $\Phi_1$ 과 고조파 전류  $I_{6n±1}$ 의 위상차이다. 그리고,

$$\beta = \frac{I_{6n-1} \cos \delta_{6n-1} - I_{6n+1} \cos \delta_{6n+1}}{I_{6n-1} \sin \delta_{6n-1} + I_{6n+1} \sin \delta_{6n+1}} \text{이다.}$$

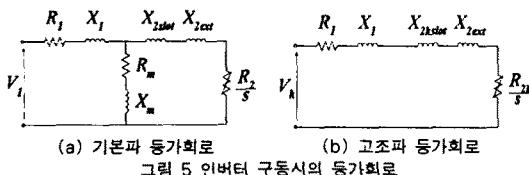


그림 5 인버터 구동시의 등가회로

#### 4.2.2 특성해석결과

인버터구동시의 해석은 인버터 전압이 6스텝이며 DC link 단 전압이 590(V), 회전자 속도가 1754rpm일 때의 특성을 해석하였다. 그럼 6은 1슬롯해석으로부터 얻은 고조파성분에 대한 슬롯 인덕턴스와 비 저항을 나타내었다. 이로부터 전동기의 특성계산을 할 수 있으며, 그럼 7에 상전류 특성을 시간 및 주파수 영역에 대하여 나타내었다. 이로부터 1슬롯해석을 통한 해석결과와 시간차분 유한요소해석 결과가 비교적 잘 일치하며, 특히 고조파 영역에서의 전류형의 크기도 매우 정확한 결과를 얻을 수 있었다. 또한 그림 8에 토오크의 해석결과를 나타내었으며, 평균토오크 및 토오크 리플특성이 시간 차분 유한요소해석과 잘 일치함을 알 수 있다.

인버터 구동시 회전자의 손실은 고조파전류 성분의 표피효과에 의해 상단부에 밀집되어 온도상승에 큰 영향을 주게 된다. 1슬롯해석을 통해 각 고조파 전류에 의한 손실의 분포를 계산할 수 있으며, 그림 9에 나타내었다. 그림으로부터 기본파 전류에 의한 손실분포가 도체영역내부에 균일하게 분포된 반면, 6차 및 12차 손실분포의 경우 상단부에 상당히 집중되어 온도상승에 영향을 줄 수 있다.

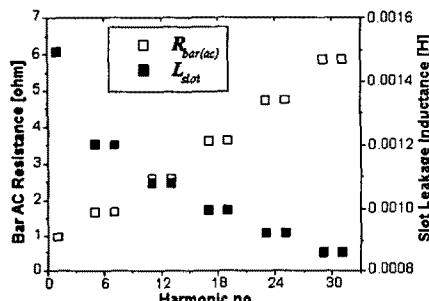


그림 6 시간 고조파에 대한 슬롯 인덕턴스 및 비 저항

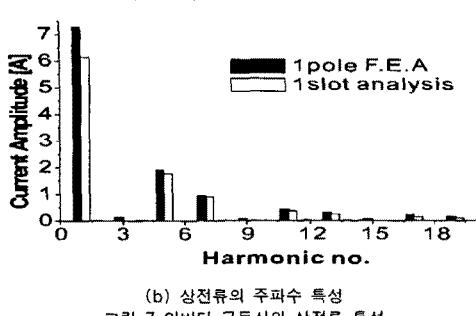
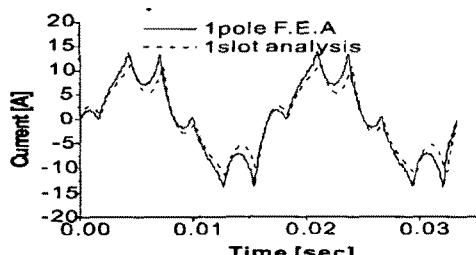


그림 8 인버터 구동시의 토오크 특성

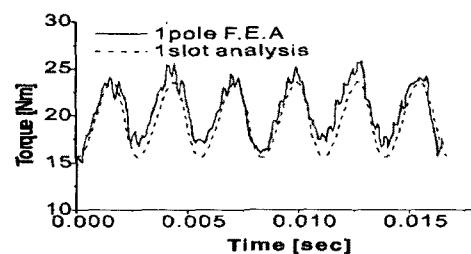


그림 9 인버터 구동시의 토오크 특성

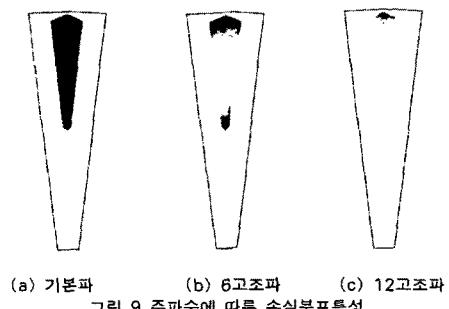


그림 10 주파수에 따른 손실분포특성

## 5. 결 론

본 논문에서는 1슬롯피치 모델링을 이용하여 인버터 구동 유도전동기의 등가회로를 정수 추출 및 특성해석방법을 제안하였다. 제안한 방법을 이용하여 기존 유한요소법에 비해 매우 적은 시간 내에 전류 및 토오크특성 등의 설계시 필요한 데이터에 대해 비교적 정확한 값을 얻을 수 있었으며, 또한 전동기의 국부 온도상승예측을 위한 손실분포도 확인 할 수 있었다. 따라서, 제안된 방법을 적용하면 인버터 구동 유도전동기의 설계파라미터 변화에 따른 특성변화의 예측 및 형상의 최적화에 적용이 가능하며, 제어시 필요한 파라미터를 산정함에 있어서 유용한 데이터를 얻을 수 있을 것이다.

## 참 고 문 헌

- [1] Williamson, M.J.Robison, "Calculation of cage induction motor equivalent circuit parameters using finite elements", IEE proceedings-B, Vol. 138, No. 5, pp. 264-276, 1991
- [2] Williamson, Lian Hoon Lim, Michael J. Robinson, "Finite element model for cage induction motor analysis", IEEE trans. on Ind. App., Vol. 26, 1990
- [3] Bruges,W.E., "Evaluation and application of certain ladder-type networks", IEEE trans. MAG-17, (1), pp175-186, 1946
- [4] 「インバータ 駆動 誘導電動機の最適化」, 日本電氣學會技術報告 第 504 號, 1994 年 8 月
- [5] JMD Murphy & FG Turnbull, *Power Electronic Control of AC Motors*, First Edition, 1988