

TFT-LCD 공통 전극 전압에 의한 화소 전압 보상 및 Inversion 방법에 따른 화소특성 시뮬레이션

김태형*, 박재우, 김진홍, 최종선
 홍익대학교 전자전기공학부

Compensations of Pixel Voltages by Common Electrode Voltages and Simulations of Pixel Characteristics on Inversion Methods in TFT-LCD

Tae Hyung Kim*, Jae Woo Park, Jin Hong Kim, Jong Sun Choi
 School of Electronics and Electrical Engineering, Hongik University

Abstract - TFT-LCD simulator, PDAST(Pixel Design Array Simulation Tool), could simulate the effect of the variation on the pixel characteristics. Since feed-through voltage in TFT-LCD can be a serious problem to pixel voltage characteristics, it should be compensated. It is applicable to various kinds of TFT-LCDs and can be used to calculate the spontaneous part of common electrode voltage accurately. Also, PDAST can estimate pixel voltage according to various inversion methods. It allows high-speed calculation and the information obtained from this study could be utilized to design the larger area and finer image quality panel.

사화하여 전압의 분포를 추정함으로써 정확한 보상 과정을 예측할 수 있다.

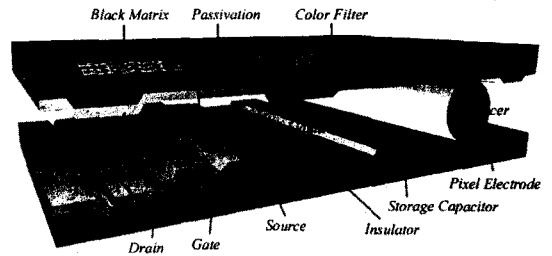


그림 1. TFT-LCD의 일반적인 구조

1. 서론

정보화 사회의 발전과 더불어 대면적·고화질 평판 디스플레이에 대한 요구가 증가하고 있고, 그 결과 여러 가지 평판 디스플레이 기술에 대한 연구와 개발이 활발히 진행되고 있다. 이들 중 가장 우수하고 널리 사용되고 있는 것은 비정질 실리콘 박막트랜지스터(a-Si TFT)를 스위칭 소자로 사용하는 액정 표시 장치(TFT-LCD)이다. 본 연구에서는 TFT-LCD의 공통 전극 대하여 연구하였다. data 전압이 화소에 인가된 후 TFT가 off된 직후부터 발생하는 feed-through 전압은 실제적인 화상을 구현하는데 있어서 문제시되는 요소이고, 이를 보상해주기 위해 외부에서 인가해주는 전압이 공통 전극 전압이다. 공통 전극 전압의 분포는 전압을 어떤 위치에서 인가해 주는지에 따라 달라질 수 있고, 이는 화소 전압에 직접적인 영향을 미치게 된다. 본 연구에서는 이러한 불균일한 전압 분포를 시뮬레이션 함으로써 공통 전극상의 임의의 위치에 인가되는 전압을 구할 수 있었다. 이렇게 구한 공통 전극 전압을 이용해서 TFT 어레이의 어떤 위치, 어떤 시간에서도 게이트, 데이터 및 화소의 전압을 정확하게 계산할 수 있었다. 이는 대화면적 고화질 TFT-LCD의 설계와 제작에 일반적인 방향을 제시해 줄 수 있을 것이다.

2. 본론

2.1 Simulation 방법

그림 1에서와 같이 TFT-LCD에서 공통 전극은 화소 전극의 기준이 된다. 일반적으로 공통 전압은 ground를 유지시키도록 되어있으나, 기생 용량에 의해 발생하는 feed-through 전압을 보상해주기 위한 방법의 하나로 공통 전극에 일정한 전압을 인가해 줄 수 있다. 그러나, 공통 전극으로 어떤 면저항을 가지는 ITO를 사용하기 때문에 전체적으로 균일한 전압이 인가되지 않을 수 있다. 본 연구에서는 공통 전극을 저항의 행렬 형태로 근

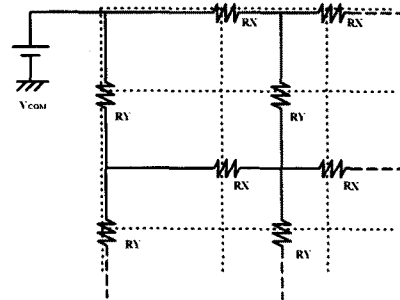


그림 2. 공통 전극의 부분적인 등가회로

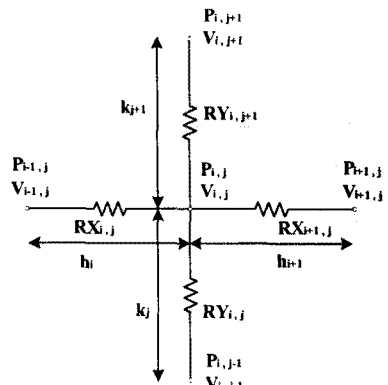


그림 3. 공통 전극의 좁은 영역에서의 등가회로

그림 2는 공통 전극의 한 corner 부분을 나타내고 있다. 공통 전극의 corner 부분에 common 신호가 인가된다고 가정하였다. 그림 2와 같이 공통 전극을 분할하여 각 영역의 중앙에 해당하는 node의 전압을 구하면 공통 전극상의 위치에 따른 전압을 예측할 수 있다.¹

공통 전극의 가로와 세로를 N으로 분할하면 어떤 영역에 대해서 그림 3과 같이 일반적인 mesh 회로로 나타낼 수 있다. 이 때 전극의 x축의 길이가 LX, y축의 길이가 LY라 하면, mesh 회로의 x, y 방향의 길이 h_i, k_j 는 각각 $h_i=LX/N, k_j=LY/N$ 이다. Poisson 방정식과 Kirchhoff의 전압 법칙을 이용하면, 다음과 같이 공통 전극 상의 x,y방향의 단위 저항 RX,RY에 관한 수식을 유도할 수 있다.² 이로부터 해당 영역의 node 전압, $V_{i,j}$ 를 예측할 수 있다.

$$RX_{(i,j)} = \frac{2 \times R_{\square} \times h_i}{k_j + k_{j+1}}$$

$$RY_{(i,j)} = \frac{2 \times R_{\square} \times k_j}{h_i + h_{i+1}}$$

2.2 Simulation 결과

시뮬레이션에 사용되었던 주요 파라메타의 종류와 그 값은 표 1에 나타내고 있다. 15인치 XGA급(1024×768) TFT-LCD를 기준으로 하여 $0.5 \text{ cm}^2/\text{V} \cdot \text{s}$ 의 전계 효과 이동도와 채널의 폭/길이가 $25/5 \mu\text{m}$ 인 TFT라 가정하고 시뮬레이션 하였다. 공통 전극 분할 수가 N일 때, 공통 전극에 전압이 인가된 지점과 ground를 제외한 나머지 부분의 전압과 저항과의 관계는 $\{(N+1)^2-2\} \times \{(N+1)^2-2\}$ 행렬로 나타낼 수 있고, 그 역행렬을 구하여 각 node의 전압을 구할 수 있다. 그러나, 공통 전극의 분할수가 커지면 행렬의 크기는 기하급수적으로 늘어나게 된다. N=100인 경우는 10199×10199 행렬의 역행렬을 구하여 전압을 계산하여야 하는데 이러한 작업은 거의 불가능하다. 따라서, 본 연구에서는 Jacobi 반복법으로 전압을 구하였고, PSpice와 비교한 결과 오차가 0.1% 이내임을 확인하였다.^{3,4}

표 1. 시뮬레이션에 사용된 파라메타의 종류와 값

항목	값	항목	값
대각크기	15"	게이트 전압	0~20 V
해상도	1024 × 768	데이터 전압	0~10 V
외관비	4 : 3	문턱전압	3 V
프레임 시간	16.667ms	전계효과 이동도	$0.5 \text{ cm}^2/\text{Vs}$
제조수	64	절연체 유전율	6.5
실리콘 두께	2000 Å	액정 유전율	9.8, 3.2
채널 폭	$25 \mu\text{m}$	채널 길이	$5 \mu\text{m}$
중첩 폭	$25 \mu\text{m}$	중첩 길이	$3 \mu\text{m}$
공통 전극 분할수	100	공통 전극의 면저항	$60 \Omega/\square$
Inversion Mode	Even Frame	공통 전극 인가 전압	-1 V

그림 4는 위의 방법으로 구한 공통 전극상의 전압 분포를 나타내고 있다. 일반적으로 feed-through 전압은 화소 전압에서 일정한 양이 감소되기 때문에, 공통 전극에 그와 동일한 양의 음의 전압을 인가하면 원래의 화소 전압이 인가될 수 있다. 본 연구에서는 공통 전극에 -1[V]를 인가하였다고 가정하였다. 전압이 인가되는 부분(0,0)과 ground가 연결된 부분에서는 강한 electric field가 발생하기 때문에 전압의 변화가 크고, 이와 같

이 불균일한 공통 전극의 전압은 화소에 직접적으로 영향을 미치게 된다. 궁극적으로는 공통 전극에 일정한 전압이 균일하게 인가되어야 하기 때문에 이를 고려한 보상이 이루어져야 한다. 특정 화소에서 공통 전극상의 가장 가까운 node의 전압이 해당 화소의 기준 전압이 되도록 설계하였다. 정확한 위치의 공통 전극 전압이 인가되지는 않지만, N=100인 경우 변화가 거의 없으므로 무방하다. 공통 전극의 분할 수(N)가 60이상이면, 전극의 총 저항은 측정값과 계산값이 거의 일치한다.¹

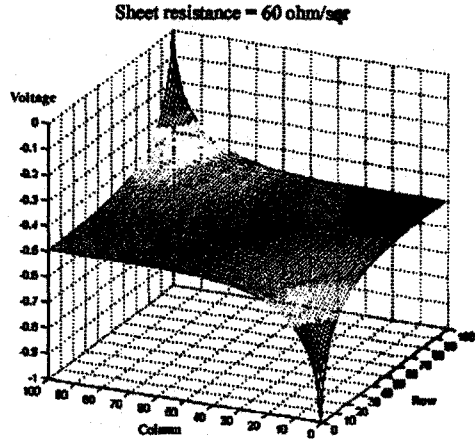


그림 4. 공통 전극상의 전압 분포

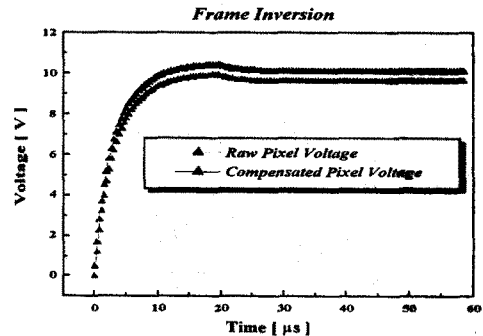


그림 5. Frame Inversion인 경우 (500,500) 화소에서의 충전특성

액정에 인가되는 전압의 형태에 따라 구동 방법은 크게 frame, line, column, dot inversion의 4가지로 나뉘어진다. 따라서, 각각의 inversion 방법에 대해서 공통 전극에 의한 화소 전압의 보상 방법이 적용될 수 있는지의 여부를 확인할 필요가 있다. 그림 5,6,7,8은 각각 4가지 inversion 방법에 따른 화소 전압의 보상효과를 나타내고 있다. 화소의 충전 특성을 비교하기 위해서 inversion mode는 even frame인 경우, frame inversion과 dot inversion은 500번째 line의 500번째 화소에 대해서, line inversion과 column inversion은 각각 500번째 line의 501번째 화소와 501번째 line의 500번째 화소의 충전 특성을 비교하였다. Simulation 결과에 따르면, 공통 전극에 의한 화소 전압의 보상 방법은 inversion 방법에 관계없이 적

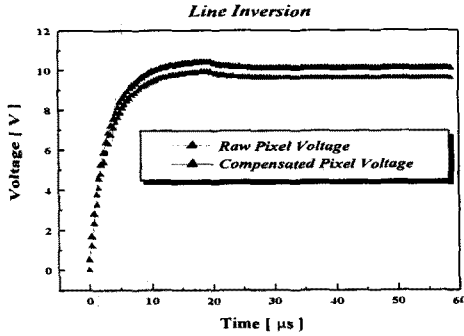


그림 6. Line Inversion인 경우 (501,500) 화소에
서의 충전 특성

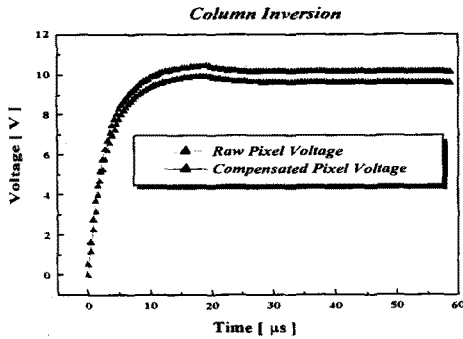


그림 7. Column Inversion인 경우 (500,501) 화
소에서의 충전 특성

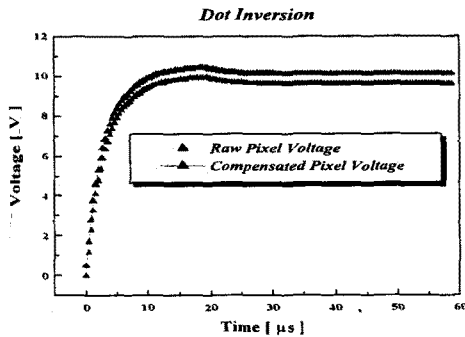


그림 8. Dot Inversion인 경우 (500,500) 화소에서
의 충전 특성

용될 수 있음을 확인하였다. Panel의 중앙에서 공통 전극 전압은 거의 $-0.5[V]$ 로 일정하여 feed-through 전압이 $-0.5[V]$ 인 경우 정확하게 보상할 수 있다. 그러나, 전압이 인가되는 부분과 ground 주위에서는 전압이 불균일하여 실제 화소 전압이 보다 크거나 작게 인가되므로 단순히 일정한 전압을 공통 전극에 인가하는 방법만으로는 정확한 보상이 이루어질 수 없다. 또한, 이렇

게 전압이 일정하지 않은 부분에서는 원하는 화질을 얻을 수 없다. 따라서, 공통 전극의 전압을 매 시간마다 적절하게 바꾸어 주거나 전극상의 여러 부분에 전압을 인가하여 공통 전극의 전압이 일정하게 유지되도록 하는 등의 방법을 사용하여야 함을 확인하였다.

3. 결 론

본 연구에서는 화소 특성 중의 하나인 feed-through 전압을 공통 전극에 전압을 인가함으로써 보상하는 방법을 PDAST에 이식하였고, 그 결과 panel상의 임의의 위치에서 화소 전압의 보상 과정을 확인할 수 있었다. 공통 전극에 불균일하게 인가된 전압은 정확한 보상이 이루어 질 수 없는 원인이 될 수 있다. 또한, 여러 가지 inversion 방법에 대해 화소 전압 특성을 살펴본 결과 공통 전극에 의한 보상 방법은 유용하다는 사실을 확인할 수 있었다.

본 연구는 평상산업부와 과학기술처에서 시행한
선도기술개발(G-7)사업의 지원으로 수행되었음

(참 고 문 헌)

- [1] N. Ikeda, "TFT-LCD Simulator Comprising a New Common Electrode Model", SID 95 Digest, 33.4, pp.747-750, 1995
- [2] David K. Cheng, "Field and Wave Electromagnetics", Addison Wesley, pp.208-219, 1989.
- [3] J.Douglas Faires, "Numerical Methods", PWS, pp.336-342, 1993
- [4] Gilbert Strang, "Linear Algebra and Its Applications" Third Edition, Hartcourt Brace & Company International Edition, pp.380-386, 1988
- [5] Toshihisa Tsukada, "TFT/LCD Liquid-Crystal Displays Addressed by Thin-Film Transistors", Gordon and Bleach Publishers, 1996
- [6] M. Ohta, "Active Matrix Network Simulator Considering Nonlinear C-V Characteristics of TFT's Intrinsic Capacitances", Japan Display '92, pp.431-434, 1992
- [7] Shigeru Yachi, "An Analysis of Source-Common Coupling Effect in Large-Area TFT-LCDs", SID 91 Digest, 4.6, pp.30-33, 1991
- [8] Robert L. Wisniew, "Modeling and Simulation of TFT-LC Arrays", Extended Abstracts of the 22nd (1990 International) Conference on Solid State Devices and Materials, pp.983-986, 1990