

적외선 수신모듈 IC용 전치증폭기의 설계

홍영욱*, 류승탁, 최배근, 김상경, 백승호, 조규형
한국과학기술원

Preamplifier design for IR receiver IC

Young Uk Hong*, Seung-Tak Ryu, Bae-Gun Choi, Sang-Kyung Kim, Sung-Ho Baik, Gyu-Hyeong Cho
KAIST(Korea Advanced Institute of Science and Technology)

Abstract - The application of IR(Infrared) communication is very wide and IR receiver has become a standard of home entertainment.

A preamplifier with single 5V supply was designed for IR receiver IC. To operate at long distance, receiver IC should have high gain and low noise characteristic. To provide constant output signal magnitude, independent of transceiver distance, gain limiting stage is needed. And to cut-off DC noise component effectively, large resistance and capacitance are required.

Transimpedance type preamplifier, and diode limiting amplifier, and current limiting amplifier were designed. It is another function of current limiting amplifier that transforms single input signal to differential output signal. Using AMS BiCMOS model, both BJT version and MOS version was designed. Total power consumption is 0.1mW, and IC size is 0.3 mm².

1. 서 론

현재 사용하는 무선 데이터 전송방식에는 전파를 반송파로 이용하는 방식과 적외선으로 대표되는 광을 이용하는 방식이 있다. 전파를 반송파로 사용하는 경우 전송거리가 긴 반면 복잡하고 보안에 문제가 있으며 가격이 비싸다는 문제점이 있다. 이에 비해 적외선 통신은 기구가 간단하고, 가격이 싸고, 소비전력이 낮으며, 인체에 해가 경미하다는 장점이 있어 근거리 무선통신에서 많이 사용되고 있다. 대표적인 예로 TV, VTR 등의 가전제품의 리모콘에서의 응용과, 적외선 포트를 장착한 PC사 이(또는 PC와 LAN 사이)의 파일전송이 있다.

본론의 2.1절에서 전체 송수신회로의 구성과 이득의 분배 및 설계사양을 결정하였고, 2.2절에서 전치증폭기설계의 고려사항을 논의하였다. 2.3~2.5절에서 각 세부회로를 설계하였다.

2. 본 론

2.1 전체 송수신 회로

적외선 송수신 모듈 IC의 전체 블록다이어그램을 위의 그림 1에 나타내었다. 전체 동작을 간략히 설명하면 먼저 송신 IC에서 PPM(Pulse Position Modulation) 방식으로 표현된 데이터 코드로 먼저 38kHz의 부반송파(Sub-carrier)를 ASK변조하고 IRED(Infrared Emitting Diode)에서 ASK변조된 신호로 840~960nm의 파

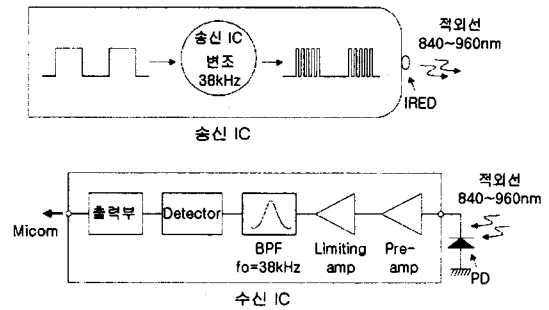


그림 1 적외선 송·수신 모듈 IC 블록다이어그램

장인 적외선을 다시 진폭 변조하여 전송한다. 수신모듈 IC의 동작을 보면 진폭 변조된 적외선 신호를 Photodiode(PD)에서 38kHz의 전기적신호(전류)로 바꾸어 주고 그 미약한 전류신호를 전치증폭기에서 증폭하여 전압신호형태로 만든다. 리미팅 증폭기(Limiting amplifier)에서 일정한 전압 레벨까지 신호증폭을 해 주고 BPF(Band Pass Filter)에서 38kHz의 부반송파 성분을 뽑아낸 다음 Detector에서 원래 데이터 코드를 복원하여 출력부를 통해 다음 단으로 들어간다.

10cm~10m의 동작 범위를 가지도록 설계하는 경우 PD에서 발생하는 신호전류는 약 1nA~10µA정도의 크기인데, 다음 단인 BPF의 입력전압 크기가 수백 mV정도의 크기이어야하므로 BPF앞까지의 이득은 적어도 160dB 이상이어야 한다. 입력 신호의 Dynamic range가 80dB정도이므로 Limiting Amplifier에서 80dB의 이득(minimum signal일 경우)을 얻으며, Preamplifier에서 약 90dB의 Transimpedance Gain(출력전압/입력전류)을 얻는 형태로 전체 이득을 배분하였다.

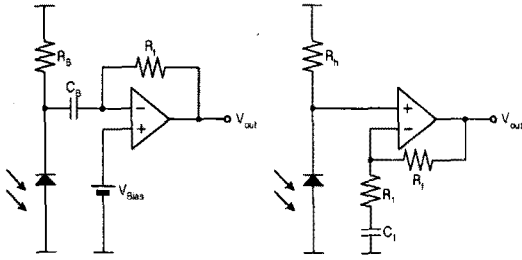
입력전류의 크기가 매우 작기 때문에 Preamp의 잡음 특성이 매우 좋아야 하는데, Preamplifier에서 증폭할 수 있는 최저신호크기(MDS : Minimum Detectable Signal)는 아래 수식으로 주어진다. 따라서 Preamplifier의 대역폭(B: Bandwidth)이 10kHz~10MHz 일 때, 입력 등가잡음전류의 크기는 1pA이하이어야 한다.

$$MDS = 1nA \geq \sqrt{\int_B S_{i_i}(f)df} = \sqrt{\int_B S_{v_o}(f) / A_z df}$$

$S_{i_i}(f)$: 입력잡음전류(Input Referred Current Noise)

$S_{v_o}(f)$: 출력잡음전압(Output Voltage Noise)

A_z : 출력전압/입력전류 Gain



(가) Transimpedance Amp (나) High-impedance Amp
그림 2 전치증폭기의 종류

2.2 Preamplifier 설계 고려사항

일반적으로 많이 사용되는 적외선 수신용 전치증폭기를 다음 그림 2에 나타내었다.

(가)의 Transimpedance Amplifier(TZ Amp) 특징은 PD의 입력 등가저항이 매우 작아서 Bandwidth가 넓다는 것이다. 동작을 설명하면 PD에서 생성된 전류가 TZ Amp의 피드백 저항을 통해 흘러 입력전류가 출력 전압으로 바뀌는 형태이다.

(나)의 High-Impedance Amplifier(HZ Amp)의 특징은 두 번의 증폭으로 이득을 크게 얻을 수 있으며, 큰 Bias저항을 사용하므로 저항에서 생성되는 Noise성분이 작다는 것이다. 동작을 설명하면 PD에서 발생한 전류를 PD위의 저항을 사용하여 전압으로 바꾼 다음, 다시 그 전압을 다음 단 앰프에서 증폭하는 형태이다.

Noise특성을 보면, 큰 입력저항을 가지는 HZ Amp가 우수한 특성을 가진다. 그러나 PD에 큰 DC전류가 흐를 때 HZ Amp의 입력 바이어스가 흔들리게 되어 앰프의 Dynamic range가 작아진다는 단점이 있으며, DC성분 Noise를 방지하기 위하여 달아주는 Capacitance C_B 값을 비교하면 TZ Amp는 100pF정도, High Impedance Amplifier는 100nF정도의 값이 되어 집적화 하기에는 많은 문제점이 있다. 따라서 TZ Amp형태로 Preamplifier의 구조를 결정하였다.

Preamplifier의 Loop gain 설계사양은 약 20dB정도의 Loop Gain을 가지도록 설계하였다. Phase Margin은 Transient response에서 Peaking이 발생하지 않도록 70° 이상으로 잡아주었으며, Bandwidth는 38kHz의 신호주파수가 충분히 통과할 수 있도록 Preamplifier의 차단주파수(Cut-off frequency)를 약 100kHz이상으로 잡아 주었다.

2.3 Transimpedance Type Preamplifier 설계

일반적으로 Preamplifier에 CE구조나 Differential 구조를 사용하는 이유는, 전압·전류이득을 모두 가지기 때문에, 다음 단계에서 발생하는 Noise의 영향이 이전 단계에 영향을 주지 않기 때문이다. Differential 구조는 두 개의 Transistor를 사용하기 때문에 CE구조보다 r_b 에 의한 Noise v_n^2 만큼 Noise특성이 떨어진다는 단점이 있지만, DC 또는 AC성분 Noise가 들어오는 경우에도

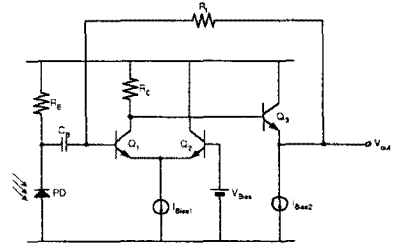


그림 3 Transimpedance type Amp

PD와 Preamplifier의 바이어스가 안정적으로 잡힌다.

Differential구조의 load의 종류는 Resistive load와 Active load가 있다. Active load는 Load transistor의 noise 때문에 전체 Preamplifier의 Noise특성이 나빠지므로 Resistive load를 사용하였다.

BJT, CMOS의 등가입력잡음(Input referred noise)을 비교해 보면, CMOS소자의 1/f noise성분이 BJT보다 나쁘기 때문에 저주파에서의 Noise특성이 BJT가 우수하지만, CMOS의 경우도, 입력 트랜지스터의 면적을 키우면 noise의 영향이 상쇄되어 특성이 좋아진다. TZ Amp를 사용할 때의 입력 등가잡음전류는 아래와 같다.

$$S_{i_{in}}(f) = S_{i_{in}}(f) + S_{v_{in}} \times \left[\omega(C_{pd} + C_{ampin}) + \frac{1}{R_f} + \frac{1}{r_{ampin}} \right]$$

$S_{i_{in}}(f)$: Amp의 등가 입력잡음전류

$S_{v_{in}}(f)$: Amp의 등가 입력잡음전압

r_{ampin} : Amp의 Open-loop 입력저항

위 그림 3에서 설계한 회로를 나타내었다. Bias Resistor R_B 를 이용하여 PD를 DC적으로 바이어스 하였고, 신호의 크기보다 훨씬 큰 DC noise current가 Amp에서 증폭되지 않도록 R_B 와 C_B 로 Filtering 하였다. Preamplifier input Referred Current Noise는 0.88pA/ \sqrt{Hz} , 98dB의 Transimpedance Gain, 150kHz의 Bandwidth, 28.8dB의 Loop gain, 70°의 Phase margin을 가진다.

2.4 Diode Limiting Amplifier 설계

가장 작은 크기의 신호에 대해 80dB의 Gain을 가지도록 Limiting Amplifier를 설계하여야 한다. 100kHz의 Bandwidth를 유지하며 80dB Gain을 한 단계에서 얻기가 쉽지 않아서 40dB Gain을 가지는 Non-inverting Op.Amp 두 단을 Cascade연결하여 설계하였다. 이전 단계의 Output DC offset voltage때문에 다음 단계의 DC bias가 흔들리지 않도록 각 단 사이를 Blocking Capacitor C_B 로 끊어주어야 하는데, 38kHz 신호주파수 성분까지 Cut-off시키지 않기 위해서는 C_B 와 다음 단계의 입력저항 R_B 로 이루어지는 시상수가 커야 한다.

출력전압제한은 다이오드와 정전압원을 이용하여 출력 Swing을 다이오드의 Turn-on Voltage로 Limiting하였다. Limiting과정에서 Stability문제가 생길 수 있어 큰 Phase margin을 보장하면서 한 단계에서 큰 Gain을

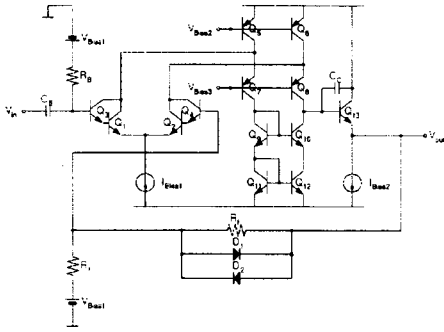


그림 4 Diode limiting amplifier

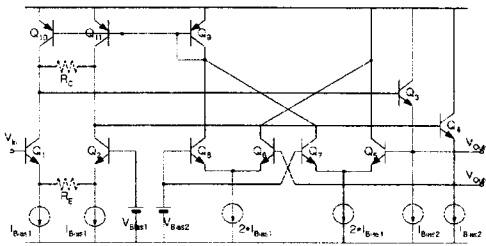


그림 5 Current limiting amplifier

얻을 수 있는 위의 그림 4의 Folded Cascode 구성으로 Op.Amp를 구현하였다. 40kHz의 Closed-loop Gain, 94°의 Phase margin, 40dB의 Bandwidth를 가진다.

2.5 Current Limiting Amplifier설계

BPF에 공급해야 할 신호는 2.5V의 Reference 전압을 기준으로 200mV_{p-p} swing을 가지는 차동신호이다. 따라서 이제까지 증폭된 단일 입력 신호를 차동 출력 신호로 바꾸어 주면서, 출력을 정확하게 200mV_{p-p} 크기로 제한하는 회로를 설계해야 한다. 위의 그림 5에서 이런 기능을 구현하였는데, 출력 전압의 제한은 $I_{Bias} \times R_C$ 값으로 이루어지며, Q₃ ~ Q₁₁로 이루어지는 Common-mode feedback을 통해 2.5V Reference 전압을 중심으로 출력이 Swing하게 하였다. 이전 단의 DC offset의 영향을 줄이기 위해 저항 R_E를 넣어 Input linear range를 300mV로 키워주는 대신 Gain은 -12dB로 줄었다.

3. 결 론

위의 그림 6에 TZ Amp, Diode LA, Current LA를 연결한 전체 전계 증폭단의 블록도를 나타내었다. 166dB의 Gain을 가지므로 1nA의 크기의 작은 Photocurrent까지 증폭할 수 있다. 위의 그림 7의 아래부터 TZ Amp, Diode LA(1), Diode LA(2), Current LA의 출력(+/-), 그리고 최종 Differential 출력의 Transient 파형과 Gain을 나타내었다. BJT와 MOS를 각각 사용하여 설계하였고, 그림 8에 Layout을 나타내었다. 0.1mW 전력을 소모하며, 전체 크기는 0.3mm²다.

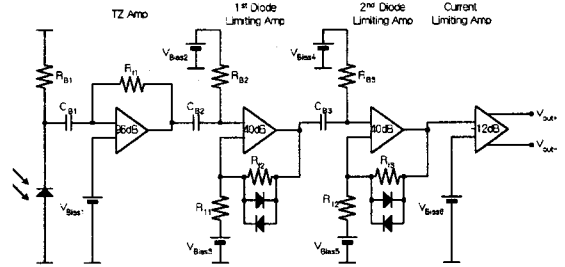


그림 6 전체 Preamplifier 회로 블록도

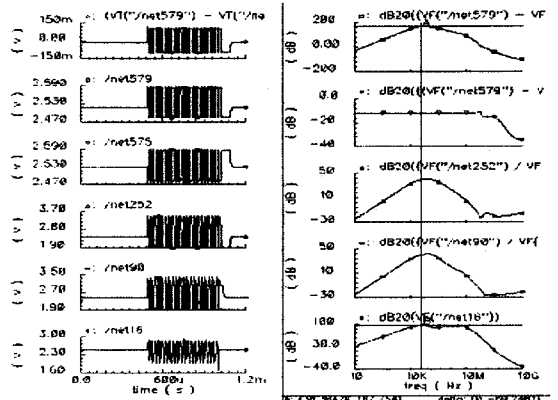


그림 7 결과 파형



그림 8 Preamp (가)BJT[上], (나)MOS[下] Layout

(참 고 문 헌)

- [1] P. R. Gray and R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 3rd ed. John Wiley & Sons, Inc., 1993.
- [2] G. N. Nasserbakht, "A Monolithic GaAs-on-Si Receiver Front End for Optical Interconnect System", *IEEE J.Solid-State Circuits*, vol. 26, no. 6, pp. 622-630, 1993.
- [3] T. Suzuki, "Si Bipolar Chip Set for 10-Gb/s Optical Receiver", *IEEE J.Solid-State Circuits*, vol. 27, no. 12, pp. 1781-1786, 1992.
- [4] C. Wang, "A BiCMOS Limiting Amplifier for SONET OC-3", *IEEE J.Solid-State Circuits*, vol. 31, no. 8, pp. 1997-2000, 1996.
- [5] *TSOP1x IR Detector Photomodules*, VISHAY Semiconductor