

# OAK DSP Core 기반 CSD17C00A에서의 G.726 ADPCM의 실시간 구현

\*홍성훈, 심민규, 성유나, 하정호  
C&S Technology, 음성처리개발팀

## The Real-Time Implementation of G.726 ADPCM on OAK DSP Core based CSD17C00A

Hong, SeongHoon, Shim, MinKyu, Sung, YooNa, Ha, JungHo  
Speech Processing Team, C&S Technology  
[shhong@cnstech.co.kr](mailto:shhong@cnstech.co.kr)

### 요약문

다중 전송율(16, 24, 32, 40kbps)을 제공하는 G.726 부호화기는 ADPCM (Adaptive Differential Pulse Code Modulation) 부호화법을 사용한다. 본 논문에서는 G.726 ADPCM 알고리즘을 C&S Technology에서 개발한 음성 신호 처리를 위한 범용 DSP인 CSD17C00A 칩을 이용하여 실시간 응용이 가능하도록 구현하였다.

G.726에 대한 양방향 평가는 Codec Loopback test을 통해 수행되었으며, ITU-T에서 제공한 테스트 절차에 따라 평가되었다. 본 논문에서 구현된 G.726 부호화기는 평균 11 MIPS의 계산 속도를 갖고, 프로그램 메모리 크기는 2.8K Words이고, 데이터 메모리 크기는 550 Words를 필요로 하였다.

## 1. 서론

### 1.1 개요

최근 들어 무선 통신망에 적합한 저전송율 음성 부호화기의 개발이 매우 빨리 진행되면서 비단 음성뿐만 아니라 여러 종류의 데이터도 함께 보내는 다양한 서비스가 개발되고 있다. 제한된 대역폭에서 보다 많은 데이터를 전송하기 위해서는 전송율이 낮아야 한다. 그러나 전송율이 낮을수록 서비스질이 떨어지므로 적절한 상호 보완이 필요하다.

본 논문에서 구현한 다중 전송율(16, 24, 32, 4

0kbps)을 제공하는 G.726 부호화기는 기존의 공중망이 제공하는 전송율에서도 Toll Quality를 만족하며(32kbps 이상), 음성 뿐만 아니라 모뎀 데이터 신호도 전송이 가능하다. ADPCM은 적응 양자화기와 적응 예측기를 사용하는데 적응 예측기는 2개의 극점과 6차의 영점 계수를 사용한다.

G.726 부호화기는 각각의 상황에 따라 다른 전송율을 적용하는데 채널에 부하가 많이 걸려있는 경우에는 음성을 16 또는 24kbps로 부호화/복호화하고 40kbps는 모뎀 신호 데이터를 전송할 때 사용한다.

### 1.2 시스템 개요

본 논문에서 제시되고 있는 CSD17C00A는 C&S Technology에서 개발한 칩으로서, G.726 음성 코더 알고리즘의 실시간 응용 기술을 구현하였다.

CSD17C00A 칩은 음성 신호 처리를 위한 범용 칩으로 구현되었으며, DSP Group OAK Core를 포함, 이에 Interrupt Controller, Timer, Compander, Serial Port, Host Interface의 5가지 Peripheral과 Generalized I/O Ports로 설계되었다. OAK DSP Core는 16-bit 데이터와 프로그램 버스를 지닌다. 또한 저전력 설계가 되어있어 통신과 전자 응용분야에 좋은 성능을 지니도록 설계되어 있으며, 40 MIPS의 계산 능력을 가지고 있다.

### 1.3 논문 구성

G.726 부호화기의 알고리즘에 대한 설명을 2장에서 하고자 하며, 3장에서는 본 논문에서 구현된 CSD17C00A 시스템과 G.726 음성 부호화기에 대해 설명하고, 4장에서는 실험 및 결과를, 5장 결론을 내리고자 한다.

## 2. ADPCM 알고리즘

ITU-T G.726 ADPCM에서는 A-law 또는  $\mu$ -law PCM 신호  $s(k)$ 를 linear PCM 신호  $s_l(k)$ 로 변환하여, 입력신호와 예측신호의 차분신호를 양자화 하여 전송한다[1][2].

$$d(k) = s_l(k) - s_e(k) \quad (1)$$

여기서  $d(k)$ 는 차분신호이다. 이렇게 구해진 차분신호는 각각의 31, 15, 7, 4 레벨의 비균일 적응 양자화기에서 각각 5, 4, 3, 2 bit로 양자화 된다. 여기에는 적응 양자화기와 적응 예측기를 사용한다. 차분신호  $d(k)$ 는 양자화 되기전에 밑수 2의 log 값으로 변환되고 식 (2)의  $y(k)$ 에 의해서 스케일링 되어 양자화시 발생하는 오차를 최소화 하도록 하였다.

$$y(k) = a_f(k)y_u(k-1) + [1 - a_f(k)]2^{-5}y_l(k-1) \quad (2)$$

여기서  $a_f(k)$ 는  $0 \leq a_f(k) \leq 1$ 의 범위를 갖는다.  $y(k)$ 는 fast scale factor  $y_u(k)$ 와 slow scale factor  $y_l(k)$ 의 조합으로 구해진다.  $y_u(k)$ 와  $y_l(k)$ 는 각각 식 (3)과 (4)에서 구해진다.

$$y_u(k) = (1 - 2^{-5})y_u(k) + 2^{-5}W[I(k)] \quad (3)$$

여기서  $y_u(k)$ 는 다음과 같이 제한된다.

$$1.06 \leq y_u(k) \leq 10.00$$

$$y_l(k) = (1 - 2^{-6})y_l(k) + 2^{-6}y_u(k) \quad (4)$$

이렇게 해서 적응 양자화기를 통해 얻어진  $I(k)$ 는 복호화단으로 전송되고 또 다시 부호화단의 역양자화기의 입력으로 들어가 다음 신호를 예측하는데 사용된다.

복호화단에서는 신호를 복원하게 되는데 복원 신호  $s_r(k)$ 는 식 (5)와 같이 예측신호  $s_e(k)$ 와 수신된  $I(k)$ 로부터 역양자화기를 통과해 얻은 차분신호  $d_q(k)$ 의 합으로 얻어진다.

$$s_r(k) = s_e(k) + d_q(k) \quad (5)$$

$$s_e(k) = \sum_{i=1}^2 a_i(k-1)s_r(k-i) + s_{ez}(k) \quad (6)$$

$$s_{ez}(k) = \sum_{i=1}^6 b_i(k-1)d_q(k-i) \quad (7)$$

여기서  $a_i(k)$ 와  $b_i(k)$ 는 각각 2차, 6차의 예측 계수이다. 이렇게 해서 얻어진 예측신호는 A/ $\mu$  변환과정을 거쳐 출력된다.

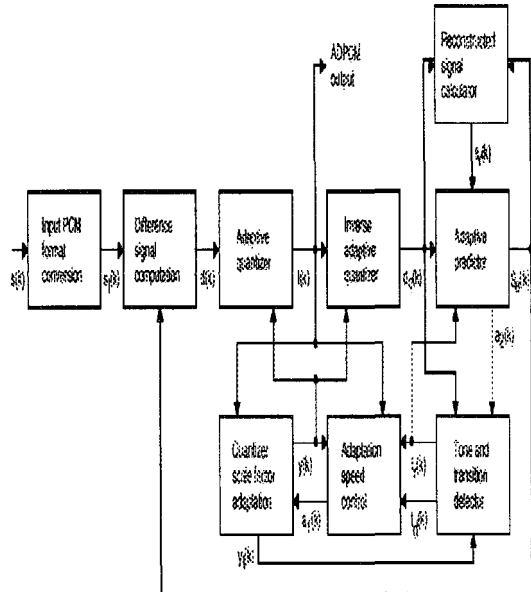


그림 1. G.726 부호화단 블록 다이어그램

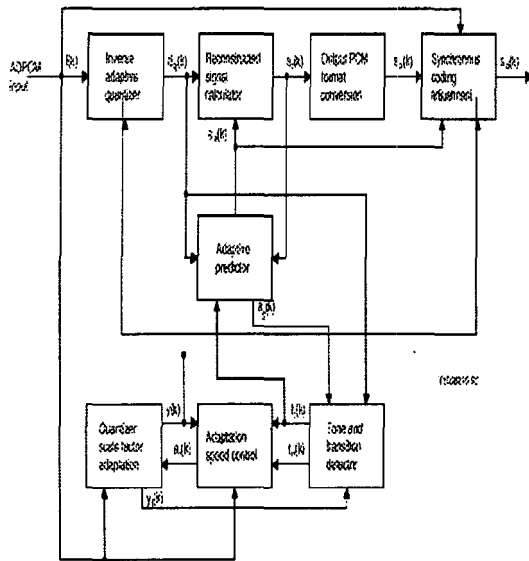


그림 2. G.726 복호화단 블록 다이어그램

### 3. 시스템 구성

#### 3.1 CSD17C00A 의 구조

본 논문에서 사용한 CSD17C00A 은 C&S Technology 에서 만든 범용 신호처리 칩으로서 다음과 같은 구조를 가지고 있다.

- DSP Group 의 37 MIPS 16bit fixed point OAK DSP Core 내장
- 6K words 의 data RAM 내장
- Program bus 와 Data bus 가 분리되어 있어 외부 data memory access 시 병목현상이 발생치 않음
- 2 개의 serial port 를 내장
- 각각의 serial port 에는  $\mu$ -law from/to linear, A-law from/to linear converter 가 내장되어 다양한 종류의 A-to-D, D-to-A converter 사용 가능
- 3 개의 범용 programmable 16 bit timer 내장
- 5 개의 Multiplexed GPIO 를 제공
- Power save mode 를 지원
- 144pin QFP package 를 제공
- Speech frame monitor 내장
- DSP 의 Data memory 내용을 Host 에서 Read / Write 가능
- Serial port configuration 기능 지원

그림 3. 에 CSD17C00A 의 layout 을 나타냈다.

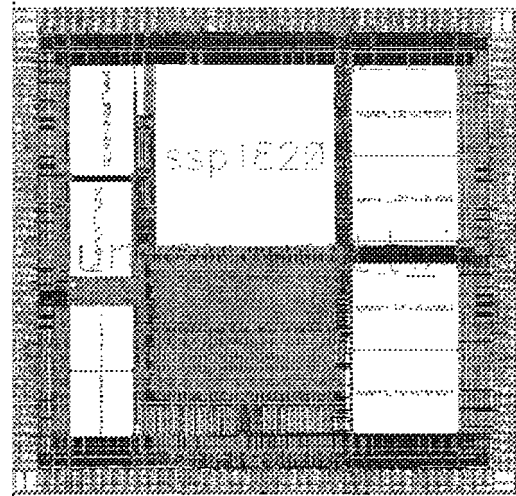


그림 3. CSD17C00A Layout

### 4. 실험 및 결과

ITU-T G.726 부호화기를 CSD17C00A 칩에 구현하기 위해 C&S Technology 에서 제작한 Emulation Board 를 사용하였다[3-6].

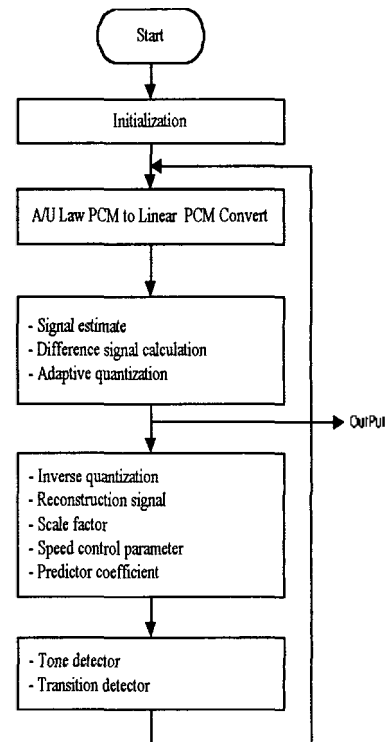


그림 4. 부호화단 처리 블록도

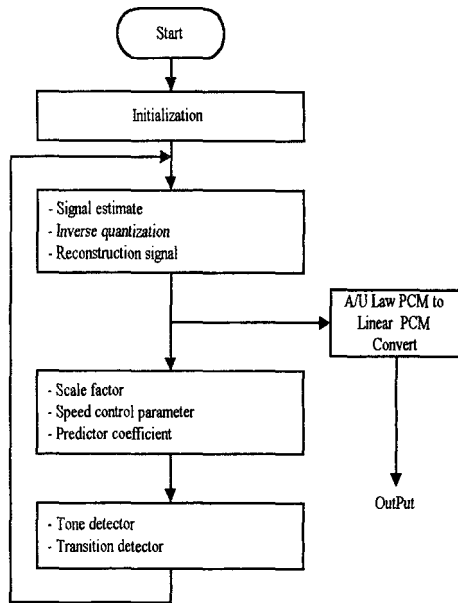


그림 5. 복호화단 처리 블록도

ITU-T에서 제공하는 테스트 벡터를 통과한 어셈블러 프로그램의 성능을 시뮬레이션을 통해 측정된 결과 평균 11 MIPS의 계산량을 필요로 하였다.

이 알고리즘이 갖는 프로그램 ROM의 크기는 2.8K Words이며, 550Words의 데이터 RAM을 사용하였다.

## 5. 결론

G.726 부호화기는 기존의 공중망에서 제공하는 전송율 보다 낮은 전송율에서도 Toll Quality를 만족할 뿐만 아니라 음성 뿐만 아니라 모뎀 데이터 신호 등을 전송할 수 있는 부호화기이다.

C&S Technology에서 개발한 CSD17C00A 칩을 기반으로 하여 G.726 음성 부호화 알고리즘의 실시간 응용 기술을 구현하였다.

G.726에 대한 양방향 평가가 Codec loopback을 통해 수행되었으며, ITU-T에서 제공한 테스트 절차에 따라 평가되었다.

또한, 본 논문에서 구현된 G.726 음성 부호화기는 평균 약 11 MIPS의 계산속도를 가지며, 프로그램 ROM의 크기는 2.8K Words이며, 550 Words의 데이터 RAM을 필요로 하였다.

추후 연구 과제로서 다중 채널 기능 및 다중 보코더 기능을 추가 하고자 한다.

## 6. 참고문헌

- [1] ITU-T Recommendation G.726
- [2] ITU-T Recommendation G.711
- [3] SSP1820 OakDSPCore Architecture Specification
- [4] DSP Group Assemblers & Linker User's Manual
- [5] "The Implementation of G.726 ADPCM on TMS320C54x DSP", Technical Report in TI
- [6] In-Hwan Lee, "Performance Evaluation of ADPCM Transcoder using the TMS320C50 DSP Chip", IEEE ICCS/ISPACS '96