

인버터 출력 전류제어를 위한 새로운 스위칭 방법

인치각*, 오원석**, 조규민**, 유완식***
이경산전*, 유한대학**, 특허청***

A New Switching Strategy for The Output Current Control of Inverters

Chi-Gak In*, Won-Seok Oh**, Kyu-Min Cho**, Wan-Sik You***
E-kyung Sys*, Yuhan College**, KIPO***

Abstract - It is necessary to obtain the high performance of the inverter system that control the output current of inverters. The dead time causes detrimental effects to the control performance of the inverter system. So we need to compensate the dead time effects. And the dead time minimization switching method can be considered as the best way to avoid the dead time effects fundamentally.

In this paper, a new dead time minimization switching strategy is proposed. According to the proposed method, very short dead time is adopted in only once when the current polarity is changing. And the adopted dead time is equal to the applied dead time or shorter than it. As the proposed method can be done with the porlarity information of the reference current, it is easy to avoid some problems in comparison with the case that the real current is used to get the polarity changing time: level detection difficulty, noise problem and so on.

1. 서 론

현재 점차로 전력용 반도체 소자의 특성이 매우 우수해지고, 이를 이용한 각종의 전력변환기 기술이 향상되어짐에 따라서 전동기 구동 분야에 있어, 산업 현장뿐만 아니라 가전기기의 분야에 있어서도 동력 제어의 유용성 및 에너지 사용의 효율성을 높이기 위하여 대부분 인버터를 이용한 전동기의 가변속 구동 시스템을 사용하는 경우가 급증하고 있다.

일반적으로 인버터를 운전하는 경우, 직류전원의 암단락 방지를 위하여 데드타임을 삽입함으로써 저령에 대비한 출력 전압의 크기 및 위상 오차가 발생하고 고조파가 증가하게되어 심할 경우 인버터의 정상적인 운전자체가 불가능하게된다. 따라서 고정도의 전동기 제어가 필요한 경우 필수적으로 데드타임 보상이 요구된다. 또한 벡터제어와 같은 효율적인 전동기 제어를 위하여는 용이하고도 효과적인 인버터 출력전류의 제어가 필요하다. 이를 위하여 여러 가지의 데드타임 보상 기법 및 인버터 전류제어 기법이 제안되고 있다.^[1-3]

또한 데드타임에 의한 영향을 근본적으로 회피하기 위한 방법으로써 전류의 국성에 따라 상암 또는 하암 스위칭 소자의 단독 온오프에 의하여 불필요한 스위칭을 제거함과 동시에 데드타임을 두지 않는 방법이 Bose씨 등에 의하여 제안된 바 있다. 그러나 이 경우 전류국성이 바뀌는 순간의 암단락 방지에 대한 고찰이 미미하여 실용화에는 문제점이 있으며, 검출전류의 채터링에 대한 고려를 하였으나 오히려 이로 인하여 전류 검출계에 극히 짧은 노이즈나 서지가 발생하였을 때에도 채터링에 대비한 회로가 동작되어, 일정 시간 동안 스위칭 신호가 차단된다는 것이 단점으로 지적된다.^[4]

최근 국내 학계에서 이러한 단점을 극복한 휴지기간 최소화 알고리즘이 제시된 바 있다. 여기에서는 비순환 전류형 사이크로컨버터의 동작군 절환 방법을 인버터의 운전에 적용함으로써 전류국성 절환 시의 암단락을 방지하고자 하였다. 즉, 전류국성에 따라 동작되는 상하암스위칭 신호들 사이에 전류국성이 절환되는 시점에서 상하암 동작군 교체 휴지기간을 삽입함으로써 암단락을 방지하는 알고리즘을 제안하였다. 그러나 이 경우, 전류국성 절환 시 전류의 단속 현상이 발생할 가능성이 크며, 실제전류를 검출하여 전류 국성 절환 시점을 판단하므로 실용화를 위하여는 정확한 미소 전류 레벨의 검출과 채터링이나 노이즈 등에 대한 대책이 반드시 요구된다. 이러한 점을 극복하기 위하여 소정의 전류 레벨폭 내에서는 일반적인 스위칭 방법과 동일하게 데드타임을 삽입하여 상하암 소자를 상보적으로 동작시키고 전류의 크기가 일정 크기 이상의 구간에서만 데드타임을 적용하지 않고 상하암 소자를 독립적으로 구동하는 방법도 제안된 바 있다. 이는 전류 국성 절환 시 수 회의 데드타임만을 적용하기 때문에 데드타임의 영향을 최소화 할 수 있으면서도 실제전류 검출에 있어 발생되는 문제점을 어느정도 해결한 실용적 기술로 평가된다.^[5]

본 논문에서는 인버터의 출력전류를 제어하는 경우, 실제전류의 검출에 의존하지 않고 저령전류의 국성 판단에 의하여 전류 국성의 절환이 요구되는 시점에서 1회의 데드타임을 인가하되, 실제 적용되는 데드타임은 인가한 데드타임보다 같거나 작아져 최상의 경우에는 실제 적용되는 데드타임이 발생하지 않는 새로운 데드타임 최소화 방법을 인버터 전류 제어를 위한 스위칭 방법으로써 제안하였다. 제안한 방법의 경우 저령전류의 크기 판단에 의하여 상하암 동작을 결정하기 때문에 실제 전류의 검출에 의한 전류 국성 절환 시점 판단 시 발생하는 모든 문제점이 해결될 수 있으며, 전류 국성 절환 시 전류의 단속 현상을 최소화함과 동시에 암단락 방지를 위하여 실제적으로 필요한 시간만이 데드타임으로 적용되므로 데드타임에 의한 영향을 거의 완벽하게 해결할 수 있다. 뿐만 아니라 스위칭 주파수 및 출력 주파수의 고주파화에 있어서도 스위칭 방법 자체가 주는 제약은 없다는 장점을 갖는다.

본 논문에서는 제안하는 인버터 전류제어를 위한 새로운 데드타임 최소화 스위칭 방법의 구체적인 알고리즘 및 이의 구현회로를 소개하고 모의 실험 및 실험 결과를 통하여 실용적 가능성을 보이고자 하였다.

2. 인버터 전류제어를 위한 새로운 스위칭 방법

그림 1에 제안하는 새로운 스위칭 방법에 의한 스위칭 신호를 나타내었다. 저령전류의 국성 신호인 I_s 와 I_s' 에 따라서 각각 양의 전류와 음의 전류를 제어하게 되는 상암 스위칭 신호 S_u 와 하암 스위칭 신호 S_d 을 도시한 것이다. 또한 S_u 와 S_d 의 사이에 사용 스위칭 소자의 턴오프 시간에 해당하는 데드타임을 인가함으로써 전류 국성 절환 시의 암단락을 방지하도록 하였다. 그러

나 그림에 나타낸 것과 같이 전류가 음에서 양으로 절환되어야 하는 경우에 있어서, 마지막 하암 스위칭 신호가 제거된 시점에서부터 데드타임을 인가하기 때문에 실제 적용되는 데드타임은 최장의 경우 인가한 데드타임과 같고 최소의 경우 전혀 데드타임이 적용되지 않게 된다. 결국 전류의 극성절환 시 꼭 필요한 데드타임만이 1회 적용되기 때문에 데드타임에 의한 영향은 거의 완전히 무시할 수 있다.

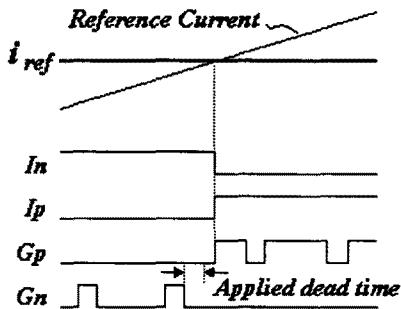


그림 1 제안하는 스위칭 신호 발생 원리도

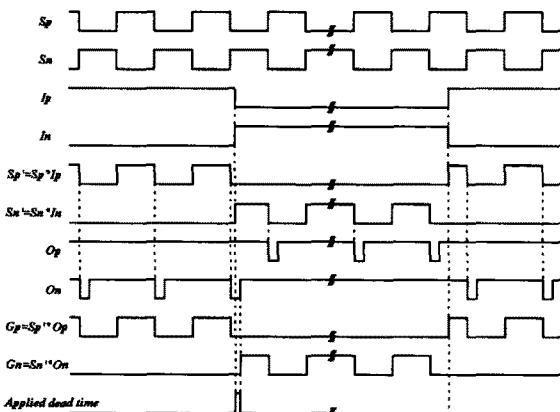


그림 2 구체적인 스위칭 신호 발생 타이밍도

그림 2에 본 논문에서 제안하는 스위칭 신호 발생 방법에 대한 구체적인 타이밍도를 나타내었다. 인버터 전류 지령의 극성이 어느 시점에서 절환될지를 예측할 수는 없으므로 매 스위칭 신호의 말미에서 소정의 데드타임을 인가하되 실제 적용되는 데드타임은 지령전류의 극성이 절환되는 순간에 최소한으로 적용되도록 고안된 것이다. 그림에서, \$S_p\$와 \$S_n\$은 변조 신호이고, \$I_p\$와 \$I_n\$은 지령 전류의 극성을 나타내는 신호로 이에 따라 동작될 상하암의 스위칭 소자를 선택된다. 스위칭 신호의 발생 방법을 살펴 보면, 먼저 \$S_p\$와 \$I_p\$의 논리곱과 \$S_n\$과 \$I_n\$의 논리곱을 취하여 \$S_p'\$과 \$S_n'\$을 얻어내고 이들의 각 falling edge에서 스위칭 소자의 텐오프 시간에 해당하는 소정의 데드타임을 얻어낸다. 이를 신호를 \$O_p\$과 \$O_n\$라 하면 상하암 스위치에 인가될 게이트신호 \$G_p\$와 \$G_n\$은 다음 식으로 주어진다.

$$G_p = S_p \cdot S_p' \cdot O_p \quad (1)$$

$$G_n = S_n \cdot S_n' \cdot O_n \quad (2)$$

그림에서 알 수 있듯, 데드타임이 모든 \$S_p'\$과 \$S_n'\$의 falling edge에서 발생하긴 하지만 실제로 적용되는 데드타임은 전류극성이 절환 되기 직전의 마지막 데드타임 일 뿐이며 이 또한 발생 시점이 최소한 지령 전류 극성의 절환 시점과 같거나 이보다 앞서기 때문에 실제 적용

되는 데드타임은 \$O_p\$ 또는 \$O_n\$의 시간보다 같거나 작다. 따라서 그림에서 나타 내었듯, 전류 지령의 극성 절환이 음에서 양으로 이루어 질 때와 같이 실제 적용되는 데드타임은 전혀 없을 수도 있다.

그림 3은 제안하는 스위칭 방법을 구현해주는 하드웨어 회로의 일례이다. 일반적으로 데드타임을 삽입하여 운전하는 경우의 데드타임 발생회로와 비교하여 볼 때 And Gate 두 개와 한 개의 Not Gate 만이 추가되므로 간단하게 구현이 가능함을 할 수 있다. 특히, 프로세서에 의하여 스위칭 신호를 발생하는 경우에 있어서는 일반적인 방법과는 달리 지령 전류의 극성 절환시 1회의 데드타임만 인가하면 되므로 인터럽트 처리 등에 의하여 프로세서의 부담을 가중시키지 않고도 쉽게 소프트웨어적으로 처리할 수 있다.

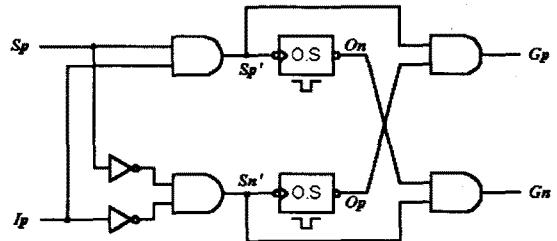


그림 3 구현 하드웨어 회로 일례

그림 4에 인버터 전류제어 시 본 논문에서 제안한 새로운 스위칭 방법을 적용하였을 경우에 대한 지령전류 및 실제전류의 파형을 스위칭 신호와 함께 나타 내었다. 실제전류의 극성절환 시 전류의 단속 현상이 발생하지 않고 유연하게 극성 절환이 이루어지고 있음을 볼 수 있다. 또한 그림에서 데드타임이 전혀 적용되지 않고 있음을 볼 수 있는데, 통상 전류제어가 그림과 같이 잘 수행되고 있을 경우 거의 데드타임이 적용되지 않을 것임을 짐작할 수 있다.

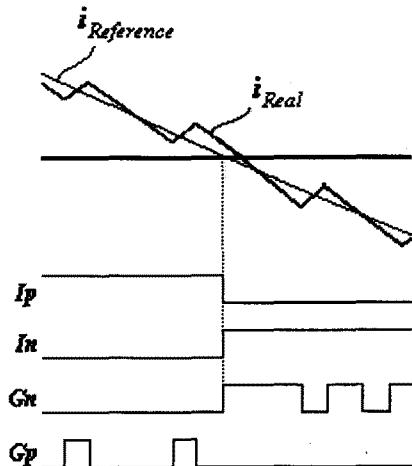


그림 4 전류 극성 절환시의 지령 및 실제 전류 파형

3. 컴퓨터 모의실험 및 실험 결과

그림 5와 그림 6에 본 논문에서 제안한 인버터 전류제어를 위한 새로운 스위칭 방법을 적용한 컴퓨터 모의실험 결과를 나타내었다. 먼저, 그림 5는 직류전압 200 [V]로 운전되는 단상 인버터의 히스테리시스 비교 방식의 전류제어에 본 논문에서 제안한 스위칭 방법을 적용시킨 모의 실험 결과이다. 1 [kHz]의 높은 주파수 출력의 경우에 있어서도 상당히 우수한 전류제어 성능을

보임을 확인할 수 있다.

그림 6은 직류전압 400 [V]로 운전되는 삼상 인버터의 SVPWM(Space Vector Pulse Width Modulation) 방식의 전류제어에 본 논문에서 제안한 스위칭 방법을 적용시킨 것으로 스위칭 주파수 10 [kHz]로 60 [Hz]를 출력하는 경우의 모의실험 결과이다. 삼상 전류 모두 유연한 극성절환을 이루고 있으며 전류의 왜곡이 없는 거의 완벽한 정현파를 유지하고 있음을 확인할 수 있다.

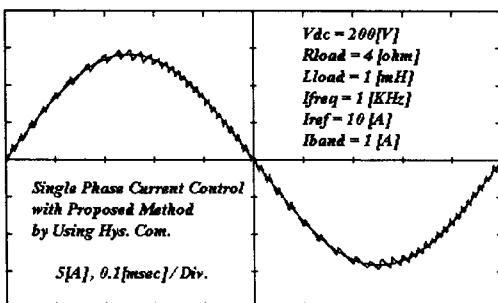


그림 5 단상 히스테리시스 전류제어 결과

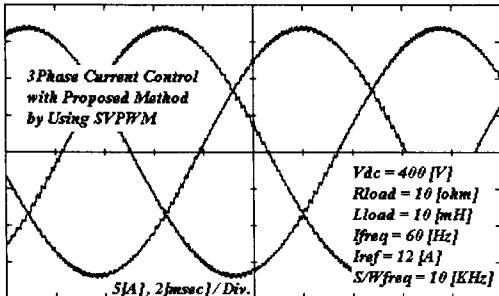


그림 6 삼상 SVPWM 전류제어 결과

다음은 직류전압 200 [V]로 운전되는 단상 인버터의 전류제어에 본 논문에서 제안한 스위칭 방법을 적용시킨 실험결과를 살펴본다. 부하로는 2 [mH], 8 [Ω]의 수동부하를 적용한 실험 결과이다.

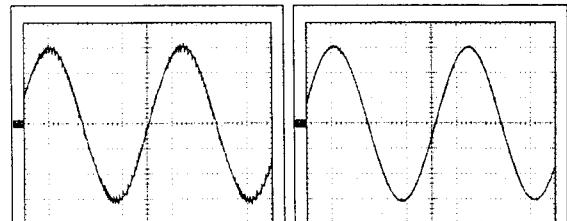
먼저 그림 7은 최대전류 6 [A], 100 [Hz]의 정현파 전류용답을 보여준다. 그림 7의 (a)와 (b)는 각각 20 [kHz], 200 [kHz] 샘플링의 뱅뱅 전류제어를 행한 결과이다. 스위칭 손실이 문제가 되지 않는다면 완벽한 정현파 전류를 얻을 수 있음을 확인할 수 있다.

그림 8은 200 [Hz] 정현파 전류지령에 대하여 스위칭 주파수를 각각 10 [kHz], 100 [kHz]로 제한한 히스테리시스 비교 방식의 전류제어를 적용한 것으로 그림 8의 (a)의 경우는 전류의 극성절환이 유연하게 이루어지고 있음을 검증하기 위하여 실시된 실험 결과로 전류의 단속 없이 극성절환이 이루어짐을 확인할 수 있다.

끝으로 그림 9에 전류 극성절환 시의 스위칭 신호 패형을 나타내었다. 그림 9의 (a)에서는 휴지기간이 적용되고 있지 않음으로 볼 수 있으며, 그림 9의 (b)에서는 미소한 전류 지령에 대하여도 제안한 방법이 잘 구현되고 있음을 보여준다.

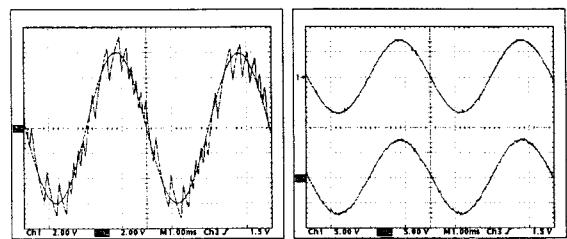
3. 결 론

본 논문에서는 지령전류의 극성정보를 이용한 휴지기간 최소화 방법을 인버터 전류제어를 위한 새로운 스위칭 방법으로써 제안하고 모의실험과 실험결과로써 인버터 전류제어에 있어 매우 우수한 성능을 보임을 검증하였다. 특히 데드타임에 의한 스위칭 주파수의 제약을 배제하여 고주파 출력에 유용함을 확인하였다.



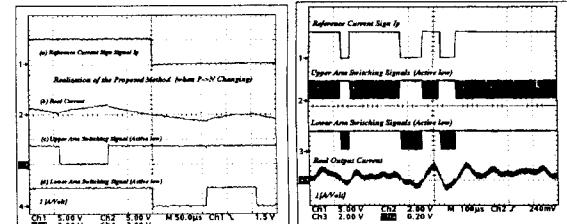
(a) 20kHz 스위칭 시 (b) 200kHz 스위칭 시

그림 7 100Hz 정현파 전류 용답



(a) 10kHz 스위칭 시 (b) 100kHz 스위칭 시

그림 8 200Hz 정현파 전류 용답



(a) 10kHz 스위칭 시 (b) 200kHz 스위칭 시

그림 9 전류 극성 절환 시의 스위칭 과정

(참 고 문 헌)

- [1] Sugegawa, T. et al, "Fully Digital Vector-Controlled PWM VSI-Fed ac Drives with an Inverter Dead-Time Compensation Strategy", IEEE Trans. IA., Vol. 27, No. 3, pp. 522-559, may, 1991.
- [2] Leggate, D., Kerman, R. J., "Pulse Based Dead Time Compensator for PWM Voltage Inverters", IEEE IECON Conf. Rec., Vol. 1, pp. 474-481, 1995
- [3] 오윤석 외, "공간ベ터 전류제어기법을 이용한 벡터제어형 인버터의 dead time 보상", 대한전기학회 하계학술대회 논문집, pp.265-269, 1994
- [4] Bose, B. K. et al, "Base/Gate Drive Suppression of Inactive Power Devices of a Voltage-FED Inverter and Precision Synthesis of AC Voltage and DC Link Current Waves", IECON Conf. Rec., pp. 1034-1040, 1990.
- [5] 한윤석 외, "인버터 출력파형 개선을 위한 새로운 휴지기간 최소화 알고리즘", 대한전기학회 논문집, 제 48B권 5호, pp. 269-277, 1999.
- [6] 김남정 외, "브리지 형태 PWM 변환기의 데드타임 최소화 방법", 대한전기학회 하계학술대회 논문집 F권, pp. 2715-2720, 1999.
- [7] 조규민 외, "PWM 인버터 데드타임의 영향과 대책", 대한전자공학회 회로 및 시스템연구회/전력전자연구회 학술발표회 논문집, pp. 79-89, 1999.