

디지털 제어기 구현시 FWL 영향에 대한 안정도 여유

김진호, 최선욱, 김영철
충북대학교 전기전자공학부

Stability Margin of Finite Wordlength(FWL) Effects in Digital Implementation of Controllers

*JinHo Kim, SunWook Choi, YoungChol Kim,
Chungbuk National Univ. School of EE.

Abstract - We consider digital implementation problems of continuous-time controllers. In general, digital controllers use fixed point representation of number and of finite word length(FWL). Under these conditions, this paper investigates the closed-loop stability caused by three design constraints; (i) finite precision representation of the controller parameters, (ii) realization forms such as direct form, cascade form, and parallel form, and (iii) sampling time. We calculate the coefficient stability margins of both predesigned controllers and controller to be implemented. This method can be applied to determine the word length, realization structure, and sampling time so that remains the stability.

Keywords : FWL, realization form, sampling time

1. 서 론

디지털 제어기의 설계하는 방법중에서 연속계 플랜트에 대해 먼저 연속시간 제어기를 설계한 뒤 이것을 이산화시켜 디지털 제어기로 구현은 연속계에서의 풍부한 제어기 설계 방법을 이용한 연속시간 제어기를 구한 후 이것을 이산시간 제어기로 근사변환하여 구현하기 때문에 설계과정이 보다 쉽다. 그러나 현대적 제어기법으로 설계한 제어기를 고정 소수점 연산을 하는 디지털 프로세서로 구현 시 실현된 제어기의 전달함수는 원래와는 다르게 된다. 더욱이 이는 계산 알고리즘의 실현 방식(realization forms)과 샘플링 시간에 따라서 크게 다를 수 있다.

일반적으로 연속시간 제어기의 디지털 구현 시 발생하는 주요오차는 FWL 문제 외에 A/D변화에 따른 양자화 오차와 곱셈 양자화 오차가 있다. 이 두 가지는 보통 랜덤잡음 입력으로 고려할 수 있으며, 제어기 출력에도 그 영향은 잡음신호로 나타난다. 또한, 이들은 안정도에서 어떤 영향도 미치지 않으며 동특성과 안정도에 관련 있는 것은 제어기 계수 표현의 오차이다.

본 논문에서는 마이크로 프로세서가 고정 소수점/반올림 연산을 선택한 경우를 가정하고, (1)FWL, (2) 구현형태, (3)샘플링시간을 고려하여 각 경우에 대해 제어기 계수의 표현오차에 대한 ℓ_2 안정도 여유를 결정하고자 한다. 어떤 다항식의 계수가 불확실성 파라미터의 선형함수로 주어지는 경우에 공칭값으로부터 안정하기 위한 섭동한계를 계산할 때 유력하게 이용되는 Bhattacharyya 등[8]의 ℓ_2 안정도 여유를 적용하였다. 설명적인 한 예를 통하여 주요결과를 제시하고자 한다.

2. 본 론

2.1 매개변수적 안정도 여유

이산시간 제어기 및 플랜트의 계수섭동량에 대한 안정

도 여유를 구하기 위하여 그림 1과 같은 피드백 시스템을 고려한다.

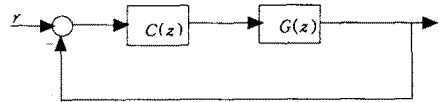


그림 1. 이산시간 제어기의 피드백 구조

이산시간 플랜트 $G(z)$ 와 제어기 $C(z)$ 는 다음과 같다.

$$G(z) = \frac{N(z)}{D(z)} = \frac{n_m z^m + \dots + n_1 z + n_0}{d_n z^n + \dots + d_1 z + d_0}, \quad (n \geq m) \quad (1)$$

$$C(z) = \frac{B(z)}{A(z)} = \frac{b_r z^r + \dots + b_1 z + b_0}{a_q z^q + \dots + a_1 z + a_0}, \quad (q \geq r). \quad (2)$$

여기서, $n_i \in [n_i^-, n_i^+], i=0,1,\dots,m, d_i \in [d_i^-, d_i^+], i=0,1,\dots,n,$ (3)
 $b_k \in [b_k^-, b_k^+], k=0,1,\dots,r, a_j \in [a_j^-, a_j^+], j=0,1,\dots,q.$

불확실성 파라미터 벡터 P 와 X 는 다음과 같이 정의한다.

$$p = [n_0, n_1, \dots, n_m, d_0, d_1, \dots, d_n] \quad P = \{p_i \in [p_i^-, p_i^+], i=1,2,\dots,m+n\} \quad (4)$$

$$x = [b_0, b_1, \dots, b_r, a_0, a_1, \dots, a_q] \quad X = \{x_i \in [x_i^-, x_i^+], i=1,2,\dots,q+r\}$$

플랜트 파라미터 P 를 고정시키면 특성방정식은 다음과 같다.

$$\delta(z, x) = A(z)D(z) + B(z)N(z) = \delta_n(x)z^n + \dots + \delta_1(x)z + \delta_0(x) \quad (5)$$

그러면 공칭 파라미터 벡터 x^0 에 대한 파라미터 섭동 벡터 Δx 은 다음과 같다.

$$\Delta x = x - x^0 = [x_1 - x_1^0, x_2 - x_2^0, \dots, x_{q+r} - x_{q+r}^0] \quad (6)$$

특성다항식은 아래와 같이 다시 쓸 수 있다.

$$\delta(z, x^0 + \Delta x) = \delta(z, x^0) + a_1(z)\Delta x_1 + \dots + a_l(z)\Delta x_l \quad (7)$$

정의 [8]: 계수공간의 안정도 여유

파라미터 공간에서 파라미터의 안정도 여유는 제어기의 계수 x 가 $x \in B(\rho^*(x^0), x^0)$ 일때, x^0 에서 중심이 되어 특성방정식 $\delta(s, x)$ 가 안정되도록 하는 가장 큰 구의 반경 $\rho^*(x^0)$ 이다.

여기서, $B(\rho, x^0) := \{x \mid \|x - x^0\| < \rho\}.$

안정도 경계 ∂Z 위의 한 점을 z^* 라 하자. $\delta(z, x^0 + \Delta x)$ 의 한 근이 $z^* \in \partial Z$ 인지는 다음 식을 통해 알 수 있다.

$$\delta(z^*, x^0) + a_1(z^*)\Delta x_1 + \dots + a_l(z^*)\Delta x_l = 0 \quad (8)$$

위 식에 $w_i > 0$ 인 가중계수를 포함하여 다시 쓰면,

$$\begin{bmatrix} a_{1n} & \dots & a_{ln} \\ w_1 & \dots & w_l \end{bmatrix} \begin{bmatrix} w_1 \Delta x_1 \\ \vdots \\ w_l \Delta x_l \end{bmatrix} = -\delta_n^0. \quad (9)$$

z^* 이 각각 실근 $z^* = z_r$ 인 경우와 복소근 $z^* = z_c$ 의 경

우에 에 따라 다음과 같이 두가지 경우가 발생할 수 있다.

$$\begin{bmatrix} a_1(z_r) & \dots & a_l(z_r) \\ w_1 & \dots & w_l \end{bmatrix} \begin{bmatrix} w_1 \Delta x_1 \\ \vdots \\ w_l \Delta x_l \end{bmatrix} = -\delta^0(z_r) \quad (10)$$

$A(z_r)$ $\kappa(z_r)$ $\delta(z_r)$

$$\begin{bmatrix} a_{1r}(z_c) & \dots & a_{lr}(z_c) \\ w_1 & \dots & w_l \\ a_{1i}(z_c) & \dots & a_{li}(z_c) \\ w_1 & \dots & w_l \end{bmatrix} \begin{bmatrix} w_1 \Delta x_1 \\ \vdots \\ w_l \Delta x_l \end{bmatrix} = \begin{bmatrix} -\delta_r^0(z_c) \\ -\delta_i^0(z_c) \end{bmatrix} \quad (11)$$

$A(z_c)$ $\kappa(z_c)$ $\delta(z_c)$

식(10),(11)의 최소 놈의 해는 아래와 같다.

$$\rho(z_c) = \|A^T(z_c)[A(z_c)A^T(z_c)]^{-1}\delta(z_c)\| \quad (12)$$

$$\rho(z_r) = \|A^T(z_r)[A(z_r)A^T(z_r)]^{-1}\delta(z_r)\| \quad (13)$$

$$\rho_d = \|A_n^T[A_n A_n^T]^{-1}b_n\| \quad (14)$$

그러므로 ℓ_2 안정도 여유는 다음과 같이 계산할 수 있다.

$$\rho_b = \inf(\rho_r, \rho_c)$$

3. 디지털 제어기 구현시 계수오차에 대한 안정여유

디지털 제어기 구현시, 연속계 제어기에 대해 등가 이산시간 제어기의 매개변수적 안정도 여유에 영향을 주는 요인으로 안정도 여유에 영향을 주는 샘플링 시간, 유한단어의 길이, 제어기의 연산구조에 대한 계수표현 오차를 보인다. 계수표현 오차에 의한 계수섭동의 안정도 여유를 구하는데 있어 다음과 같은 세 가지 가정을 한다.

가정 1: 연속시간에서 설계된 제어기를 이산화하는 방법에는 ZOH변환, pole-zero매칭법, z변환, δ 변환, bilinear변환등의 많은방법이 있으나 이산화함에 따른 오차는 고려치 않으며, 일반적으로 Tustin방법으로 알려진 bilinear변환을 이용한다.

가정 2: 제어기 구현시 제어기 구조에마다 계수의 최대신호크기를 정규화하는데 요구되는 스케일링은 고려하지 않는다.

가정 3: 설계된 디지털 제어기 전달함수로부터 제어기 계수의 섭동 허용량에 따른 페루프 안정여유문제를 다루고자 함으로 fixed 플랜트로 가정한다.

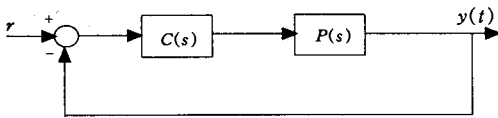


그림 2. 연속시간 피드백 시스템

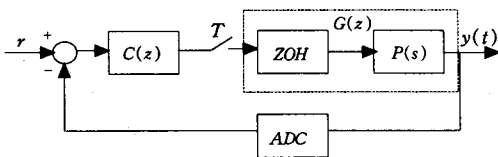


그림 3. 디지털 제어기의 피드백 구조

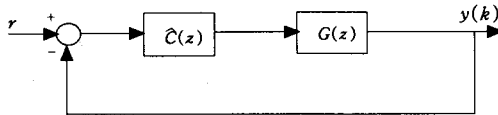


그림 4. 계수 표현 오차를 갖는 등가 이산제어시스템

제어기 이산화의 영향을 살펴보기 위하여 2차 플랜트에 대해 비교적 고차로 설계된 3차의 H_∞ 강인제어기를 예제로 하였다. 플랜트의 이산화 방법은 ZOH방식을 사용하였으며 예제를 FWL, 구현형태, 샘플링 시간에

대해 각각 적용한다.

3.1 FWL에 따른 계수오차에 대한 안정도 여유

연속시간에서 설계된 제어기가 디지털 제어기로 변환시 각 계수가 임의의 정확도를 갖는다는 가정을 하는 것이다. 그러나 제어기는 유한 단어길이 레지스터에 의해 구현되므로, 각 계수는 표현의 영향에 의해 이산치로 표현되기 때문에 적절하게 연산에 필요한 비트를 선택하고 구현된 디지털 제어기의 성능이 받아들여질만한지를 결정해야만 한다. FWL에 의한 계수오차를 가진 다음과 같은 디지털 제어기를 고려한다.

$$\hat{C}_F(z) = \frac{\hat{b}_0 z^r + \dots + \hat{b}_1 z + \hat{b}_0}{\hat{a}_0 z^q + \dots + \hat{a}_1 z + \hat{a}_0} \quad (15)$$

제어기 계수가 유한 단어 길이 C 비트로 표현된다면 고정소수점의 경우 다음과 같이 표현할 수 있다.

$$x = x^0 + \Delta x_F = [b_0^0 + \Delta b_0, \dots, b_r^0 + \Delta b_r, a_0^0 + \Delta a_0, \dots, a_q^0 + \Delta a_q] \quad (16)$$

여기서 Δx_F 는 FWL에 의한 섭동량으로서 2^{-c} 에 의한 절대 경계치이다.

FWL에 의한 계수표현 오차를 포함하는 페루프 특성다항식은 아래와 같이 표현할 수 있다.

$$\delta(z, x^0 + \Delta x_F) = \delta(z, x^0) + a_1(z)\Delta x_{1r} + \dots + a_l(z)\Delta x_{qr} \quad (17)$$

예제 1: 고차 H_∞ 제어기의 이산화

$$P(s) = \frac{s-1}{s^2+0.5s-0.5} \quad (18)$$

$$C(s) = \frac{-124.5s^3 - 364.95s^2 - 360.45s - 120}{s^3 + 227.1s^2 + 440.7s + 220}$$

식(19)의 연속계 페루프 시스템 근은 -99.999, -1, -0.999±j0.000, -0.1이다. FWL 오차를 갖는 이산화된 제어기는 식(19)과 같다. Tustin방법에 의해 변환된 제어기는

$$\hat{C}_F(z) = \frac{\hat{b}_0 z^3 + \hat{b}_1 z^2 + \hat{b}_2 z + \hat{b}_0}{z^3 + \hat{a}_1 z^2 + \hat{a}_2 z + \hat{a}_0} \quad (19)$$

주어진 샘플링 시간에서 각 유한 단어길이에 의한 계수 오차 영향이 선택된 산술비트에 따라 안정도 여유에 크게 영향을 주며 작은 유한단어길이에 디지털 제어기 구현시 불안정해짐을 표 1에서 알 수 있다.

표 1. FWL 영향에 의한 ℓ_2 안정도 여유 (T=0.1초)

FWL	parametric stability margin ρ
4 bit	unstable
8 bit	unstable
12 bit	0.000336058203933537 stable
16 bit	2.20933957723751 × 10 ⁻⁹ stable
C(z)	0.00034027214516636 허용치

3.2 구현형태에 따른 계수오차에 대한 안정도 여유

디지털 제어기 구현시 이상적인 제어기는 제어기의 모든 구조(직접구조, 병렬구조, 중속구조)에서 동일한 성능을 보이지만, 실제 제어기는 유한 단어길이에 의해 구조별로 표현된 신호 및 계수가 다르므로 각 구조에 따라 신호 양자화 오차 및 계수 표현 오차의 영향은 달라진다.

▶ 직접 구조

다음 차분방정식을 만족하는 선형 시불변 시스템에는 제 I 직접 구조와 제 II 직접 구조, 혹은 표준 직접 구조로 표현할 수 있으며 구현오차는 계수의 직접적인 FWL 오차에 의해 발생한다. 직접구조 전달함수 표현은 다음과 같다.

$$\hat{C}_d(z) = \frac{\sum_{k=0}^{\infty} (b_k^o + \Delta b_{k_i}) z^{-k}}{1 - \sum_{k=1}^{\infty} (a_k^o + \Delta a_{k_i}) z^{-k}} \quad (20)$$

예제 2 : 예제 1의 이산 공칭 제어기를 4bit 직접형 구조로 구현시 다음과 같이 표현할 수 있다.

$$\hat{C}_{d_{4w}}(z) = \frac{-4+9z^{-1}-6z^{-2}+1.625z^{-3}}{1-0.5z^{-1}-0.75z^{-2}+0.5z^{-3}} \quad (21)$$

▶ 종속 구조

종속 구조는 방정식(20)과 같이, 변수 z^{-1} 의 다항식의 비로서 기술된 시스템 함수 $C(z)$ 로부터 직접 얻을 수 있다. 만약 분모와 분자 다항식을 인수 분해한다면, 종속구조를 갖는 $\hat{C}_c(z)$ 를 다음과 같이 표현할 수 있다.

$$\hat{C}_c(z) = (g^o + \Delta g_c) \prod_{i=1}^n \frac{1+(b_i^o + \Delta b_{i_i})z^{-1}}{1+(a_i^o + \Delta a_{i_i})z^{-1}} \prod_{i=n+1}^m \frac{1+(e_i^o + \Delta e_{i_i})z^{-1} + (f_i^o + \Delta f_{i_i})z^{-2}}{1+(c_i^o + \Delta c_{i_i})z^{-1} + (d_i^o + \Delta d_{i_i})z^{-2}} \quad (22)$$

식(22)은 일차와 이차 시스템의 종속 구조 접속으로 구성되는 구조로 되어있다. 부분 시스템 구성의 선택과 부분 시스템을 직렬 접속하는 순서의 선택에는 상당한 자유도가 있다.

예제 3 : 이산 공칭 제어기를 4bit 종속형 구조로 구현 시 다음과 같이 표현할 수 있다.

$$\hat{C}_{c_{4w}}(z) = \frac{-4+2z^{-1}}{1+0.875z^{-1}} \cdot \frac{1-1.25z^{-1}+0.5z^{-2}}{1-1.25z^{-1}+0.5z^{-2}} \quad (23)$$

▶ 병렬 구조

$C(z)$ 의 분모와 분자 다항식을 인수분해 하는 대신, 유리 시스템 함수를 부분분수로 전개하여 구현할 수 있으며 FWL의 오차를 포함하여 아래와 같이 표현하였다.

$$\hat{C}_p(z) = (K + \Delta K_p) + \sum_{i=1}^n \frac{(b_i^o + \Delta b_{i_i})}{1 - (a_i^o + \Delta a_{i_i})z^{-1}} + \sum_{i=n+1}^m \frac{(e_i^o + \Delta e_{i_i}) + (f_i^o + \Delta f_{i_i})z^{-1}}{1 + (c_i^o + \Delta c_{i_i})z^{-1} + (d_i^o + \Delta d_{i_i})z^{-2}} \quad (24)$$

예제 4 : 이산 공칭 제어기를 4bit 병렬형 구조로 구현 시 아래와 같이 표현할 수 있다.

$$\hat{C}_{p_{4w}}(z) = 3 + \frac{-7}{1+0.875z^{-1}} + \frac{0+0z^{-1}}{1+1.25z^{-1}+0.5z^{-2}} \quad (25)$$

각 제어기 구조에 의해 구현된 디지털 제어기는 AD 변환에 따른 유한단어길이에 의해 구현방법에 따라 구현 오차가 발생할 수 있다. 이때 계수오차를 2-Norm으로 다음과 같이 표현할 수 있다.

$$\rho_2 = \sqrt{\sum_{i=1}^N (x^o - x)^2} \quad (26)$$

디지털 제어기 구현 시 주어진 샘플링 시간(T=0.3초)에서 유한단어길이에 따른 각 구조에 대한 계수표현 오차를 2-Norm으로 표 2에서 보였다. 이 예제에서는 각 제어기 구조에 따른 오차가 직접형에서 가장 적게 나타났다. 일반적으로 직접형 구조보다는 종속형 또는 병렬형이 나은 구현성능을 보이는 것으로 알려져 있으나 제어기 구현방법의 선정은 예제에서 보는바와 같이 제어기의 계수표현이 유한단어길이에 의존적임으로 제어기의 위치와 비트 수에 따라 주의 깊게 선정되어야만 한다. 이 예에서 디지털 구현 시 제어기 구조에 의한 비트 변화에서 병렬형 구조의 등가 이산시스템 구현방법이 더 안정함을 보였으며 각 구조별 안정도 여유는 표 3에 나타내었다.

표 2. 제어기 구조에 따른 비트 변화시 계수오차의 2-Norm (T=0.3초)

FWL	2-norm		
	Direct	Cascade	Parallel
4bit	0.85315836069267	3.26397162785418	2.23377416212872
8bit	0.06050447170015	0.21175309944345	0.12659779959981
12bit	0.00231199116490	0.01332343611775	0.00871585400533
16bit	0.00026664649670	0.00114174364051	0.00064421400294

표 3. 제어기 구조에 따른 비트 변화시 ℓ_2 안정도 여유 (T=0.3초)

FWL	ℓ_2 안정도 여유		
	Direct	Cascade	Parallel
4bit	unstable	unstable	0.63824269066370
8bit	unstable	0.71814634402114	0.71263270998236
12bit	0.70428291416651	0.70472614555458	0.70477755968190
16bit	0.70425091734497	0.70425861847265	0.70424214606054

3.3 샘플링 시간에 따른 계수오차에 대한 안정도 여유

연속시간에서 설계된 제어기를 이산시간 등가 제어기로 변환함에 있어 샘플링주기가 선택에 따라 매개변수 안정도 여유가 영향을 받으며 불안정해 질 수도 있다. 본 절에서는 샘플링 시간을 불확실한 파라미터로 갖는 두 개의 다항식 구간의 안정도 판별방법을 보인다.

임의의 샘플링 시간 t_1, t_2 에 의해 변환된 디지털 등가 제어기를 포함하는 두 페루프 다항식의 $\delta_1(z, t_1), \delta_2(z, t_2)$ 의 Schur 안정도 판별문제는 아래와 같이 표현되는 모든 다항식에 대해 Schur안정되어야 한다.

$$\lambda \delta_1(z, t_1) + (1-\lambda)\delta_2(z, t_2), \quad \lambda \in [0, 1] \quad (27)$$

이러한 문제는 적어도 하나의 안정한 다항식이 segment에 존재하고 차수가 segment상에서 변화하지 않는다는 가정 하에 다음 Lemma의 성질에 의해서 segment 상에 존재하는 다항식의 불안정함을 판별할 수 있다.

일반적인 다항식 $D(z)$ 는 아래 식과 같이 대칭부분 $h(z)$ 과 비대칭 부분 $g(z)$ 으로 분리할 수 있다.

$$D(z) = a_n z^n + a_{n-1} z^{n-1} + \dots + a_1 z + a_0 = h(z) + g(z) \quad (28)$$

$$\text{즉, } h(z) = \frac{1}{2}(P(z) + z^n D(z^{-1})),$$

$$g(z) = \frac{1}{2}(P(z) - z^n D(z^{-1})) \quad (29)$$

Schur Segment Lemma[8] : $D_1(z)$ 과 $D_2(z)$ 를

아래와 같이 대칭-비대칭 분해된 n 차 다항식이라 하자.
 $D_1(z) = h_1(z) + g_1(z), D_2(z) = h_2(z) + g_2(z) \quad (30)$

$x \in [0, 1]$ 과 단위원상의 한점 z_0 에 대해

$\lambda D_1(z_0) + (1-\lambda)D_2(z_0) = 0$ 을 만족하는 필요충분조건은 다음과 같다.

$$1) h_1(z_0)g_2(z_0) - g_1(z_0)h_2(z_0) = 0 \quad (31)$$

$$2) z_0^{-n} h_1(z_0)h_2(z_0) \leq 0 \quad (32)$$

$$3) z_0^{-n} g_1(z_0)g_2(z_0) \geq 0 \quad (33)$$

예제 5 : 샘플링시간 변화에 따라 계수섭동 영향을 보기 위하여 플랜트를 ZOH, 제어기를 Tustin방법에 의해 샘플링 시간함수로 표현한다.

샘플링 구간에 따른 안정도 판별을 위하여 Schur segment lemma를 이용한다. 샘플링시간 0.5초로 변환된 페루프시스템의 특성다항식 $\delta_1(z, t_1), 0.008$ 초의 경

우 $\delta_2(z, t_2)$ 의 다항식은 아래와 같다.

$$\delta_1(z, t_1) = z^5 - 3.0446z^4 + 3.6066z^3 - 2.0741z^2 + 0.5768z - 0.0616$$

$$\delta_2(z, t_2) = z^5 - 3.9869z^4 + 6.1530z^3 - 4.5214z^2 + 1.5321z - 0.1767$$

대칭-비대칭 분해를 통해 $\delta_1(z, t_1)$, $\delta_2(z, t_2)$ 는 다음과 같이 분해할 수 있다.

$$\delta_1(z, t_1) = h_1(z, t_1) + g_1(z, t_1)$$

$$\delta_2(z, t_2) = h_2(z, t_2) + g_2(z, t_2)$$

여기서,

$$h_1(z, t_1) = 0.4941z^5 - 1.1082z^4 + 0.6304z^3 + 0.6304z^2 - 1.1082z + 0.4941$$

$$g_1(z, t_1) = 0.5308z^5 - 1.8107z^4 + 2.8403z^3 - 2.8403z^2 + 1.8107z - 0.5308$$

$$h_2(z, t_2) = 0.3882z^5 - 1.1618z^4 + 0.7736z^3 + 0.7736z^2 - 1.1618z + 0.3882$$

$$g_2(z, t_2) = 0.6118z^5 - 2.9475z^4 + 5.7839z^3 - 5.7839z^2 + 2.9475z - 0.6118$$

다항식 $h_1(z, t_1)g_2(z, t_1) - g_2(z, t_2)h_2(z, t_2)$ 은

$z_0^{-n}h_1(z_0)h_2(z_0) \leq 0$, $z_0^{-n}g_1(z_0)g_2(z_0) \geq 0$ 이 되는 단위 원상에 하나의 근 z_0 를 갖는다.

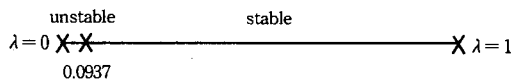
z_0	$z_0^{-n}h_1(z_0)h_2(z_0)$	$z_0^{-n}g_1(z_0)g_2(z_0)$
0.9810 + 0.1942i	-7.7928e-006	3.7686e-006

따라서 두 샘플링 시간 사이의 segment line상에서 다음과 같이 하나의 불안정해지는 점이 존재함을 알 수 있다.

$$\lambda\delta_1(z) + (1-\lambda)\delta_2(z)$$

$$= z^5 - 3.8986z^4 + 5.9142z^3 - 4.2919z^2 + 1.4425z - 0.1659$$

$$\lambda = \frac{h_2(z_0)}{h_2(z_0) - h_1(z_0)} = 0.0937$$



결과는 root locus를 이용하여 주어진 샘플링 구간내 0.05초에서 불안정해짐을 그림5의 근궤적에서 확인할 수 있다.

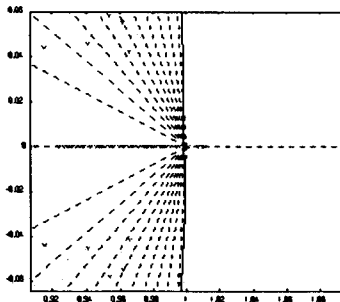


그림 5. 샘플링 시간 0.005 ~ 0.05초에서 16비트 시 계수의 근궤적

디지털 구현시 각 샘플링 주기 변화에 대한 이산화 제어기의 안정도 여유는 표 4와 같다. 여기서 등가 이산시스템의 매개변수적 안정도 여유는 샘플링 주기 T에 의해 작아짐을 알 수 있다.

표 4. 샘플링 주기에 대한 안정도 여유

T	16비트
0.5	0.00642325673335
0.1	2.209339577237514e-005
0.05	unstable

4. 결 론

본 논문에서는 연속시간 제어기의 디지털 구현 시 FWL에 의해 일어나는 페루프 안정도 문제를 다루었다. 안정성 척도로서 공칭치(즉, 설계된 디지털 제어기 전달함수)로부터의 제어기 계수의 섭동 허용량을 ℓ_2 norm으로 나타낸 ℓ_2 안정도 여유를 도입하였다. 연속시간 제어기 전달함수로부터 이산시간 전달함수로 변환 시 일어나는 오차는 무시하였으며, 디지털 프로세서는 고정소수점/반올림 연산으로 선택되었다고 가정하였다. A/D변환 D/A변환에 따른 양자화 오차와 곱셈 양자화 오차는 랜덤 잡음입력으로 놓고 안정도에 영향을 주는 요소로 FWL, 계산 알고리즘 구조, 샘플링 시간 3가지를 고려하였다. 구현될 각 경우에 대한 ℓ_2 안정도 여유를 계산하고 설계된 제어기의 ℓ_2 안정도 여유와 비교함으로써 비트 수, 실현구조, 샘플링 시간의 적정성을 쉽게 판단할 수 있음을 보였다.

기존의 감도해석 방법으로는 안정성 판단을 위한 직접적인 해를 줄 수 없는데 비해 제시한 방법으로는 선택한 비트 수, 실현구조, 샘플링 시간이 안정성을 갖는지와 어느 정도 섭동여유가 있는지를 제공해 준다. 또한, FWL와 샘플링 시간의 영향을 복합적으로 고려하여 오히려 샘플링시간이 짧은 어떤 영역에서 불안정할 수 있으며, 불안정한 샘플링 시간의 영역을 쉽게 구할 수 있는 방법을 제시하였다. 이 결과는 디지털 제어기의 구현 시 매우 유력하게 적용될 것으로 기대한다.

본 연구는 한국전력공사의 지원에 의하여 수행되었음.
(과제번호 : 98-069)

[참 고 문 헌]

- [1] H.Hanselmann, "Implementation of Digital Controller-A Survey," *Automatica*, vol.23, no.1, pp.7-32, 1987.
- [2] J. P. Keller, B. D. O Anderson, "A New Approach to the Discretization of Continuous-Time Controller," *IEEE Trans on Automatic Control*, vol.37, no.2, pp. 214-223, Feb., 1992.
- [3] R. H. Middleton, G. C. Goodwin, *Digital Control and Estimation : A Unified Approach*, Prentice-Hall, 1990.
- [4] G. Li, M. Gevers, "Comparative Study of Finite Word Length Effects in Shift and Delta Operator Parameterization," *IEEE Trans on Automatic Control*, vol.38, no.5, pp.803-807, 1993.
- [5] G. Li, M. Gervers, "Compensator realizations that minimize the closed loop pole sensitivity," *Proceedings of 12th IFAC world Congress*, vol. 5, pp. 149-152, Sydney, 1993.
- [6] G. Li, "On the structure of digital controllers with finite word length consideration," *IEEE Trans on Automatic Control*, vol.43, no.5, pp.689-693, 1997.
- [7] L.H.Keel, S.P.Bhattacharya, "Robust, Fragile, or Optimal?," *IEEE Trans on Automatic Control*, vol.42, no.8, pp.1098-1105, August 1997.
- [8] S.P.Bhattacharya, H.Chapellat and L.H.Keel, *Robust Control: The Parametric Approach*, Prentice-Hall, 1995.