

**CMOS 영상 센서를 위한 광 센서의 설계 및 제작**

신경식, 주병권, 이윤희, 백경갑<sup>1</sup>, 이영석<sup>2</sup>, 박정호<sup>3</sup>, 오명환  
 한국과학기술연구원 정보재료 및 소자 연구센터, 대전대학교 전자공학과<sup>1</sup>,  
 청운대학교 전자공학과<sup>2</sup>, 고려대학교 전자공학과<sup>3</sup>

**The design and fabrication of photo sensor for CMOS image sensor**

K.S.Shin, B.K.Ju, Y.H.Lee, K.K.Paek<sup>1</sup>, Y.S.Lee<sup>2</sup>, J.H.Park<sup>3</sup>, M.H.Oh  
 Electronic Material and Device Research Center, KIST., Dept. of Electronic Eng., Daejin Univ.  
 Dept. of Electronic Eng., Chungwoon Univ., Dept. of Electronic Eng., Korea Univ.

**Abstract**-We designed and fabricated p-type MOSFETs with floating gate in n-type well region and examined their photo characteristics. The fabricated MOSFETs showed a high photo-response characteristics, indicating a possibility as a photo sensor. The structures of MOSFETs were changed as to the number of gate and channel. As the number of channel increased, the induced current by light source s increased. However, the effect of the number of gate was negligible on the photo-response characteristics of the device.

의 열처리 공정에 의해 형성하였다. 소오스와 드레인 은  $49\text{BF}_2^+$  이온을 주입량은  $3 \times 10^{15}/\text{cm}^2$ 의 40keV 에너지로 이온주입 후 950℃에서 30분간의 열처리 공정에 의하여 형성하였다. n형 MOSFET의 드레인과 소오스는  $75\text{As}^+$  이온을 이온량  $5 \times 10^{15}/\text{cm}^2$ 의 80keV의 에너지로 이온 주입한 후 950℃에서 30분간의 열처리 공정에 의하여 형성하였다. 그림 1은 well상에서 제작된 p채널 MOSFET의 단면도를 나타내고 있으며, 그림 2 a)는 100um/2um의 단일게이트 소자를 b)는 100um/(2um+2um+2um)의 삼중게이트 소자를 c)는 (50um+50um)/(2um+2um+2um)인 이중채널 삼중게이트 소자의 사진을 보여주고 있다. 이때 각 채널 사이의 간격은 3um이고, 게이트 사이의 간격은 1.5um이다.

**1. 서 론**

현재 사용되는 촬상소자는 CMOS 이미지 센서와 CCD 이미지 센서로 분류된다. CMOS 이미지 센서는 저전력 소비와 직접화가 용이하다는 것이 장점이나 CCD에 비하여 다소 화질이 떨어지는 단점이 있다. 이러한 이미지 센서의 화질은 광센서의 성능에 큰 영향을 받는다. 광센서로서 주로 사용되는 소자는 pn접합 다이오드와 bipolar 트랜지스터, 광게이트 등이 있으며, 이중 bipolar 트랜지스터가 가장 우수한 성능을 보이는 것으로 알려져 있다[1]. 하지만, pn접합 다이오드나, bipolar트랜지스터 등은 표준 CMOS공정으로는 제작이 어려우며, 광게이트 형은 효율이 크게 저하되는 것으로 알려져 있다.

최근에 SOI기판상에 게이트를 floating 시킨 MOSFET이 기생 bipolar 트랜지스터에 의하여 광센서로 동작할 수 있음이 보고된 바 있으며, 이러한 MOSFET형 광센서의 경우 CMOS공정에 가장 적합하다[2]. 따라서, 본 광센서에 대한 연구는 게이트를 floating 시킨 MOSFET을 well에 형성시켜 그 광검출 특성을 조사하였다.

**2. 본 론**

**2.1 실험 방법**

소자의 제작은 2-metal, 1-poly을 이용한 표준 CMOS 공정에 따라 진행되었다. 소자는 n형 well에 형성된 p채널 MOSFET 과 bulk상에 n채널 MOSFET으로 구성되어있다. 이때 비저항 10-20Ωcm인 p형 (100)방향 실리콘 단결정 웨이퍼를 기판재료로서 사용하였다. 제작된 소자의 게이트 산화막의 두께는 약 25nm이고, p채널 MOSFET에서의 well의 형성은  $31\text{P}^+$  이온을 120keV 에너지를 사용하여  $3.6 \times 10^{12}/\text{cm}^2$ 의 농도로 주입한 후 약 1100℃에서 300분간

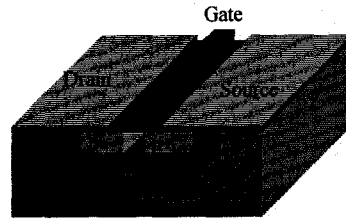
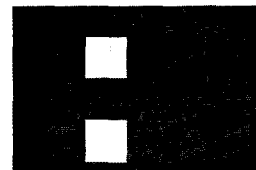


그림 1. 제작된 소자의 단면도(단일 게이트의 경우)



a) 단일게이트 구조      b) 삼중게이트 구조



c) 이중채널 삼중게이트 구조

그림 2. 제작된 소자의 사진 a)W/L=100um/2um, b) W/L=100um/(2um+2um+2um), c) W/L=(50um+50um)/(2um+2um+2um), 각 게이트사이의 간격은 1.5um, 각 채널사이의 간격은 3um

## 2.2 측정방법

제작된 소자의 측정 시스템은 keithley 236과 진공 micro probe station으로 구성하였으며, 광원으로는 현미경 램프를 사용하였다. 측정 개략도를 그림 3에 도시하였다.

잡음의 영향을 줄이기 위하여 micro probe station 내의 진공도를 약  $5 \times 10^{-3}$  torr에 맞추고 모든 장비를 접지시킨 후, n 채널 MOSFET과 p채널 MOSFET에 대하여 게이트는 floating된 상태에서 램프에서 발생된 빛의 세기에 따른 드레인-소오스 전압과 드레인 전류로 측정되었다.

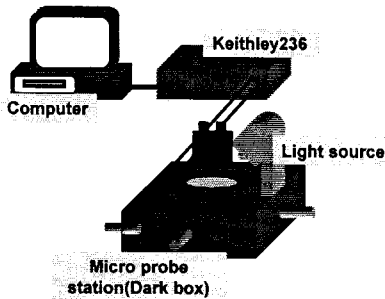


그림 3. 측정시스템의 개략도

## 2.3 측정결과

그림 4는 bulk상에 제작된 n채널 MOSFET의 전류-전압 특성을 나타내고 있으며 빛의 세기에 따른 전류의 변화는 관측되지 않았다. 이는 게이트 하단의 채널에서 형성된 전자-정공쌍이 쉽게 기판 내부로 확산되기 때문인 것으로 판단된다. 반면, well 상에 제작된 p채널 MOSFET의 경우, 빛의 조사세기에 따른 전류의 변화가 크게 나타났다. 이는 well상에 형성된 전자-정공쌍이 well 부분과 기판과의 전위장벽에 의하여 기판내부로 확산하지 못하고 well 상에 갇혀 있다가 드레인과 소오스 사이의 전계에 의하여, 전자는 드레인쪽으로 정공은 소오스쪽으로 표동되는데 그 원인이 있다. 이러한 현상은 드레인과 게이트 하단의 채널, 소오스 사이에 존재하는

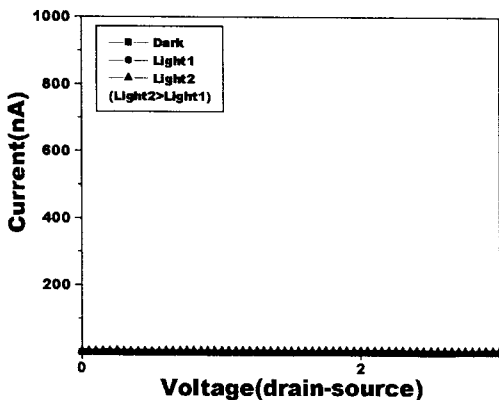


그림 4. W/L=100um/2um인 n채널 MOSFET의 전류-전압 특성

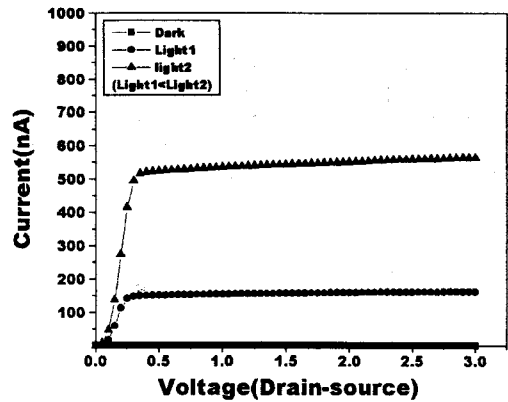


그림 5. W/L=100um/2um인 p채널 MOSFET의 전류-전압 특성

기생 bipolar 트랜지스터의 베이스에 전류가 유입되는 것으로 해석할 수 있다.

그림 5는 Well에 형성된 W(폭)/L(길이)이 100um/2um인 p채널 MOSFET의 전류-전압 특성으로서, 빛이 쬐여진 경우 전류는 거의 관측되지 않았으며, 빛을 조사하기 시작함에 따라 전류가 빛의 세기에 따라 증가하는 것으로 나타났다. 이는 앞서 기술한 것처럼 MOSFET의 기생 bipolar 트랜지스터에 의한 것이다. 그림 6에서는 W/L이 100um/2um와 100um/(2um+2um+2um)인 경우에 대한 빛의 세기에 따른 전류-전압의 특성을 나타내고 있다. 제작된 다중게이트 구조의 MOSFET은 각 게이트 간의 거리가 1.5um이며, 각 채널 길이는 2um이다. 그림에서 알 수 있듯이 게이트 수가 증가하였지만 전체 전류에서는 큰 변화가 나타나지 않았다. 게이트가 floating된 MOSFET의 광학적인 반응이 기생 bipolar 트랜지스터에 의한 것이라면, 베이스 폭이 작을수록 즉, 채널 길이가 작을수록 전체 전류량은 커지게 될 것이다[2]. 따라서, 100um/2um의 경우에서 전류 특성이 크게 나타날 것으로 예상되나, 100um/(2um+2um+2um)인 경우가 다소 큰 전류를 나타내었다. 이는 다중게이트 MOSFET의 전체 채널 길이의 합은 6um이나, 각각의 채널 길이가 2um인 MOSFET이 직렬연결된 것으로 볼 수 있기 때문에 전체 전류 크기는 단일게이트와 유사하게 결과된 것으로 이해되며, 약간의 증가는 다중게이트 MOSFET사이의 기생 성분 때문인 것으로 생각된다.

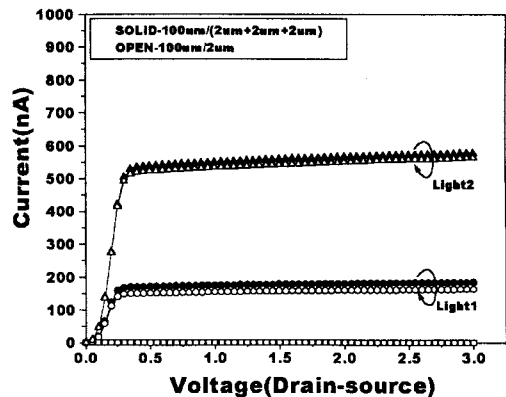


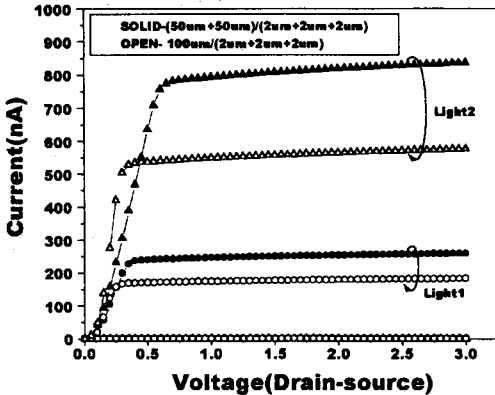
그림 6. W/L=100um/2um와 100um/(2um+2um+2um)인 p채널 MOSFET의 전류-전압 특성

그림 7은 W/L이 (50um+50um)/(2um+2um+2um)

### 3. 결 론

와 100um/(2um+2um+2um)인 MOSFET의 전류-전압 특성을 나타내고 있다. 제작된 이중채널삼중게이트 구조의 MOSFET은 채널 폭이 각각 50um이었으며 각 채널 사이 간격은 3um이고, 채널길이는 3um, 게이트 사이의 간격은 1.5um이다. 그림 6과 그림 7을 자세히 살펴보면, 이중채널의 경우, 전류가 약 60-70% 증가된 것을 확인할 수 있다. 이러한 전류의 증가는 채널 구조의 변화가 기생 bipolar 트랜지스터의 전류 증폭도  $\beta$ 에 영향을 미친 것에 그 원인이 있는 것으로 사료된다.

본 연구에서는 gate가 floating 된 MOSFET을 표준 CMOS 공정에 의하여 제작하여 그 광 응답특성을 조사하였다. Bulk에서 제작된 MOSFET에서는 광의 세기에 따른 드레인 전류의 변화가 나타나지 않았으나, well에 제작된 MOSFET에서는 광센서로 동작할 수 있음을 보였다. 이는 빛에 의하여 생성된 전자-정공쌍이 well과 기판사이의 전위장벽에 의하여, 채널 하단에 축적되기 때문인 것으로 설명되며, 이러한 전자-정공쌍은 드레인 과 게이트 하단의 채널층, 소오스 사이에 존재하는 기생 bipolar 트랜지스터의 베이스 전류로 역할을 하게된다. 또한 W/L이 같은 경우 게이트 수의 증가와 채널 수의 증가는 광전류 특성에 영향을 주고 있음을 확인하였으며 특히, 채널 수의 증가는 광전류 특성에 매우 큰 영향을 미치는 것으로 나타났다. 따라서 게이트가 floating 된 MOSFET을 CMOS이미지 센서에 적용시, 다른 소자들 과의 공정의 호환성을 이룰 수 있으며, 또한 다중채널 구조의 MOSFET을 이용하면, 보다 높은 광전류를 얻을 수 있을 것으로 생각된다.



### [참 고 문 헌]

그림 7. W/L=(50um+50um)/(2um+2um+2um)와 100 um/(2um+2um+2um)인 p 채널 MOSFET의 전류-전압 특성

[1] Shinji Ohasawa의 3명, "Analysis of Low Fixed Pattern Noise Cell Structures for Photoconversion Layer Overlaid CCD or CMOS Image Sensors", IEEE Electron Device, Vol.44 No.10, pp.1667-1671, 1997  
 [2] Wequan Zhang의 3명, "Performance of a CMOS Compatible Lateral Bipolar Photodetector on SOI Substrate", IEEE Electron Device Letter, Vol19, No.11, pp.435-437, 1998

### 2.4 검토 및 토의

최근에 SOI 기판에서 게이트가 floating 된 부분 공핍형 MOSFET이 광센서로 동작될 수 있다는 사실이 보고 되었다[2]. 일반적으로, 부분공핍형 MOSFET의 해석은 bulk상에 형성된 MOSFET과 거의 동일한 것으로 알려져 있다. SOI 부분공핍형 MOSFET이 광센서로 동작할 수 있는 것은 빛에 의하여 생성된 전자-정공쌍이 매물 산화막에 의하여 기판내부로 확산되지 못하기 때문이다.

본 연구의 결과, bulk상에 제작된 MOSFET과는 달리 well 상에서 형성된 MOSFET만이 효과적인 광센서로 동작되는 것은 SOI MOSFET과 마찬가지로 빛에 의하여 생성된 전자-정공쌍이 well과 기판과의 전위차에 의하여 기판 내부로 확산하지 못하기 때문인 것으로 이해된다. 한편, MOSFET의 드레인 단의 p+층과 채널 하단의 n층, 소오스단 p+로 pnp의 기생 bipolar 트랜지스터를 이루게 되고 빛조사에 의하여 생성된 전자-정공쌍은 기생 bipolar 트랜지스터 베이스의 전류 역할을 하며, 이 전류가 전류증폭도  $\beta$ 만큼 증폭되어 드레인 전류로 나타나게된다. 이때, 일반적으로 bipolar 트랜지스터에서  $\beta$ 값을 높이기 위해서는 도핑 농도의 적절한 조정이나, 베이스폭을 좁게하는 방법 등이 있다. 따라서, 향후에는 제작된 소자의 게이트 폭(채널 길이)를 줄인다면, 더욱 큰 광전류를 얻을 수 있을 것이다. 또한 본 논문에서 확인한 바와 같이 다중채널을 이용할 경우, 보다 큰 광전류를 얻을 수 있을 것으로 예상된다.

다중게이트의 경우 전류의 변화가 크지 않은 것은 기생 bipolar 트랜지스터가 마치 서로 직렬로 연결된 구조에서 발생한 것에 그 원인이 있으며, 다중채널에서의 전류의 증가는 이 기생 bipolar 트랜지스터가 병렬로 연결된 구조로 해석할 수 있기 때문에 이에 대한 심층적인 해석이 요구된다.