

# SOI 기판을 이용한 1-트랜지스터 구조 강유전체 비휘발성 메모리(MFS-FET)의 제작 및 평가

김남균, 이성준, 최형봉, 김철주  
 서울시립대학교 공과대학 전자전기공학부

## Fabrication and Estimation of Single-Transistor-Cell-Type FeRAM(MFS-FET) Using SOI Substrate

N.K. Kim, S. J. Lee, H. B. Choi, C. J. Kim  
 School of Electrical Engineering College of Engineering The University of Seoul

**Abstract** - 비휘발성 메모리의 고집적화와 적응학습형 뉴럴 소자의 실현을 위하여 1-트랜지스터 구조 강유전체 비휘발성 메모리(MFS-FET)를 SOI 기판위에 제작하고 평가하였다. 먼저 SBT( $Sr_{0.8}Bi_{1.2}Ta_2O_9$ )를 직접 Si위에 증착하고 C-V를 측정하여 1V의 메모리 윈도우를 얻음으로써 비휘발성 메모리로서의 동작가능성을 확인하였다. 또한 다양하게 게이트의 W/L 비를 바꾸어서 MFS-FET를 제작하여 다양한 드레인 전압-드레인 전류 특성을 얻었고 실제로 쓰기와 읽기 동작을 수행하여 MFS-FET가 비휘발성 메모리로서 제대로 동작하고 있음을 확인하였다.

시각을 쉽게 하고 좋은 SBT박막을 얻기 위해 RIE 전식 식각장치로 드레인과 소스의 컨택홀을 정의하고 다음에 RTP를 이용하여 산소분위기에서 800°C로 열처리하여 결정화된 SBT 박막을 얻었다. 마지막으로 알루미늄을 증착하고 패터닝하여 MFS-FET를 제작하였다.

공정을 진행하는 동안 좋은 분극특성을 갖는 강유전체 박막을 만들기 위해 기존의 self-aligned 공정이 사용되지 않았고 수소기체와 산에 의한 영향을 최소화했다.

그림 1에서 공정 흐름도를 보여주고 있다.

### 1. 서 론

최근에, 1-트랜지스터 구조 ferroelectric random access memory(FeRAM)가 고집적 강유전체 비휘발성 메모리와 적응학습형 뉴럴소자으로써 널리 연구되어지고 있다. [1] 구조가 간단하여 제작단가를 줄일 수 있고 1-트랜지스터/1-캐패시터 구조와는 달리 저장된 정보를 읽은 후 정보를 다시 입력할 필요가 없다. 무엇보다도 SOI 기판을 이용하여 제작하였을 경우 고집적화가 가능하다. 그러나 열처리시 강유전체와 실리콘 기판사이의 확산 때문에 좋은 계면을 얻기가 힘들고 강유전체의 피로현상 때문에 1-transistor 구조 FeRAM을 만들었을 때 좋은 특성을 얻기가 쉽지 않다. [2]

본 연구에서는 실리콘 위에 직접 증착하여도 확산문제가 그리 크지 않고 우수한 피로특성을 보여주는 SBT를 직접 Si위에 증착하고 C-V를 측정하여 비휘발성 메모리로서의 동작가능성을 확인하고 게이트산화막을 SBT로하여 직접 1-트랜지스터 구조 FeRAM(MFS-FET)를 제작하여 HP-4145B와 HP-4280A로 여러 가지 전기적인 특성을 측정하고 평가하였다. [3][4][5]

### 2. 실 험

먼저 Al/SBT/Si/Al의 캐패시터 구조를 만들기 위하여 실리콘 위에 SBT용액을 졸겔법으로 증착하여 탈수하였다. 이 과정을 2번 수행한 후 마지막으로 SBT를 결정화시키기 위하여 rapid thermal process(RTP)에서 열처리하였다. 산소분위기에서 30분간 800°C로 열처리하여 150nm두께의 SBT 박막을 얻은 후 그 위에  $3.9 \times 10^{-3} \text{cm}^2$ 면적의 알루미늄 전극을 증착하고 후면에 또 알루미늄을 전면 증착하여 MFS-캐패시터를 만들었다.

다음으로 MFS-FET를 제작하기 위하여 매물 산화막 두께가 200nm 이고 실리콘 두께가 1μm인 p-타입 SOI 기판( $10\Omega \cdot \text{cm}$ )을 세척한 후 전기로에서 열산화막을 100nm 성장시켰다. TMAH 벌크 에칭으로 동작영역을 정의 한 후  $\text{As}^+$ 을  $10^{15} \text{cm}^{-2}$ 으로 주입하고 drive-in공정을 거쳐 드레인과 소스부분을 도핑시켰다. 산화막을 제거하고 실리콘 표면을 깨끗이 세척한 후 SBT를 졸겔법으로 증착하여 탈수하는 과정을 2번 수행하였다. 먼저

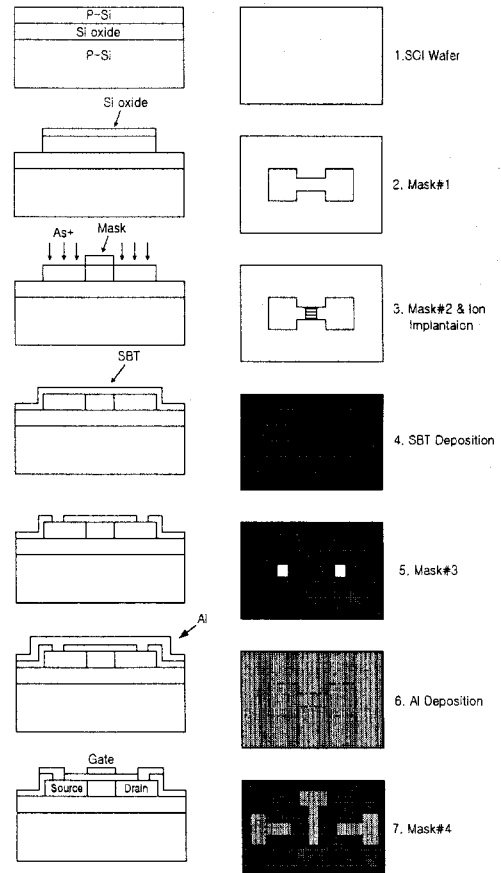


그림 1. 제작된 MFS-FET의 공정흐름도

### 3. 결과 및 고찰

먼저 제작된 MFS-캐패시터의 C-V를 측정하여 MFS-FET 소자의 응용가능성을 보았다. 그림 2에서 보는 것과 같이 시계방향으로의 히스테리시스 특성을 나

타내고 있으며 1V의 메모리 윈도우를 보여주고 있다. 즉, Si위에 직접 증착하여도 잘 결정화된 강유전체의 분극특성을 얻을 수 있고 소자에 응용이 가능하다는 것을 확인 할 수 있었다.

그림 3은 직접 반도체 공정을 통하여 제작된 MFS-FET 메모리 소자의 광학 현미경 사진이다.

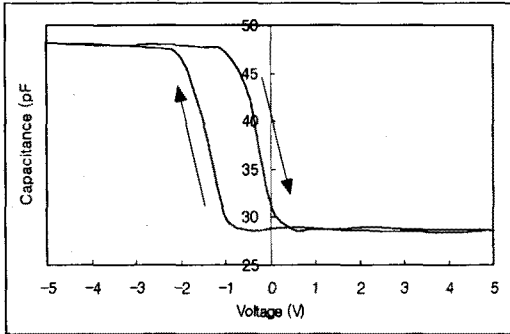


그림 2. Si위에 직접 증착된 SBT 박막의 C-V특성

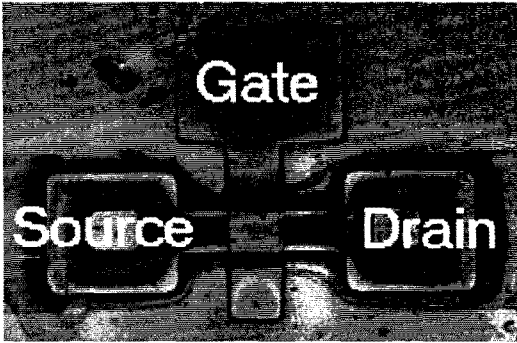


그림 3. 제작된 MFS-FET의 광학 현미경 사진

그림 4는 W/L이 20 $\mu$ m/20 $\mu$ m로 제작된 MFS-FET의 드레인 전압-드레인 전류특성을 나타내고 있다. 1V에서 5V까지 주어진 게이트 전압에 따라서 일반적인 MOS-FET과 비슷한 드레인 전류 특성을 나타내고 있다.

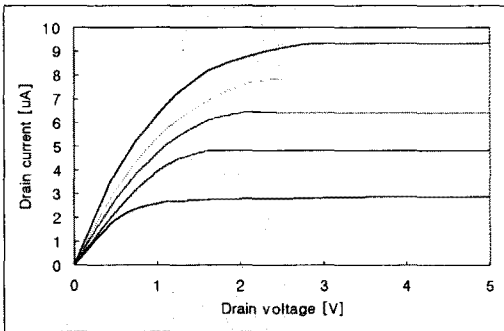


그림 4. W/L이 20 $\mu$ m/20 $\mu$ m인 MFS-FET의 드레인 전압-드레인 전류 특성

그림 5는 1V의 드레인 전압에서 측정된 W/L이 100 $\mu$ m/60 $\mu$ m인 MFS-FET의 드레인 전류-게이트 전압 특성을 나타내고 있다. SBT의 분극특성 때문에 일반적인 MOS-FET와는 다르게 약 0.5V의 히스테리시스를 보여 주고 있다.

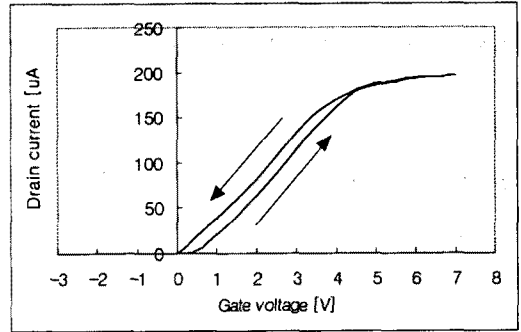


그림 5. W/L이 100 $\mu$ m/60 $\mu$ m인 MFS-FET의 드레인 전류-게이트 전압 특성(Vd=1V)

마지막으로 실제로 제작된 MFS-FET에 비휘발성 메모리 동작을 시켜보았다. 먼저 게이트에 +7V와 -5V의 "write" 전압을 인가하여 정보를 입력한 후 2V의 "read" 전압에서 저장된 정보를 읽었다. 그림 5가 드레인 전압-드레인 전류 특성을 나타내고 있는데 보는 것과 같이 먼저 인가된 전압에 따라서 서로 다른 출력특성을 보여주고 있다. 먼저 입력되어있던 분극이 그대로 유지되어 있기 때문이다. 즉 비휘발성 메모리로서 잘 동작하고 있음을 확인 할 수 있었다.

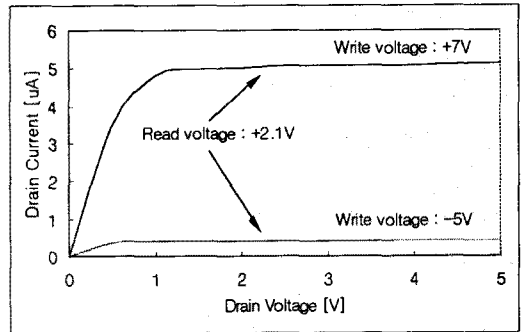


그림 6. "write"전압 +7V와 -5V를 먼저 인가한 후 +2V의 "read" 전압에서 측정된 드레인 전압-드레인 전류특성

#### 4. 결 론

강유전체 비휘발성 메모리소자로 사용하기 위해 Si 기판위에 직접 SBT(Sr<sub>0.8</sub>Bi<sub>0.2</sub>Ta<sub>2</sub>O<sub>9</sub>)박막을 증착하여 특성을 파악한 후 SOI 기판을 사용하여 1-트랜지스터 구조 강유전체 비휘발성 메모리를 제작하였다.

먼저 C-V측정을 통하여 약 1V의 메모리 윈도우를 얻어서 소자에의 응용가능성을 확인하였다. 그리고 제작된 MFS-FET에서 좋은 드레인 전압-드레인 전류 특성을 얻었다. 특히 그림 5에서 강유전체 특유의 히스테리시스를 확인할 수 있었고 그림 6에서 직접 강유전체 비휘발성 메모리로서의 동작을 확인 할 수 있었다.

그러나, 본 논문에서는 IC 공정으로의 적용 가능성을 고려하지 않았고 안정하고 재현성 있는 강유전체 비휘발성 메모리 제작을 위하여 더 많은 연구가 필요할 것으로 사료된다.

#### (참 고 문 헌)

- [1] H. ISHIWARA, "Proposal of adaptive-learning neuron circuits with ferroelectric analog-memory weights", Jan. J. Appl. Phys., Vol. 32, pp. 442-446, 1993

- [2] T. NAKAMURA, Y. FUJIMORI, N. IZUMI and A. KAMISAWA, "Fabrication technology of ferroelectric memories", Jpn. J. Appl. Phys. Vol. 37, pp. 1325-1327, 1998
- [3] H. ISHIWARA, "Current status and prospects of MFSFETs and related devices", Integrated ferroelectrics., Vol. 17, pp. 11-20, 1997
- [4] O. AUCIELLO, "A critical comparative review of PZT and SBT - based science and technology for non-volatile ferroelectric memories", Integrated ferroelectrics., Vol. 15, pp. 211-220, 1997
- [5] T. HAYASHI, T. HARA and S. SAWAYANAGI, "Preparation and dielectric properties of SrBiTa<sub>2</sub>O<sub>9</sub> thin films by sol-gel method