

디지털 데이터 구동회로가 내장된 고온 Poly-Si TFT-LCD

임경문*, 이종석, 김동남, 성만영
 고려대학교 전기공학과 반도체 및 CAD 연구실

High Temperature Poly-Si TFT-LCD with Integrated Digital Data Drivers

Kyoung Moon Lim, Jong Seok Lee, Dong Nam Kim, Man Young Sung
 Semiconductor & CAD Lab. Department of Electrical Engineering, Korea Univ.

Abstract - 본 연구에서는 Poly-Si TFT-LCD 패널에 내장할 수 있는 새로운 방식의 디지털 데이터 구동회로를 설계하였는데, 제안된 데이터 구동회로의 특징 및 장점을 요약하면 다음과 같다. 첫째, 단순한 구조의 샘플드 램프 D/A Conversion 회로로 구성되어 회로가 복잡하지 않고, 소요되는 TFT의 수가 적으며, 패널의 스캔방식 (Inversion Method : Row/Column/Dot)을 쉽게 선택할 수 있다. 둘째, 기존의 디지털 데이터 구동회로와는 달리, D/A Conversion을 위해 필요한 기준 전압원의 수가 적어 입력 핀 수를 적게 가져갈 수 있다. 셋째, Ramp 신호의 조정에 의해 감마 보정 등을 포함한 데이터의 에러에 대한 보정이 수월하다. 넷째, 라인 스캔 방식으로 구동하므로 기존의 샘플 앤 홀드방식의 아날로그 구동회로에 비해 화소 데이터의 시간적 안정성을 충분히 확보할 수 있다.

1. 서 론

Poly-Si TFT 기술[1],[2]은 a-Si TFT에 비해 소자특성이 보다 우수하여, 구동을 위한 주변회로를 픽셀부가 제작될 때 같은 기판에 제작이 가능한 특징을 갖고 있으며, 이러한 구동회로 내장방식은 기존 a-Si TFT-LCD가 구동회로를 내장하지 못하고 IC Bonding에 의해 제작되는 것에 비해 패널의 콤팩트화 및 구동 IC 자체의 비용 절감은 물론 Bonding 및 Packing에 따르는 여러 문제점들을 피할 수 있다는 장점을 지니고 있다.

이에 따라 구동회로 내장형 Poly-Si TFT-LCD 패널은 여러 응용분야별로 다양하게 연구 개발[3][4][5][6]되어 왔다. 그러나 현재까지 주로 적용되고 있는 '샘플 앤 홀드(Sample & Hold)' 방식의 아날로그 데이터 구동회로는 고품위, 대면적 등 모든 TFT-LCD분야에 적용하기에는 한계가 있어 이의 극복이라는 차원에서 보다 진보된 형태의 디지털 데이터 구동회로에 대한 연구 개발이 필요한 실정이다.

그러나 기존 디지털 방식의 TFT-LCD 데이터 라인 구동회로는 기존의 아날로그방식인 샘플 앤 홀드에 비해 기본적으로 입력 라인수가 많아지고 회로가 복잡해 TFT로 구성하는데 특성 및 수율면에서 많은 문제를 안고 있다.

이에 본 연구에서는 샘플드 램프 방식의 D/A Converting 방식을 기본으로 하여 'Line-at-a-Time' 데이터 스캔용 디지털 구동방식의 여러 장점을 가지면서도 회로가 단순하며 데이터 에러가 작은 새로운 방식의 디지털 데이터 구동회로를 구현하여 Poly-Si TFT-LCD 패널에 응용을 모색하고자 하였다.

2. 본 론

2.1 TFT-LCD 패널 Configuration

본 논문에서는 TFT를 제작하고 분석하여 온 결과를 토대로 하여, 640 x 480 화소를 갖는 구동회로 내장형 Poly-Si TFT-LCD 패널을 설계하였다. 그림 1에서는 제작된 TFT 특성들 중에 하나를 설계에 사용된 모델 결과와 함께 보이고 있으며, 그림 2는 본 논문에서 제안한 LCD 패널의 블록도를 보이고 있는데, 게이트 라인은

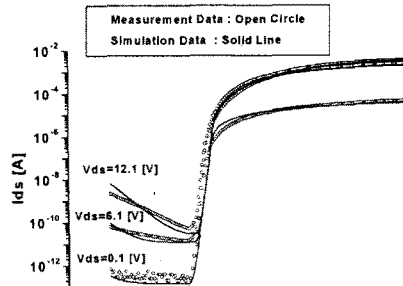


Figure 1. The I-V characteristics of TFT

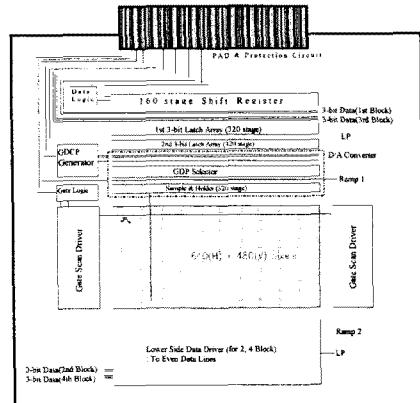


Figure 2. Panel Configuration of the TFT-LCD

스캔 펄스의 왜곡 최소화와 Redundancy를 위해 패널의 양쪽에 배치한 게이트 라인 스캔회로에 의해 구동되며, 데이터 라인 또한 홀수라인과 짝수라인 구동을 위한 회로를 각각 위쪽과 아래쪽에 배치하여 이들 두 회로에 의해 구동되도록 하여, 필요에 따라 램프 신호를 조정함으로써 Line/Column/Dot 등 Inversion방식을 선택할 수 있게 하도록 하였다. 게이트 구동회로는 일반적으로 많이 적용되는 쉬프트레지스터와 버퍼로 구성되어 있으나 데이터 구동회로는 본 연구에서 제안된 데이터 에러 보정 기능을 갖는 새로운 방식의 샘플드 램프

Digital-to-Analog 컨버터를 사용하여 구성하였다. 기본적으로 샘플드 램프 방식의 D/A Converter를 사용하면, 디지털-아날로그 변환을 위한 외부의 전압을 램프 신호 하나로 줄일 수 있고 또한 회로를 단순하게 구성할 수 있으며, 감마 보정 등이 수월한 장점을 갖는다. 3-비트 4블록 VGA용 TFT-LCD 패널에 대한 블록도를 보이고 있는 그림 2 에서, 데이터 구동회로의 D/A Converter 앞은 3-비트 디지털 데이터의 정보를 1 Horizontal Time마다 패널상의 한 수평 라인에 대한 데이터를 네 개의 블록으로 나누어 순차적 모두 스캔해 주기 위한 160단의 슈프트레지스터와 슈프트레지스터 출력에 의해 데이터를 입력 라인으로부터 읽어내는 1st 3-비트 래치, 그리고 다음 LP(Line Pass) 신호에 의해 일괄적으로 데이터를 D/A Converter에 넘겨주기 위한 2nd 3-비트 래치, 모두 두 단의 3-비트 래치로 구성되어 있다. 다음 D/A Converter는 입력된 디지털 데이터를 그 값의 크기에 따라 샘플링 펄스의 Enable 위치를 바꾸어 출력해주는 GDP(Gray-Data-Pulse) selector와 램프 신호를 이용, 최종적으로 디지털 입력을 아날로그 레벨로 바꾸어 픽셀에 공급하게 되는 샘플 앤 홀드단으로 구성되어 있는데, 그림에서 GDCP(Gray-Data-Conversion-Pulse) Generator는 GDP selector에서 사용될 신호들을 만들어 공급해주는 회로이다.

2.1.1 GDP Selector를 포함한 데이터 구동회로

그림 3 는 본 연구에서 설계된 3-비트, 4블록 VGA 용 TFT-LCD의 내장 데이터 구동부의 회로도도를 보이고 있고, 그림 4 에서는 데이터 구동회로 신호들을 포함한 전체 패널의 신호들에 대해 그 Timing 도를 나타내고 있는데, 그 동작을 살펴보면 다음과 같다.

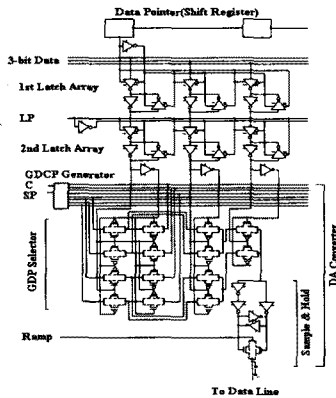


Figure 3. Circuit diagram of the data driver

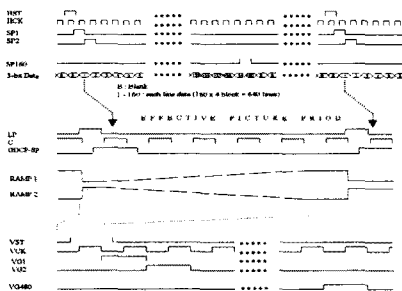


Figure 4. Timing sequence of TFT-LCD panel

먼저 스타팅 펄스(Starting Pulse), HST 신호에 의해 슈프트레지스터가 트리거 되어 데이터 클락, HCK의 한 주기 폭을 갖는 슈프트 펄스가 발생(sp1, sp2, ..., sp160) 하고, 이 펄스들에 의해 1st 래치부에서는 3-비트 데이터 라인을 통해 패널로 공급되는 디지털 데이터를 순차적으로 읽어들이는. 이때 4블록으로 구동하고 있으므로 슈프트레지스터 출력 하나는 4개의 3-비트 래치들을 제어하게 된다. 한편 1 Horizontal Time동안 패널 한 라인에 해당하는 데이터들에 대한 스캔이 모두 종료된 후, LP 신호에 의해 한 라인 전체의 데이터가 동시에 2nd 래치부로 전달된다. 물론 이 LP 신호는 그림 4 의 Timing 도에서 보듯 모든 입력 데이터가 슈프트레지스터에 의해 1st 래치부에서 래치가 끝난 시점과 패널의 다음 라인 데이터들에 대해 다시 스캔이 시작되기 전에 동작하도록 만들어 공급하여야 한다. 이렇게 전달된 디지털 데이터들은 D/A Converter에 공급되어 아날로그 신호로 변환되는데, 4 stage 슈프트레지스터 구조의 GDCP Generator로부터 서로 다른 지연 펄스들을 공급받아 GDP selector에 전달된 디지털 데이터 값에 해당하는 펄스신호를 선택, 출력하게 되고, 이 펄스에 의해 램프 신호를 트랙 앤 홀드하여 결국 입력된 디지털 데이터에 대응하는 아날로그 값으로 출력시켜 픽셀에 공급하게 된다. 일반적으로 LC의 T-V (Transmittance - Voltage) 특성은 선형적이지 않다. 그러나 본 연구에서 설계된 데이터 구동회로는 램프드 샘플 방식을 사용하였는데, 램프 신호의 조정에 의해 LC의 비선형적인 T-V 특성은 물론 Red, Green, Blue 각 광 특성에 대한 보정이 가능한 특징을 지니고 있다. 제한된 GDP에 의한 샘플드 램프 D/A Converter(SR DAC) 및 전체 데이터 구동회로의 특성을 좀더 구체적으로 살펴보고자 그동안 제작/분석하여 온 Poly-Si TFT들의 특성들을 참고하여 그 모델을 만들고, SPICE를 이용하여 시뮬레이션 해보았는데, 시뮬레이션에는 SPICE의 MOSFET LEVEL=3 모델을 이용하였으며, 제작한 TFT의 I-V 특성치를 Pitting하여 얻어진 파라미터들 즉, n-channel TFT의 경우 문턱전압은 2 [Volt], 이동도는 120 [cm/V.sec] 또한 p-channel TFT는 문턱전압 3 [Volt], 이동도100 [cm/V.sec]를 사용하였다.

그림 3은 GDP selector 및 샘플 앤 홀드부로 구성되는 D/A Converter부 한 단에 대한 회로도도를 보이고 있고, 그림 5는 그림 3에 보인 3-bit 디지털 데이터 구동회로에 대해 여덟가지(8-gray level) 데이터 각각의 경우에 대한 회로의 동작을 시뮬레이션한 결과이다. 즉, 3-비트 데이터들을 2단 래치로부터 넘겨받아 GDP selector에서는 GDCP generator에서 공급되는 펄스들을 처리하여 3-비트 데이터 크기에 대응되는 위치에 샘플링 펄스를 선택하여 출력한다. 이렇게 발생된 샘플링 펄스는 결

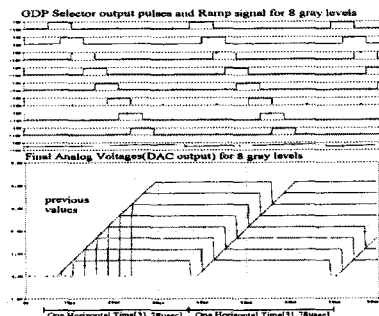


Figure 5. Sampled Data Results

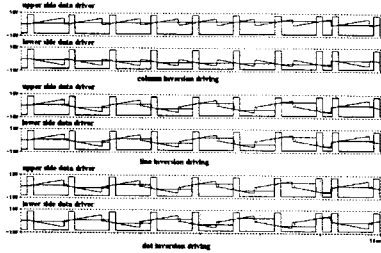
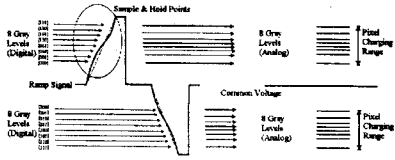


Figure 6. Various inversion and analog levels

극 샘플 앤 홀드 회로에서 입력 램프 신호를 샘플링하고 홀드하여 픽셀에 공급하게 되는데, 그림 6에서 보듯 각 3-비트 데이터 값의 크기에 따라 8가지의 위치에 펄스가 발생되며, 결국 이러한 펄스들은 서로 다른 크기의 8-계조의 아날로그 값을 램프신호로부터 읽어들이는 결과를 나타내게 되는 것이다. 이때 램프신호 'Ramp 1'을 홀스 라인을 구동하는 위쪽의 데이터 구동회로에 공급하고 'Ramp 1'의 역상 형태의 'Ramp 2'를 짝수라인을 구동하는 아래쪽의 구동회로에 공급함으로써 'column inversion'을 할 수 있음은 물론이고 나아가 공급해 주는 램프신호의 형태에 따라 line, dot 등의 모든 inversion 스캔이 가능한 것은 램프신호를 사용하는 이러한 램프드 샘플 방식이 갖는 특징이 된다. 또한 전술한 바와 같이 램프 신호 기술기의 조정에 의해 액정의 비선형적인 특성과 3-패널 방식의 프로젝터에서 R(Red), G(Green), B(Blue) 패널에 대한 액정의 광투과 특성 차에서 오는 에러들을 보정할 수 있게 된다.

제안된 회로에서 GDCP generator는 GDP selector에 공급되어 디지털 데이터값에 의해 서로 다른 GDP가 출력되게 하는 펄스 신호들을 공급하는 회로인데, 슈프트 레지스터 형태로 구성되며, 순차출력들이 GDP selector에 공급된다. 이 GDCP generator는 클럭과 트리거 펄스, 트리거 신호를 입력으로 하여 8가지(3bit인 경우) 서로 다른 슈프트 펄스 신호들을 만들어 낸다. 결국 이들 펄스 신호들은 3-비트 디지털 신호들에 의해 GDP selector에서 하나가 선택되어 디지털 데이터 값에 해당하는 펄스로 출력하게 된다.

3. 결 론

본 연구에서는 Poly-Si TFT-LCD 패널에 내장할 수 있는 새로운 방식의 디지털 데이터 구동회로를 설계하였으며, 그 동작 및 특성을 시뮬레이션을 통하여 확인해 보았는데, 제안된 데이터 구동회로의 특징 및 장점을 요약하면 다음과 같다.

첫째, 단순한 구조의 샘플드 램프 D/A Conversion 회로로 구성되어 회로가 복잡하지 않고 이에따라 소요되는 TFT의 수가 적으며, 패널의 스캔방식(Inversion Method

: Row/Column/Dot)을 쉽게 선택할 수 있다

둘째, 기존의 디지털 방식의 데이터 구동회로와는 달리 D/A Conversion을 위해 필요한 기준 전압원의 수가 적어 입력 핀 수를 적게 가져갈 수 있다.

셋째, Ramp 신호의 조정에 의해 감마 보정 등을 포함한 데이터의 에러에 대한 보정이 수월하다.

넷째, 라인 스캔 방식으로 구동하므로 기존의 샘플 앤 홀드방식의 아날로그 구동회로에 비해 화소 데이터의 시간적 안정성을 충분히 확보할 수 있다.

이러한 특징을 갖는 데이터 구동회로는 데이터 입력을 디지털로 받을 수 있어 시스템적인 이점은 물론 데이터의 보정 및 Inversion 방법등과 데이터 에러의 최소화라는 장점을 가지므로 앞으로의 구동회로일체형 TFT-LCD 패널에 적합할 것으로 사료된다.

또한 이 제안된 데이터 구동 방식은 보다 적은 회로의 추가로, 작은 계조 에러를 가지면서도 보다 높은 비트의 데이터 구동회로를 구현하는데 적합하므로 6-비트 이상의 회로로 확장하여 구현하는데 용이한 장점을 지니고 있어 고품위의 TFT-LCD 패널제작에 응용될 수 있을 것이다.

Reference

- [1] C. H. Fa and T. T. Jew., "The poly-silicon insulated-gate field-effect transistor", IEEE Trans. Electron Devices, ED-13, 12, pp. 290-291, 1966
- [2] S.Morozumi,K.Oguchi et al, "Black-and-white and color LC video displays addressed by poly-Si TFTs", SID'83 Digest, pp.156-157, 1983
- [3] K. Oguchi et al, "Commercialized LC pocket color TV", Nikkei Electronics, No.351, pp. 211-240, 1984
- [4] S. Morozumi t al, "4.25-inch and 1.51-inch black-and-white full-color LC video displays addressed by poly-Si TFTs", SID'84 Digest, pp. 316-219, 1984
- [5] Y.Matsueda et al, "Low-Temperature Poly-Si TFT-LCD with Integrated 6-bit Digital Data Drivers", SID'96 Digest, pp.21-24, 1996
- [6] B. D. Choi et al, High-Aperture-Ratio 2.4-in-Diagonal Poly-Si TFT-LCD Panel with High Immunity to Threshold-Voltage Variations, SID97 Digest, pp.1069-1072, 1997