

확장된 ATA 인터페이스의 FPGA구현

구대성, 김정태, 이강현
조선대학교 전자정보통신공학부 멀티미디어 ASIC설계 실험실

FPGA Implementation of the Extended ATA Interface

Dae-Sung Ku, Jung-Tae Kim, Kang-Hyeon Rhee
School of Electronics & Info-Comm. Eng
Multimedia ASIC Design Lab. Chosun Univeresity
Tel : (062)230-7059 FAX : (062)233-1120
E-mail : {orion,space,khrhee}@vlsi.chosun.ac.kr

Abstract

In this paper, we designed the extended ATA(AT Attachment interface with extension) interface that combines with goods price and ability and intellectual behavior of SCSI, for make progress the ability and structure of ordinary interface for connect with device of using PC. ATA is establish a standard of IDE(Intelligent Drive Electronics) public in small form factor.

SCSI bus is device behaving intellectual and have stable hardware structure, calssified instructions structure. But it is device that difficult to buy, because of price of more than two times.

The other side, ATA device is worse than SCSI bus in part of ability. but it came to SCSI in part of speed after improve and it's price is less expensive. another improvement of ATA is a standard of ARAP(AT Attachment Packet Interface) and use method of packet transmission and behaves as if SCSI use a method.

Finally, improvement of ATAPI behave from

본 연구는 반도체설계교육센터(IDEC)의 지원 장비 및 CAD툴에 의하여 수행된 연구입니다.

interface of only HDD to ability of ordinary interface. This paper propose the structure of extended interface that satisfied the price and ability.

I. 서 론

현재의 컴퓨터환경은 멀티미디어 및 네트워크 등 고용량 고속의 주변기기의 성능을 요구하며 사용자의 편의성을 추구하면서 데이터의 처리량과 저장량이 비약적으로 증가하였다. 이러한 문제를 각 기능에서 해결하고 있으나, 가장 늦은 부분이면서 문제가 되는 부분이 저장장치 분야이다.

이를 해결하기 위해서 RAID(Redundant Array Inexpensive Disk)기술이 사용되고 있으나, 기존의 전용 저장장치에 비해 비용이 감소하였으나 아직도 고가이다. SCSI 주변장치는 지능적인 동작을 위해서 각 장치마다 버스관리의 전용제어기가 필요하게 된다.

이는 각 주변기기에 대한 설계측면에서의 고려 및 장치에 대한 펌웨어 프로그래밍이 되어야 하므로 가격 상승과 설계의 어려움이 따르게 된다.[1]

반면에 ATA 주변장치는 원래 HDD를 부착하기 위해서 IBM 및 여러 호환기종을 생산하던 업체에서 가격을 고려하여 간단하게 버퍼 기능 정도인 인터페이스를 만들어 사용한 것으로 ATA 인터페이스의 시초이다. 확장성 및 용량에 한계가 있으며 SCSI버스와 같이 지능적으로 동작하지 않는다. 이 문제점을 해결하기 위하여 업계에서 많은 노력을 하여 어느 정도 개선을 하였으나, 근

본적인 한계에 의해 아직도 성능이 좋은 인터페이스가 되지 못하고 있다. 가장 취약점인 전송속도는 ATA-2 규격에서 SCSI 주변기기의 전송속도에 근접하고 있다. 주변기기의 물리적인 구조는 거의 비슷하다. 또 다른 문제는 접속 가능 주변기기 수가 한정되어 있으며, HDD에 국한되어 있다.[2] 본 논문은 PC에서 사용하고 있는 주변기기를 연결하기 위한 범용 인터페이스의 성능과 구조의 개선의 하여, ATA의 가격과 성능 및 SCSI의 지능적인 동작의 장점들을 결합하여 확장된 ATA 인터페이스를 구현하였다.

II. SCSI 버스

일반적인 SCSI 버스의 구조는 그림 1.과 같다.

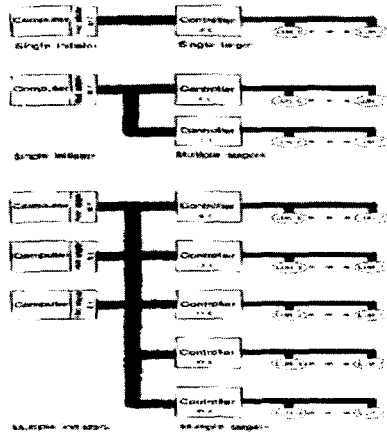


그림 1. SCSI 버스의 구조

Initiator라고 불리는 제어가 각 장치에서 수행할 작업을 command block으로 만들어 SCSI 버스의 중재 방법에 의하여 각 장치에 보내게 된다. 각 장치는 구조적으로 입력 및 출력 FIFO를 가지고 있어 각 장치의 실행과 그 결과를 임시로 버퍼링 함으로써 여러 미디어에 있는 다른 종류의 데이터를 연속적으로 처리가 가능한 구조이기 때문에, 멀티 테스크 환경에 유리하다.[3]

일반적인 ATA 인터페이스의 구조는 그림 2와 같다. ATA 주변기기는 버스에 부착하기 위한 제어기를 사용하나, 기능은 단순한 버퍼이다. 동작 방식은 기존의 마이크로컴퓨터에서 주변기기와 인터페이스를 하기 위해서 사용하던 방식과 같이 직접적으로 제어 레지스터를 조작하여 현재 얻고 싶은 데이터의 위치를 알려 주는 방식이다. 그러므로 구조상 Overlapped 작업이 불가능하기 때문에 ATA 주변기기에 버퍼를 상당한 크기로

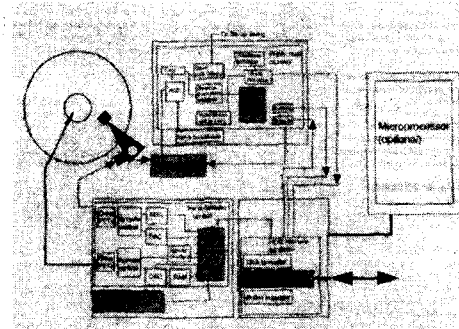


그림 2. ATA 주변기기의 구조

부착하여 캐시로 사용하고 있으나 근본적으로 버퍼 적중률에 의존하는 방식이므로 버퍼에 저장된 용량의 크기 내에서 전송속도는 개선되지만, 전반적인 전송속도는 각 장치의 기계적 동작속도에 의존된다.[4]

III. 확장된 ATA 인터페이스

최근의 SCSI 버스는 기존에 사용했던 방식을 벗어나 패킷전송 방법을 채용하고 있다. 이러한 경향의 대표적인 예로서 IEEE-1394에서 Serial Protocol을 채용한 저장장치의 개발이 있고, 이와 비슷하지만 독자적인 패킷기반 SCSI, 그리고 대규모이면서 가장 혁신적인 Optical Fiber channel 등이 있다. 본 논문에서 제안하는 확장된 인터페이스의 사양과 요구사항은 다음과 같다.

- 1) 저가의 인터페이스형.
- 2) 기존의 SCSI와 비슷한 지능성을 가질 것.
- 3) 접속 주변기기의 수가 많을 것.
- 4) 접속 주변기기의 종류가 다양해 질것.
- 5) 선점형 및 비 선점형 동작 지원.
- 6) 기존의 구조를 변경하지 않고 부가하는 형태를 갖을것.

이상과 같은 개선점을 구현하기 위한 제안 방법은 ATAPI규격에서 사용하는 CDB를 사용하여 각 장치가 실행할 명령을 패킷 화한다. 그리고 각 주변기기들과의 전송 시, 각 주변기기는 장치가 가장 최대의 전송속도를 내는데 적합한 시간만큼의 단위로 인터페이스의 사용권을 갖도록 1-8 Kbyte정도의 가장 효율적인 크기로 하여 소형 및 개인용 컴퓨터의 최소의 데이터 저장 단위로서 채용한다.

CDB의 사용은 접속할 수 있는 장치의 종류를 증가시키기 때문에, 주변기기 중 가장 속도가 빠른 것의 하나인 HDD가 저속의 기기와 함께 사용

되면 기존의 ATA 규격에서는 각각의 주변기기가 인터페이스를 사용하기 위한 경쟁 상태가 발생되어 저속의 장치에 근접하는 성능으로 맞추어지는 특성이 있다.

이러한 문제를 해결한 ATAPI의 전송방식을 기본으로 수용하면 새로 추가되는 장치의 명령체계를 CDB 구조로 만들면 가능하게 된다. 접속하는 장치의 수를 늘리는 방식으로 기존의 SCSI 버스에서 사용하던 데이터 전송 선에 중재시, 자신의 ID를 출력하는 방식을 수용하면 접속 가능 주변기기의 수를 데이터 버스에 해당하는 폭 만큼 증가할 수 있다. 제안된 방식의 동작 타이밍 도는 그림 3 과 같다.

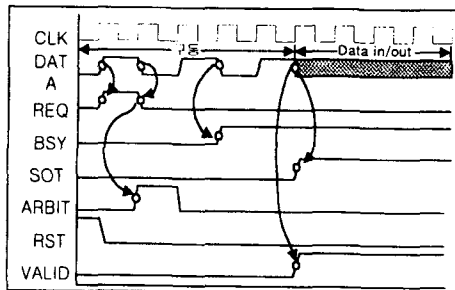


그림 3. 동작 타이밍도

이 방식에서, 현재는 큰 영향을 미치지 못하지만 많은 주변기기의 접속 시, 중재논리 부분의 역할이 전송 속도에 영향을 크게 미칠 것으로 생각된다. 그림 3의 동작 타이밍 도에서 중재가 이루어지면 인터페이스를 사용하는 주변기기는 동작 중에 사용 중임을 나타내는 신호 선을 구동한다.

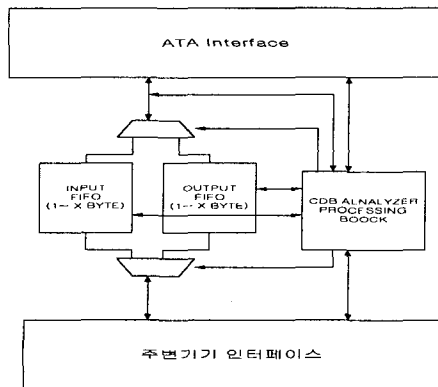


그림 4. 인터페이스 블록도

그림 4는 확장된 인터페이스의 블록 다이어그램이다. 현재 중재 논리는 호스트 시스템과 접속된 것을 제외하고는 동일한 Level의 Priority를 갖는

다. 여기서 중재논리를 분리한 이유는 부가된 인터페이스의 논리를 최소한의 부담으로 기존의 제어기 방식을 벗어나야 하고, 각종 처리가 최대한 빨리 실행될 수 있도록 하며, 각각의 인터페이스가 가능한 투과형 동작을 하게 하고, 인터페이스가 기존의 마이크로 컴퓨터를 채용하지 않는 방법이므로 중재논리 부분을 첨가하게 되면 호스트 시스템에 부착된 인터페이스의 부하가 커지게 되므로 이를 줄여야 한다. 기존의 SCSI 주변기가 갖는 마이크로프로세서를 포함하지 않고도 연산처리를 할 수 있는 구조가 바람직하다.

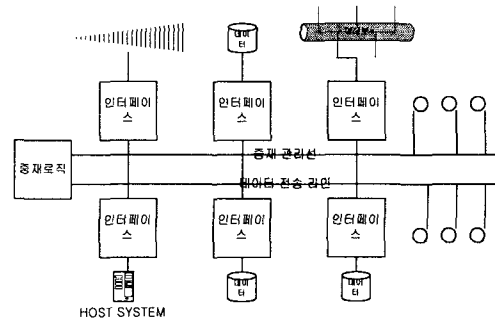


그림 5. 전체 시스템 블록도

그림 5는 전체 시스템 블록도 이다. 주변기기를 확장하고, 동일한 Level을 갖는 호스트 시스템에 접속된 인터페이스가 여러 개일 때, 인터페이스에 대한 중재논리를 고정하지 않음으로써 확장성과 구조 변경의 용이성을 갖게 한다.

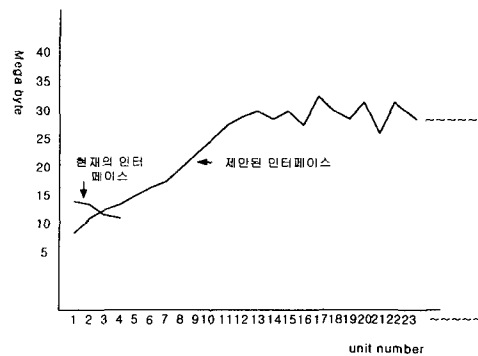


그림 6. 시뮬레이션 결과

각각의 인터페이스는 초기화를 실행하는 동안 각각의 ID를 DATA 버스를 통해서 중재논리에 할당하게 된다. ID를 할당받는 동안 주변기기는 자체적인 초기화를 실행하게 된다.

본 논문에서 제안한 확장된 ATA 인터페이스의 성능 효율의 시뮬레이션 실행결과는 그림 6과 같다. 시뮬레이션의 방법은 C언어를 통해서 가상의

컴퓨터 model을 만들어 실행하였다. 그림 6에서 인터페이스는 접속장치의 수가 많을 수록 효율이 높아지지만 unit 수가 24이상에서 성능의 개선은 더 이상 나타나지 않았다.

인터페이스의 효율적인 접속 가능 개수는 버스의 동작속도에 따라 어느 정도의 편차가 보이거나 대체적으로 8 -16 접속장치 정도로 보인다.

본 논문에서 제작된 칩은 ETRI SOG 0.8 μm 공정이며, Lodecap과 Compass tool이 사용되었고 제작된 칩은 그림 7과 같고, 그림 8은 핀 배치도이다.

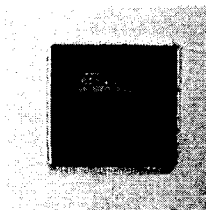


그림 7. 칩

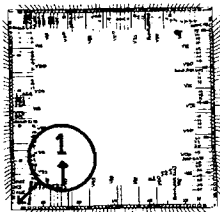


그림 8. 핀 배치도

IV. 결 론

본 논문에서는 기존의 ATA 주변기기의 구조를 변경하지 않고 새로운 Interface 논리를 추가함으로써 성능을 향상하였다. SCSI와 같은 동작을 구현하기 위해서는 주변기기 제어기 이외에 SCSI 버스를 담당하는 마이크로프로세서가 있어야 되는데, 제안된 인터페이스사양을 추가함으로써 마이크로프로세서가 없는 구조에서도 동일한 방식의 성능을 구현 할 수 있어서, 기존 방식의 ATA에 비하여 확장성이 용이한 ATA의 성능이 향상되었다.

참고문헌

- [1] X3.T10, ANSI SCSI-1,SCSI-2,SCSI-3 Standards
- [2] X3T9.2, ANSI ATA,ATA-2.948D Draft.
- [3] 김정관, "SCSI 버스의 소개" 금성컴퓨터 패밀리 (1987,6-7)
- [4] 성흥기, SCSI 규격 해설, THE ELECTRON-ICS SCIENCE (1988.6-1988.11)
- [5] Small Form Factor, ATAPI Standard Draft
- [6] Macdogauill, Simulating Computer System, MIT Presss,1987