

광출력의 선형성 및 안정화 향상을 위한 아날로그 광송신기 구현

권윤구*, 상명희*, 김창봉*, 최신호**

*공주대학교 전기전자정보공학부, **한국통신 통신망연구소

충남 공주시 신관동 182 314-701

E-mail : kwon@ice.kongju.ac.kr

Analog Optical Transmitter Implementation for Improving Linearity and Stabilization of Optical Power

Yoon-Gu Kwon*, Myung-Hee Sang*, Chang-Bong Kim*, Sin-Ho Choi**

*School of Electrical, Electronics and Communications Engineering, Kongju National University

182 Shin-Kwan dong, Kongju city, Chung-Nam, 314-701 KOREA

**Korea Telecom. Communication-Network Institute

Abstract

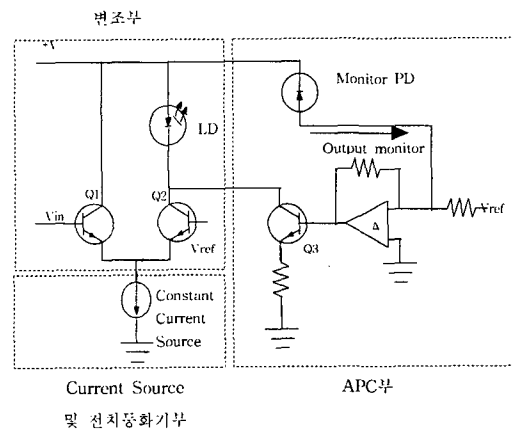
This paper describes realized APC and pre-equalizer circuit, and their operation principle and test results. In analog optical transmitter, constant lasing power control, free of signal clipping and linearity are important considerations. We examined pre-equalizer and APC(Automatic Power Control) circuit to improve the analog optical transmitter performance.

1. 서론

아날로그 광송신기 제작시 LD의 바이어스 전류는 문턱 전류 근처이고 전기신호에 따라 변조되어지므로 구동회로는 변조된 전기신호뿐만 아니라 일정한 바이어스 전류도 공급하도록 설계되어야 한다.[1][2] 뿐만 아니라 출력 광파워 값을 일정하게 유지시켜주기 위하여 Feed back 회로를 사용해 자동 광출력 조정(Automatic Power Control ; APC) 회로를 설계하였으

며, 전치등화(Pre-Equalization) 회로를 통해 변조 범위의 확장과 선형성의 개선을 확인하였다. 또한 본 실험을 통해 광송신기의 저전력, 저가격, 소형화, 안정화 및 선형성에 초점을 맞추었다. 이를 이용하여 영상서비스망이나 PCS망등의 아날로그 광전송 시스템 구현에 응용할 수 있다.

2. 본론



[그림1] 아날로그 광송신기 블록다이아그램

본 연구에서는 LD 구동회로에 자동 광출력 조정 회로 및 전치동화 회로를 첨가하여 아날로그 광송신기를 구현하였으며, 그림1은 이를 고려한 아날로그 광송신기 블록다이어그램이다. 또한 광원으로는 경제성이 고려된 Fabry Perot LD(FP-LD)를 사용하였으며, 표1에서 FP-LD의 특성을 보여주고 있다.

Parameter	Symbol	Values	Unit	Condition
Wavelength	λ_D	1310	nm	CW
Threshold Current	I_{th}	5	mA	CW
Optical Output Power	P_{out}	0.3	mW	@ $I_{th}+20mA$
Monitor PD Dark Current	I_{M-PD}	0.16	mA	@ $I_{th}+20mA$

[표1] 실험에 사용된 FP-LD의 특성

그림1의 변조부에서는 아날로그 입력신호가 Q1의 베이스로 들어오게 되면 입력 전압이 기준전압(V_{ref})과 비교하여 차등 증폭되며, 입력신호의 크기에 따라 트랜지스터 Q1과 Q2에 흐르는 전류의 양이 변화게 된다. Q2 쪽으로 흐르는 전류는 곧 LD의 구동전류가 된다.[3][4]

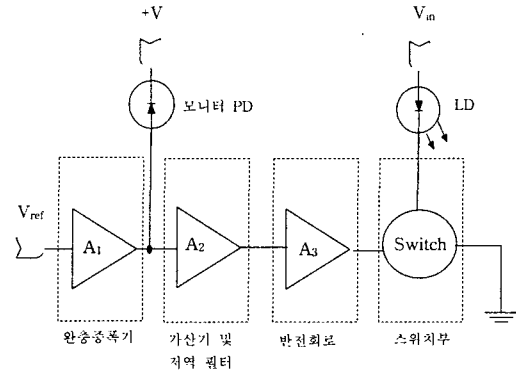
에미터 커플링된 Q1과 Q2를 통해 Constant Current Source부로 Q1과 Q2가 합한 전류가 유입되며, 여기서는 항상 일정한 전류가 흐르도록 전류원 역할을 한다. 또한 이곳에 전치동화기를 첨가하여 선형성의 개선을 실험하였다.

그리고 APC부에는 아날로그 변조시 광출력을 일정하게 유지하기 위하여 APC 회로를 구성하였다. 본 실험에서는 상온 온도 25°C일 때 실험결과를 측정하였으며, LD 바이어스 전류 값은 문턱전류(I_{th})값이 5mA이므로 왜곡 발생이 적도록 문턱전류 값 5mA보다 좀더 크게 맞추어 주었다. 이는 아날로그 변조시 왜곡으로 인한 클리핑현상을 방지하기 위해서다. 그리고 한편으로는 온도보상의 효과도 가지고 있다.

LD에 흐르는 전류가 변할 때 모니터 PD값도 선형적으로 변한다. 이를 이용하여 광출력의 평균값을 자동으로 일정하게 유지시켜주며, LD를 안정화시킬 수

있다.

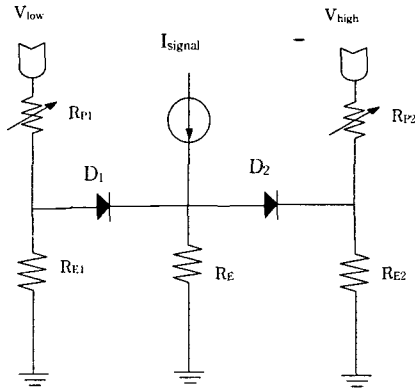
결과적으로는 변조부, APC부, 전치동화기부를 구동시키면 LD의 데이터 신호가 Fiber를 통해 광수신기로 전송되게 된다.



[그림2] APC회로의 블록다이어그램

그림2는 그림1의 APC부에 있는 APC회로의 블록다이어그램이다. 이와 같이 기준전압(V_{ref})으로부터 들어온 전압은 완충증폭기 A1을 거쳐 가산기 A2로 인가되는데 LD에 구동전류가 들어오면 모니터 PD는 역바이어스로 광전류가 흐르게 된다. 따라서 가산기 A2에는 완충증폭기 A1의 출력전압과 모니터 PD로부터 공급된 광전류에 의한 전압강하를 합친 값이 입력되게 된다. A2에서는 고주파수를 제거하는 저역필터 역할을 할 수 있도록 캐패시터를 첨가한다. A2의 출력전압은 반전 단위이득 증폭기 A3를 통과하여 스위치부를 제어하는 역할을 한다. 스위치부는 온도변화에 민감하지 않은 P 채널 JFET를 사용하였다. 이는 LD 구동전류가 너무 크면 Off가 되어 과전류를 방지하고 반대로 너무 작으면 On이 되어 구동전류가 작아지지 않도록 조절을 해준다. 따라서 P 채널 JFET는 모니터 PD와 V_{ref} 전압의 값 변화에 따라 LD의 구동전류를 자동으로 조정하는 자동 광출력 조정 역할을 한다.

그리고 LD 전류와 광파워의 P-I곡선은 Bias point 주위에 작은 변조 범위내에서 선형적이지만, 변조 범위가 커질수록 비선형성도 커진다. 이를 보완하기 위해서 전치동화기를 사용하였다.[5] 그림3의 전치동화회로는 변조범위의 확장과 선형성의 개선을 위해 사용되어진다.

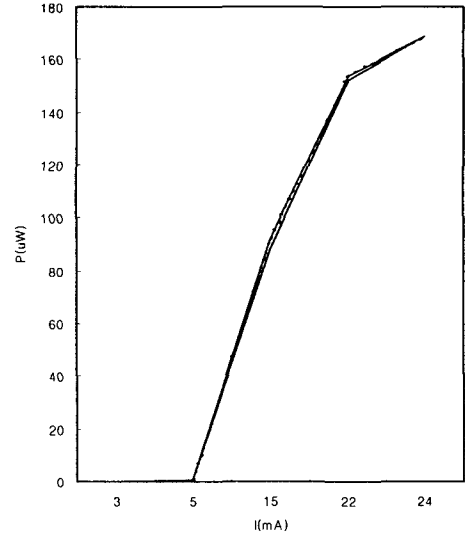


[그림3] 비선형성 보상을 위한 전치등화기

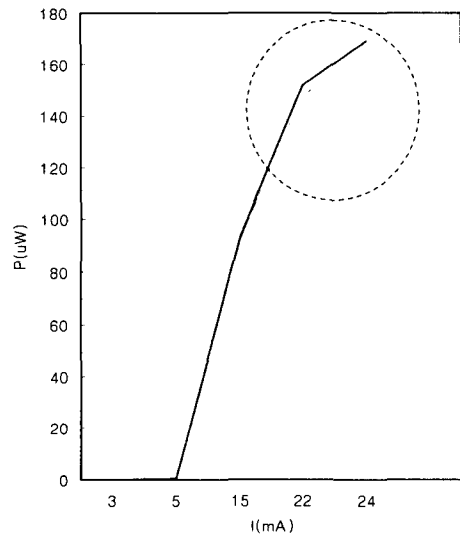
실험을 통해 전치등화 회로가 없을 때와 있을 때는 비교하여 보았다. 그림4 (a)는 입력신호에 0mV를 가하면 전치등화 회로 없을 때와 있을 때 모두 선형적으로 광파워가 출력됨을 보여주고 있다. 그림4 (b)는 입력신호에 800mV를 가하면 전치등화 회로가 없을 때는 다이오드 특성 곡선 그대로 광출력이 대부분 비선형적으로 발생하는 것을 보았고, 그에 반해 전치등화 회로가 첨가되었을 경우에는 선형적으로 발생함을 미세하게 보여준다.

그림4는 전치등화 회로가 있을 경우를 실선으로 표시하였고, 전치등화 회로가 없을 경우를 점선으로 표시하였다. 그림4 (a)에서는 모두 선형적이므로 차이가 발생하지 않으나, 그림4 (b)에서는 입력신호에 800mV를 주었을 경우 작은 원안에서 보듯이 전치등화 회로가 없을 경우는 점점 비선형적으로 P-I 곡선이 그려진다. 하지만 전치등화 회로를 사용하였을 경우는 P-I 곡선이 선형성을 유지하려고 한다. 이로써 전치등화 (Pre-Equalization) 회로는 변조 범위의 확장 및 선형성의 개선을 위해 사용될 수 있음을 확인하였다.

저전력, 저가격, 소형화, 안정화 및 선형성이 개선된 아날로그 광송신기를 제작하기 위해서 LD 구동 회로에 실험을 통해 만든 APC 회로와 전치등화 회로를 첨가하였다. 그리고 광출력을 측정하기 위해서 그림5와 같이 테스트용으로 선형성이 좋은 Trans-impedance 광수신기를 제작하였다. 만들어진 광수신기와 광송신기는 SC타입 커넥터를 연결하여 실험을 하였다. 실험의 결론을 내기 위해서 아날로그 정현파 신호를 입력

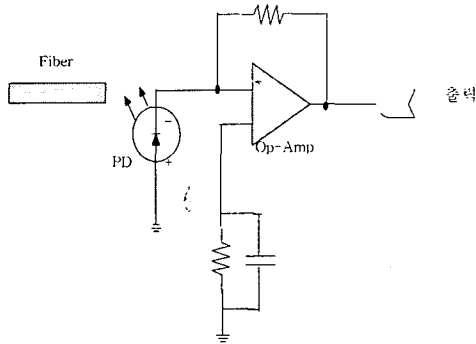


(a) 입력신호가 0mV 일때



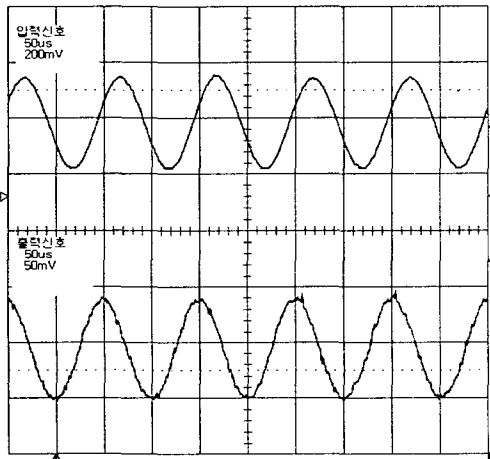
(b) 입력신호가 800mV 일때

[그림4] 전치등화 회로가 있을 경우(실선)와 없을 경우(점선)의 P-I Curve



[그림5] 테스트를 위한 Trans-impedance 광수신기

한 후, 광출력이 일정하지 확인하기 위해 LD구동전류를 0mA부터 25mA까지 올려보았다. 왜곡으로 인한 신호의 클리핑 현상도 관찰할 수 있었다. APC 회로와 전치등화 회로를 첨가하기 전의 광송신기에 비해 이들을 첨가한 후에는 광출력 일정유지 및 클리핑 방지 그리고 선형성이 현저히 개선됨을 알 수 있었다. 입력신호 10kHz를 가하고 Optical fiber를 그림5와 같은 테스트를 위해 만든 Trans-impedance 광수신기[6]에 연결하여 얻어진 출력 신호의 파형을 그림6에서 볼 수가 있다. 그림6에서는 클리핑 방지 및 일정한 출력 파워를 유지함을 관찰할 수 있다.



[그림6] 아날로그 정현파 입력 신호와 출력 신호

3. 결론

본 논문에서는 LD 구동회로에 APC 회로와 전치등화 회로를 첨가하여 아날로그 광송신기를 구현하였다. 이렇게 구현한 광송신기는 광출력의 일정값 유지하여 LD의 구동전류를 안정화시켰을 뿐만 아니라 광출력의 비선형성 문제도 개선할 수 있음을 확인하였다.

4.참고문헌

- [1] P.W.Shumate,Jr., F.S.Chen, P.W.Dorman : Bell Syst. Tech.J.57, P.1823, 1978
- [2] R.E.pworth, Proc. 2nd Europ. Conf. Opt. Fiber Commun., Paris, 1976, P.377
- [3] Joseph C. Palais, "Fiber Optic Communications" Prentice Hall, 1998, P.249
- [4] P. W. Shumate and M. DiDomenico, Jr. "Lightwave Transmitters." In Semiconductor Devices for Optical Communication, H. Kressel, ed. Berlin: SpringerVerlag, 1980, P.161~200
- [5] Christian Henn, Burr-Brown International GmbH "Fiber Optic Transmission",1993
- [6] Jerald G. Graeme "Photodiode Amplifiers" Mc Graw Hill, 1996