

ADSL용 4D TCM Decoder 저전력 구조 설계 연구

이 금 형(李 今 炯), 김 재 석(金 在 錫)

연세대학교 전기·컴퓨터공학과

전화 : (02) 361-4018 / 팩스 : (02) 312-4584

A low-power VLSI architecture of 4D TCM decoder for ADSL

Keum Hyung Lee, Jae Seok Kim

Comm. ASIC Design Lab., Dept. of Electrical and Computer Engineering, Yonsei Univ.,
134 Shinchon-Dong, Seodaemun-Gu, Seoul, Korea, 120-749

E-mail : khlee@asic.yonsei.ac.kr

jskim@asic.yonsei.ac.kr

Abstract

We propose a low complexity M-D (multidimensional) TCM decoder VLSI architecture for ADSL System. We use the shared subset decoder module by modifying the whole decoding procedure. We reduce power consumption by using the MSA (modulo set area) operation, which removes multiplication in 4D metric calculation. Also the proposed TCM decoder reduces chip area. It can be adopted in high-speed xDSL system.

I. 서론

최근 멀티미디어 통신 사업의 보급이 활발하게 진행되면서, 비디오 정보의 전달매체로서 전화 가입자 선로를 활용하는 ADSL (Asymmetric Digital Subscriber Line) 방식이 많은 관심을 받고 있다. ADSL 전송 방식은 가입자망에서의 통신 트래픽이 비대칭적 불균형을 보이고 있는 점을 착안하여, 서버가 가입자로 전달되는 하방향의 비디오 정보채널은 넓은 대역폭을 배정하고, 반면 가입자에서 서버로 향하는 상방향의 제어 정보 채널은 좁은 대역폭만을 배정함으로써 전송선로의 용량을 최대한 활용한다. DMT (Discrete MultiTone) 변조 방식을 사용한 ADSL 시스템은 현재 전화선로를 이용하여 하방향으로 6Mbps 데

이터 통신이 가능하다.

대역제한된 전화선로를 이용하는 ADSL은 대역폭 확장 없이 부호화 이득을 얻기 위해 TCM (Trellis Coded Modulation) 방식을 채택하고 있다. TCM 방식은 부호화율이 $m/m+1$ 인 컨볼루션 부호기를 통해 에리 정정 성능을 높이고, 이를 통한 대역폭 확장을 보상하기 위해 신호 공간상에서 2배 위상 성분을 이용한다. TCM 방식은 유클리드 거리가 최대가 되도록 부호화 출력을 신호 공간상에 대응시킨다. 일반적인 TCM 방식은 2차원 공간상에서 신호 확장으로 인해 PAR (Peak-to-Average power Ratio)이 증가한다. 다차원 TCM (Multidimensional TCM, 이하 M-D TCM) 방식은 이런 문제를 제거하고 추가적인 부호화 이득을 제공한다. T1.413에서는 L.F.Weig가 제안한 4-D 16-상태 TCM 방식을 권고하고 있다.

본 논문에서는 T1.413에 사용되는 4-D TCM 부호화기를 살펴보고, 저전력 복호기의 구조를 제안한다. 변형된 복호 과정을 사용하여 필요한 연산을 줄인다. 공유 구조를 채택하여 필요한 면적을 줄였다. 본 논문 구성은 다음과 같다. II절에서는 ADSL 시스템에서 사용되는 4-D TCM 부호화기를 살펴보고, 이를 복호하기 위한 방법과 복호기 구조를 III절과 IV절에서 각각 논한다. V절에서는 제안한 구조에 대한 설계 파라미터와 검증을 기술하고, 마지막으로 VI절에서 결론을 기술하였다.

II. ADSL용 4D TCM 부호화기

시간 영역의 DMT 신호는 PAR이 높아서 D/A 변환기를 통해 잘려나가 에러가 발생할 수 있으며 이러한 에러 신호는 거의 가우시안 분포를 갖는다. 따라서 수신되는 신호대 잡음비가 높다고 가정하면, 가장 많은 수의 비트가 할당된 톤 즉, 조밀한 신호배치를 가지게 되는 경우의 톤이 클리핑 에러가 일어나기 쉽다. 이러한 에러들은 FEC에 의해 정정될 수 있는데 이 경우 가장 많은 수의 비트를 가진 톤들은 인터리빙된 버퍼에 할당되어야 한다. 이렇게 하기 위하여 각 서브 채널에 할당된 비트들을 오름차순으로 정렬한다. 이렇게 정렬된 비트 테이블을 가지고 트렐리스 인코딩을 수행한다. 트렐리스 인코딩 과정은 비트 추출(Bit extraction), 비트 변환(Bit conversion), 신호 매핑(Constellation mapping)으로 이루어진다.

비트 추출 과정에서는 데이터 프레임 버퍼에서 나오는 데이터들을 정렬된 비트 할당 테이블에 따라 연속적으로 두 개의 채널에 대한 비트를 추출한다. 각 톤에 할당된 비트 수는 2부터 15사이의 정수 값이며 총 $z=x+y-1$ 비트를 추출한다. 이 z 개의 비트를 가지고 이진 워드 u 를 만들고, u 로부터 두 개의 이진 워드 v, w 를 만들어 신호공간상에 대응시킨다. 그림 1은 u 가 v, w 로 변환되는 모습을 보인 것이며, 그림 2는 u_1, u_2 가 변화없이 전달되는 systematic 컨볼루션 부호화기이다.

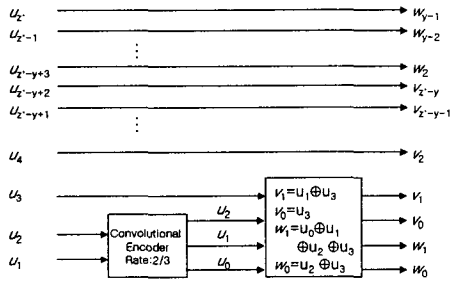


그림 1 u에서 v와 w로 변환

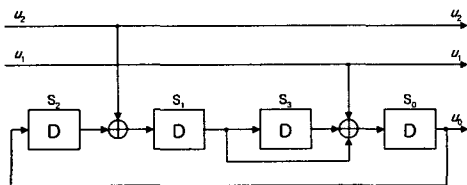


그림 2 Wei's 부호화기

III. 4D TCM Decoding strategy

M-D TCM 방식은 일반적으로 2단계로 복호가 된다. 부집합 복호로 불리는 첫 번째 단계에서 각 부집합에서 수신 신호에 가장 가까운 신호를 결정하고, 이 신호와 수신 신호와의 유클리드 거리를 계산한다. 두 번째 단계에서는 첫 단계에서 계산된 거리를 이용하여 비터비 알고리즘을 통해 트렐리스상에서 수신 신호열의 경로를 결정하게 된다. 이러한 두 단계는 다음의 식으로 표현된다.

$$P(r_1, r_2, r_3, \dots, r_k | S^{(m)}) = \prod_k \frac{1}{\sqrt{2\sigma_n}} \exp\left[-\frac{(r_k - S_k^{(m)})^2}{2\sigma_n^2}\right] = \left(\frac{1}{\sqrt{(2\pi)\sigma_n}}\right)^K \exp\left[-\sum_{k=1}^K \frac{(r_k - S_k^{(m)})^2}{2\sigma_n^2}\right] \quad (1)$$

여기서, $S_k^{(m)} = 4\alpha + R_{m,x} + j(4\beta + R_{m,y})$,

$m = 0, 1, 2, 3$

$\alpha, \beta = 0, \pm 1, \pm 2, \pm 3, \dots$

$(R_{m,x}, R_{m,y}) = (1, 1), (1, -1), (-1, 1), (-1, -1)$

복호의 첫 번째 단계에서는 식(1)에 따라 α, β 를 결정하고 비터비 디코더를 사용하여 $(r_k - S_k^{(m)})^2$ 가 최소가 되는 신호열을 결정한다. 이러한 방식에서는 각각의 부집합 디코더가 부집합내에서 모든 신호와 수신 신호와의 비교가 필요하며, 4D 가지 매트릭을 계산하기 위해 매 두 심볼 주기 동안 8번의 복소 곱셈 연산을 필요로 한다. 그러나 대칭적인 신호 집합을 사용하는 ADSL 변조 방식에서는 식(1)은 다음과 같이 +/- 연산 및 쉬프트 연산으로 간소화할 수 있다.

채널 신호를 다음과 같이 식 (2)로 표현할 때,

$$r_k = 4\alpha' + R_x + j(4\beta' + R_y), \quad -1 \leq R_x, R_y \leq 3 \quad (2)$$

식(1)의 $(r_k - S_k^{(m)})^2$ 은 식(3)으로 간소화된다.

$$(r_k - S_k^{(m)})^2 = \begin{cases} (R_x - R_{m,x})^2 + (R_y - R_{m,y})^2, & -1 \leq R_x, R_y \leq 1 \\ (2 - R_x - R_{m,x})^2 + (2 - R_y - R_{m,y})^2, & 1 \leq R_x, R_y \leq 3 \end{cases} = (R'_x - R_{m,x})^2 + (R'_y - R_{m,y})^2 = R'^2_x - 2R'_x R_{m,x} + R^2_{m,x} + R'^2_y - 2R'_y R_{m,y} + R^2_{m,y} = C - 2R'_x R_{m,x} - 2R'_y R_{m,y} \quad (3)$$

여기서, $R'_x, R'_y = \begin{cases} R_x, R_y, & -1 \leq R_x, R_y \leq 1 \\ 2 - R_x, 2 - R_y, & 1 \leq R_x, R_y \leq 3 \end{cases} \quad (4)$

결과적으로 식(3)과 식(4)를 이용하여 비터비 디코더에 필요한 4D 매트릭을 부집합 디코더 없이 계산할 수 있다. 전체 TCM 복호 과정은 다음과 세 단계로 변형된다. 먼저 식(3), (4)를 이용하여 간단히 가지 매트

력을 구하고, 두 번째 단계에서 비터비 디코더로 트래블리스상에서 부집합의 경로를 결정하고, 마지막으로 결정된 부집합에서 부집합 디코딩을 수행한다.

IV. Architecture of modified decoding procedure for 4-D TCM

앞에서 제안한 복호 방법을 이용한 복호기 하드웨어 구조는 그림 3에서 보이고 있다.

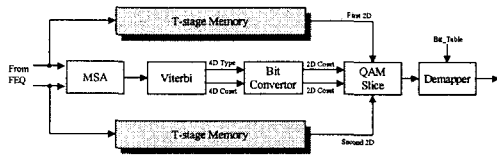


그림 3 4-D TCM 복호기 구조

복호기는 4D 매트릭 계산을 수행하는 MSA (Modulo Set Area), MLSE(Maximum Likelihood Sequence Estimation)를 수행하는 비터비 디코더, 공유 구조를 갖는 QAM 슬라이스, Demapper와 버퍼로 구성된다. 그림 3에서 MSA은 식 (4)를 수행하는 블록으로 채널 신호를 일정한 영역으로 옮겨, 곱셈 연산 없이 가지 매트릭을 계산한다. 그림 4는 MSA 동작과 영역을 보여준다.

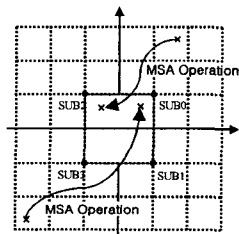


그림 4 MSA 연산 도식도

V. Design parameters and Verification

4-D TCM 복호기를 설계를 위해 입력 신호의 해상도와 비터비 디코더의 깊이를 컴퓨터 시뮬레이션을 통해 결정하였다. Bit loading 알고리즘이 적용된다고 가정하여 채널 환경은 AWGN으로 두고 4.5dB 부호화 이득이 가능한 설계에 필요한 파라미터를 구했다. 그림 5는 입력 해상도와 BER를 보여 주고 있는데 mapper 출력의 최소한 7비트 이상의 해상도가 요구됨을 나타내고 있다. 그림 6은 비터비 디코더 깊이와 BER의 관계를 보여주며 최소한 15 depth가 필요함을

나타내고 있다.

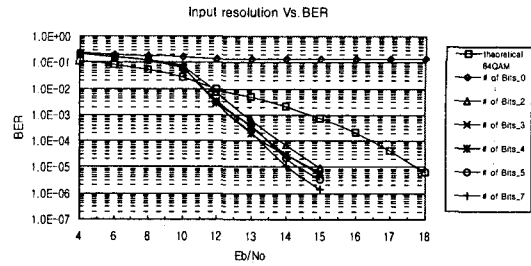


그림 5 입력 해상도와 BER

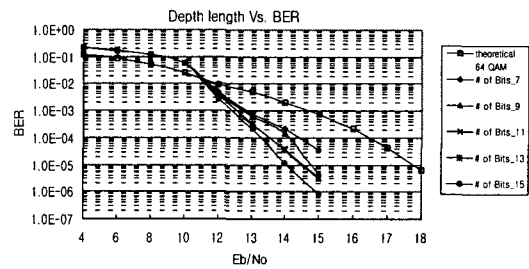


그림 6 비터비 디코더 깊이와 BER

VHDL을 사용하여 앞 절의 설계 파라미터를 사용하여 제안된 TCM 복호기 구조를 검증하였다. 그림 7은 시뮬레이션 결과를 보여 주고 있다. 또한 Synopsis™를 이용하여 합성한 결과는 표 1과 같다.

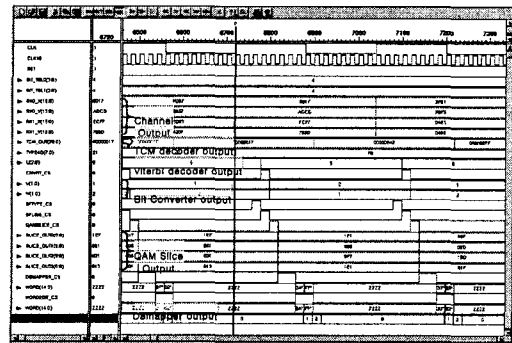


그림 7 제안된 구조 VHDL 설계 검증

표 1 제안된 구조 설계 합성 결과

Block	Sub-block	Gate count
4D metric		4.15K
Viterbi	ACS	3.23K
	SM	2.17K
	Traceback	9.00K
	기타	5.36K
	합계	19.76K
비트 변환기		0.67K
QAM 슬라이스		0.81K
Demapper		0.63K
기타		12.30K
합계		38.32K

SL) Metallic Interface - Issue 2", Draft American National Standard for Telecommunications, T1.413 -1998, 1998.

- [3] M. Cao, K.R. Subramanian, V.K. Dubey "Multidimensional TCM schemes for ADSL", Electronics Letters, V.35 N.11, pp870-872, 27/05/99.
- [4] L.F.Wei, "Trellis-coded modulation with multidimensional constellation", IEEE Trans. Inform. Theory, Vol.IT-33, pp. 483-501, July, 1987.
- [5] G. Ungerboeck. "Trellis-Coded Modulation with Redundant Signal Sets", IEEE Communications Magazine, Vol. 25, No. 2, pp. 5-21, Feb. 1987.

VI. Conclusions

본 논문에서 제안된 복호 방식을 사용한 하드웨어 구조와 기존 방식을 표 2에서 비교하였다. 제안된 방식은 곱셈 연산 제거, 슬라이스 횟수 감소를 통한 저전력 설계가 가능하였고, 부집합 디코딩을 비터비 디코딩 이후 수행함으로써 메모리 소자의 사용 줄일 수 있었다.

표 2 기존 복호 방식과 비교

	제안된 방식	기존 방식
4D metric 계산	쉬프트,+/-	슬라이스,+/-,*
메모리 소자	수신 채널 신호	8개 부집합 신호/4D 심볼
부집합 디코딩	2번/4D 심볼	8번/4D 심볼
제한 요인		부집합 디코딩과 4D metric 계산

참고문헌

- [1] Ezio Biglieri, Dariush Divsalar, Peter J. McLane, Marvin K. Simon, "Introduction to Trellis-Coded Modulation with Applications", Macmillan Publishing Company, 1991.
- [2] ANSI, "Asymmetric Digital Subscriber Line (AD