케이블 모뎀을 위한 AGC 및 DC offset Remover 설계

김기윤, 최형진
성균관대학교 전기 전자 컴퓨터 공학과

Design of AGC and DC Offset Remover for Cable Modem

Ki-Yun Kim, Hyung-Jin Choi
Comsys Lab., School of Electrical and Computer Eng., Sung Kyun Kwan Univ.
E-mail : kims2000@nownuri.net

Abstract

This paper presents design of AGC(Automatic Gain Control) and DC offset remover suitable for cable modem which makes use of QAM(Quadrature Amplitude Modulation) scheme. Since QAM has multi-level signal characteristic, for high-order QAM, the constellation is dense and the distance of decision boundary between adjacent symbols is short. So AGC and DC offset remover must be designed optionally for preventing performance degradation. AGC is designed into feedback type and is related to the STR(Symbol Timing Recovery)and Paff interpolation algorithm. Whereas AGC need to perform average power detection during many symbols by comparison with the reference power, DC offset remover uses only the instant polarity decision such that simple implementation can be achieved with good performance. Though the AGC and DC offset remover are simulated here only for 256 QAM scheme for convenience' sake, it can be applied to other multi-level QAM or PSK modulation scheme.

Ⅰ. 서 론

AGC(Automatic Gain control) 증폭회로 및 DC offset remover는 사실상 거의 대부분의 통신시스템에 사용되어지며 모뎀의 기저대역 신호처리에서 제일 먼저 수행되는 부분이다.

AGC 회로는 증폭기의 제어 방식에 따라 크게 Feedfoward 방법과 Feedback 방법으로 나눌 수 있다. 전자는 입력의 크기를 측정하여 여과(filtering)시킨 값으로 GCA를 제어하며, 이 때 제어경로에 발생하는 지연을 보상하기 위해서 적절히 선택한 지연을 신호 경로에 삽입한다. 이것은 입력신호의 위상변화에 대한 빠른 응답특성을 나타내지만 회로의 여러 소자들의 특성 변화에 매우 민감하기 때문에 현재는 시스템 안정도가 높은 Feedback에 의한 방법이 선호되고 있다[1].

AGC가 일정 크기의 범위(Dynamic Range)안으로 신호의 진폭을 조정하는 반면 DC offset remover는 A/D 변환시에 온도, 전압, 시간 등에 따라 발생할 수 있는 DC offset을 보상한다[2].

Cable Modem 에서는 무선 채널 환경에서와 같이 페이딩 현상이 발생하지 않으므로 신호 진폭 변화가 상대적으로 작지만 QAM 변조방식에 의한 multi-leve에 특성을 가지므로 High-Order QAM으로 갈수록 작은 크기 변화 및 DC offset에 대해서도 민감한 성능 변화를 가져온다.

따라서 Cable Modem에 적합한 AGC 및 DC offset Remover의 설계는 케이블 모뎀의 복조성능과도 직결되는 민감한 문제로서 철저한 최적설계 및 성능 분석이 이루어져야 한다.

본 논문의 Ⅱ장에서는 A/D와 보간 알고리즘인 paff 알고리즘과 연결되어는 Feedback AGC를 설계하였으며 D/A 변환기인 2차 $\Delta-\Sigma$를 설계하여 시스템 구현이 용이한 설계를 수행하였다. Ⅲ장에서는 종전의 평균에 의한 오프셋 검출을 피하고 보다 빠르고 정확한 샘플의 극성 판정에 의한 DC offset Remover를 설계하여 Cable Modem의 성능 손실을 최소화 하였다. 그리고 Ⅳ장에서 결론을 맺었다

Ⅱ. AGC 설계 및 성능평가

2.1 AGC 회로의 구성

AGC 회로는 그림 1과 같이 진폭을 검출하는 전력 검출기(Power Detector), 진폭왜곡을 제어하는 루프필터(Loop Filter), 디지털 신호를 아날로그로 변환하기 위한 $\Delta-\Sigma$ 변환기, 제어입력값에 따라 신호를 증폭하는 GCA(Gain Controlled Amplifier)로 구성된다[3]~[6].

본 논문에서 설계한 Cable Modem에서 동작하는 AGC 회로는 STR로부터 획득한 최적 샘플링 지점값을 일정 심볼구간동안 평균한 값을 기준신호와 비교하여 에러신호를 발생한다. 이 때의 에러신호는 매우 변화가 심하므로 루프

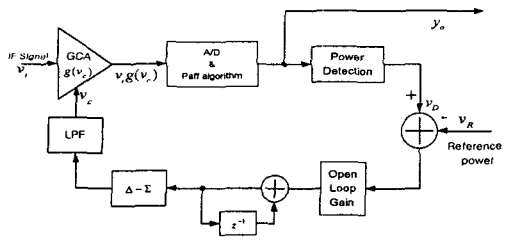


그림 1. Cable Modem을 위한 AGC 블록도

필터로 제어하여 $\Delta-\Sigma$ 변환기에 입력한다. $\Delta-\Sigma$ 변환기는 사전 예상가능한 동적범위(dynamic range)에 맞는 해상도를 설정한 뒤 PDM신호를 발생시킨다. PDM 신호는 RC필터와 같은 저역통과필터(LPF : Low Pass Filter)에 의해 아날로그 신호로 변환된 후 GCA를 제어하게 된다. 에러제어 신호 v_c 는 식 (1)과 같이 표현되어질 수 있다.

$$v_c = K(y_o - v_R) = K(v_i g(v_c) - v_R) \quad (1)$$

여기서 K는 open loop 이득, $g(v_c)$는 GCA의 이득제어 특성이다.

(1) 진폭 검출기

Cable Modem에서 사용되고 있는 QAM 신호는 다중레벨(multi-level)신호로서 최적샘플지점에서의 한 값만으로는 전력측정이 불가능하다. 따라서 각 최적샘플값들을 일정 심볼구간 동안 평균하여 신호입력 크기를 측정하는데 일반적으로 I, Q 신호에 대해 I^2+Q^2을 계산하는 방식을 이용한다. 그러나 이는 2개의 곱셈기가 필요하므로 구현에 부담이 크며 낮은 SNR 환경에서 잡음의 자승효과로 인한 왜곡 역시 커진다[7]

이러한 점을 고려하여 본 논문에서는 곱셈기를 사용하지 않고 근사화가 가능한 LS 진폭측정방식을 이용한다. LS 알고리즘은 디지털 신호처리에서 square root 함수를 하드웨어로 구현하는 것이 어려우므로 이를 식 (2)과 같이 근사화하는 알고리즘이다.

$$\sqrt{I^2+Q^2} \cong |L| + 0.4|S| \quad (2)$$

여기서, $|L|$은 I 와 Q값의 절대값 중 큰 값이며, $|S|$는 I 와 Q값의 절대값 중 작은 값이다.

(2) GCA

GCA는 제어신호에 대해 민감하게 반응한다. GCA의 특성은 다양한 형태가 있지만, 일반적으로 적용되고 있는 특성은 선형(linear)특성, 지수특성(exponential)특성, 쌍곡선(hypobolic)특성 등이다. 이들 중 넓은 동적범위를 가지는 지수특성 GCA와 구현이 편리한 선형 GCA에 대한 특성은 식(3)과 식 (4)로 각각 나타낼 수 있다.

지수특성 GCA : $g(v_c) = A \cdot e^{\alpha v_c}$ (3)

선형특성 GCA : $g(v_c) = Av_c$ (4)

여기서, A=증폭기 이득, α=상수이다.

(3) $\Delta-\Sigma$ 변환기

Delta-Sigma D/A 변환기는 입력신호의 동적범위에 따라 크기에 따른 해상도를 시간에 대한 PDM(Pulse Density Modulation) 신호로 변환한다. 즉, D/A를 위해 루프필터의 누적된 에러값으로부터 +V와 -V의 이진신호로 이루어진 이진신호를 출력한다.

가장 간단한 $\Delta-\Sigma$ 변환기는 1차루프필터를 가지고 있는데 이는 안정도가 떨어지는 것으로 보고되어 있어 그림 2와 같이 적분기가 2개 직렬 형태로 연결된 2차 $\Delta-\Sigma$ 를 사용한다.

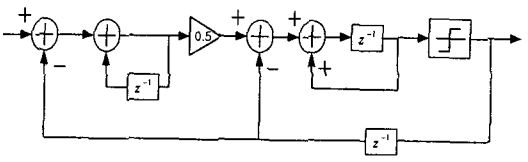


그림 2. 2차 $\Delta-\Sigma$ 변환기의 구조도

(4) 저역통과필터

$\Delta-\Sigma$ 변환기로부터 얻은 PDM신호로부터 아날로그 신호를 얻기 위해서는 저역통과필터(LPF)의 설계가 필요하다. LPF의 가장 간단한 형태는 그림 3과 같은 저항 R과 캐패시터 C로 구성된 구조이다. 아날로그 RC필터를 Bilinear z-transform을 이용하여 다음과 같은 디지털 등가회로로 변환하여 설계한 뒤 컴퓨터 모의실험을 수행한다.

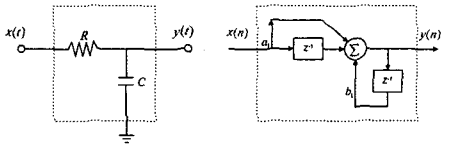


그림 3. 간단한 RC LPF와 그의 디지털 등가 회로

그림 3의 RC 필터의 전달함수는 식(5)와 같다.

$$H(f) = \frac{1}{1+j2\pi fRC} = \frac{1}{\sqrt{1+(2\pi fRC)^2}} e^{-j\theta(f)} \quad (5)$$

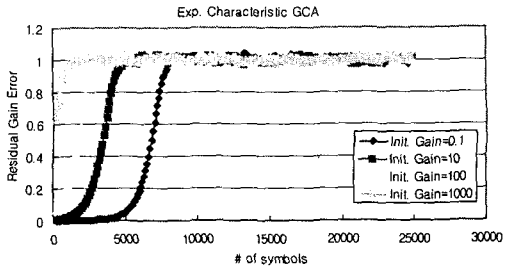
여기서, $\theta(f) = \tan^{-1} 2\pi fRC$

2.2 AGC 성능평가

지수특성 AGC는 동적범위가 선형특성 AGC보다 넓은 것이 특징이다. 그림 4.(a)는 평균에 이용되는 심볼수(관찰심볼수)를 100심볼(시뮬레이션 결과 최적의 심볼수로 판정되었음, 지면상 시뮬레이션 결과는 생략함)로 하여 입력신호 초기이득(Initial gain)이 0.1~1000배의 범위에 대한 지수특성 GCA의 이득 보상을 나타내고 있다. 다소의 포착시간 차이는 있지만 성능에는 큰 차이없이 10000심볼 이내에

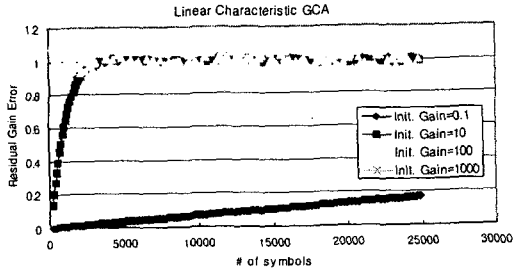
보상함을 알 수 있다.

지수특성 GCA는 파라메터 설정시 $\alpha<0$ 로서 제어되어야 안정적인 모드로 동작할 수 있음에 유의해야 한다. 이에 따라 초기 지수항의 멱수는 0에 근사한 값을 가지게 되므로 지수항의 값은 1 부근의 값을 가질 수 있고 결과적으로 A의 값은 동적범위의 최대값을 고려하여 $A>0$ 인 작은 값으로 설계되어야 한다.



(Gain = 0.001 , α=-1, A=0.005, 관찰심볼수 =100심볼)

(a) 지수특성 GCA



(Gain =-0.00005, 관찰심볼수 =100심볼)

(b) 선형특성 GCA

그림 4. GCA특성에 따른 AGC 성능

그림 4.(b)는 선형특성 GCA에 대한 AGC 성능을 보이고 있다. 그림에서 볼 수 있는 것처럼 추적성능이 신호의 초기 입력 이득에 따라 각기 모두 다르므로 예상 동적범위에 맞추어 루프이득 파라메터를 설정하여야 필요가 있다. Cable modem에서는 무선채널 환경에서처럼 fading에 의해 신호 진폭레벨이 큰 변화가 없기 때문에 동적범위가 넓은 지수특성 GCA의 도입은 지수적 특성을 ROM 테이블에 입력하여 읽어야한다는 하드웨어적인 부담이 있다. 따라서 채널환경에 맞는 신중한 GCA의 선택이 이루어져야 하겠다.

일반적인 시스템에서 AGC는 STR과 독립적으로 동작하지만 본 논문에서 설계된 Cable modem에서 사용되는 Paff 보간 알고리즘과 M&M STR 알고리즘과의 연동에서는 최적샘플지점을 이용하여 AGC가 동작하므로 비최적 샘플지점일 경우에 대한 성능평가도 고려되어야 한다. 시뮬레이션 결과 비최적 샘플이라 할지라도 기준전력 V_R은 최적샘플지점에 비해 ±0.3 배 정도의 변화량 밖에 가지지 않았으므로 그리 심각하지 않았다. 따라서 AGC가 최적 샘플지점에 그다지 영향을 받지 않으므로 STR에 상관없이 큰 폭의 이득조절을 대강 수행하고 STR이 정상상태에 이르게 된 뒤 미세한 이득조절을 수행하는 것으로 설계하였다.

Ⅲ. DC offset remover 설계 및 성능평가

3.1 DC offset remover의 구성 및 동작원리

DC offset이 존재하면 신호레벨이 전체적으로 일정수준 오르거나 내려가는 현상이 발생하게 되는데 이 때 slicer 등에 의한 신호 결정시 에러유발 확률이 높아지게 된다.

그림 5는 정규화하지 않은 상황에서 레벨 간격을 2로 하였을 때 DC offset= +5가 있을 경우의 신호파형을 보이고 있다. 이와 같은 DC offset이 발생하게 되었을 경우 이를 보상해 주지 않으면 전체적으로 성능열화가 심각해 질 것이다.

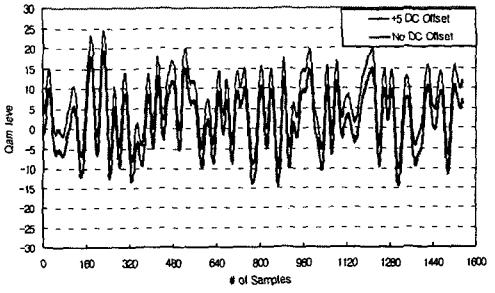


그림 5. QAM신호의 DC Offset 출력파형 특성

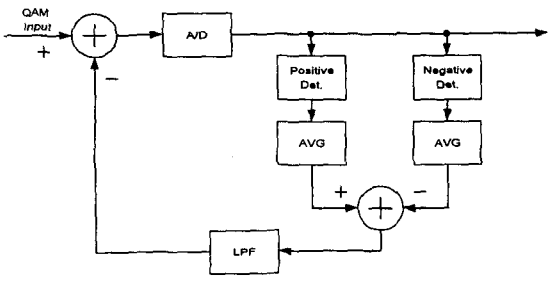


그림 6. 특허 DC Offset Remover 의 구조도

DC Offset을 보상하기 위하여 조사한 특허[2]에서는 그림 6과 같은 구조로 DC offset을 보상할 것을 제안하고 있다. 그림 6의 동작원리는 일정구간동안 극성값만을 이용하여 그 입력 개수에 따라 평균을 취한 후 그 차이를 에러값으로 폐루프를 구성하여 DC offset을 보상하고 있다.

그림 6과 같은 구조에서는 미세 조정이 다소 어려울 수 있다. 즉 큰 DC offset이 빠르게 보상되고 난 후 작은 오프셋을 보상하는데 시간이 오래 걸리게 된다. 예를 들어 이상적인 환경에서 +1 만큼의 오프셋이 있다면 이 오프셋은 추적하기 어려울 것이다. 왜냐하면 위와 같은 QAM 레벨에서

는 최소 +2 만큼의 DC offset이 있어야 확률적으로 +(positive)쪽으로 에러값을 출력할 수 있기 때문이다. 물론 잡음환경과 확률적으로 랜덤한 신호발생 환경이 작은 DC offset도 최종적으로 추적하지만 그 과정에서 생기는 다소 넓어질 수밖에 없는 Loop필터 대역으로 인한 정상상태에서의 지터량과 미세 DC오프셋이 없어지기 위해 걸리는 시간은 상당히 길게 된다. 또한 연속적인 음의 신호와 연속적인 양의 신호가 입력될 경우 평균구간과 위치에 따라 에러값은 순간적으로 큰 영향을 미칠 수가 있다.

따라서 특허에서 제안한 구조보다 상당히 간단하고 성능이 우수한 DC offset remover를 그림 7과 같이 설계하였다. 즉 이 구조에서는 A/D 변환된 입력샘플값들을 바로 +, -로 순간극성판단을 해서 에러정보로 사용한다. 뒤에는 간단한 LPF를 사용하므로서 평균기(averager)의 역할을 하게 된다. 이 구조는 하드웨어적으로 상당히 간단하며 순간순간의 error값에 능동적으로 대처하게 되므로 빠른 포착을 유도할 수 있는 장점을 가진다.

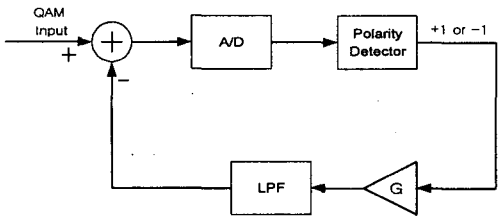


그림 7. 제안하는 DC offset remover 구조도

3.2 DC Offset remover 성능평가

성능평가 방법은 특허에서 제시한 각 극성별 평균을 취하여 에러값을 도출하는 방법과 심볼마다의 순간극성을 평가하여 에러값으로 Loop입력에 인가하는 방법, 그리고 각각에 대한 1차, 2차 능동 loop 필터를 적용하였을 경우의 네 가지이다. 성능비교는 포착성능 시간이 같도록 루프이득을 조정하여 맞추고 정상상태의 지터를 관찰하였다.

평가결과 그림 8과 같이 1차루프에 의한 순간극성판단방법이 비교적 최적으로 동작할 수 있음을 알 수 있었다. 그 이유는 loop 필터가 Averaging 효과를 충분히 발휘하므로 순간적인 에러라 하더라도 충실히 DC 에러를 보상할 수 있기 때문이었다. 1차 및 2차의 성능평가 결과에서는 2차필터와 1차필터의 성능이 비슷한 것을 알 수 있었는데 이는 PD 특성이 1차적인 덧셈에 의한 보상을 수행하기 때문에 2차 loop필터가 큰 도움이 안되기 때문이다.

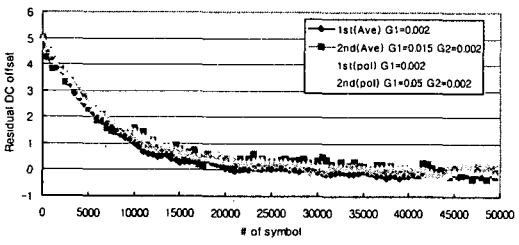


그림 8. 각 구현 형태별 성능평가

이상과 같이 여러 가지 경우에 대한 DC offset remover의 성능을 고찰해 본 결과 1차루프에 의한 순간극성판단방법을 이용하면 DC offset을 무난히 제거할 수 있었다. 또한 DC offset을 안정적으로 제거하기 위해 1차의 루프이득을 조절하는 gear-shift방식을 도입하여 보았는데 상당히 성능이 우수하여 256QAM의 경우 적절히 이득을 조절하면 SNR=30dB 환경에서 지터가 ±0.1 레벨수준 이내로 동작할 수 있었다.

Ⅳ. 결론

본 논문에서는 케이블 모뎀에 사용되어질 수 있는 AGC 및 DC offset remover 설계를 수행하였다. AGC는 심볼당 1샘플로 동작하게 되는데 초기 상태에서는 심볼의 최적 샘플 지점이 아니더라도 무관하게 동작하여 대강의 이득을 조절하고 나중에 STR Lock이 이루어지면 보다 세밀한 이득 조절을 수행한다. 256QAM에서 기준 전력과 비교되는 평균심볼수는 100심볼이 최적이었으며 GCA는 지수특성, 선형특성 모두 적용 가능하였다. 소요되는 심볼은 10000 심볼 이내에 포착가능하며 이는 5Msps의 케이블모뎀에서는 2 msec의 작은 값이다.

DC offset remover는 기존의 복잡한 구조를 탈피하여 간단히 극성만을 검출하여 루프필터를 통과시키는 구조를 제안하였다. multi-level이라 하더라도 극성의 빈도는 확률적으로 같기 때문에 단순히 루프이득을 조절하면 수 심볼에 걸쳐 평균을 취할 필요없이 좋은 성능을 나타낼 수 있었다. 루프필터 구조는 1차구조로 단순한 적분기 형태면 충분했으며 소요되는 심볼은 수만심볼 이내로 보정이 가능하였다.

참고문헌

[1] J. P. McGeehan, B. Eng. et al., "Large Signal Performance of Feedback Automatic Gain Control Systems," IEEE Proc., April 1981.

[2] Wender and A. Reid, Dual Automatic Gain Control and DC offset correction circuit for QAM Demodulation, US patent 5,761,251, Nov. 1985.

[3] Dennis R. Morgan, "On Discrete Time AGC Amplifier," IEEE Trans. on Circuit and Systems, VOL. CAS-22, NO.2 February 1975.

[4] John E. Ohlson, "Exact Dynamics of Automatic Gain Control," IEEE Trans. on Comm., January 1974.

[5] D. Efstathiou, P. Fines and A.H. Aghvami, "Preambleless Non-Decision-Aided Techniques for 16-QAM Carrier Phase Recovery and Gain Error

Correction, for Burst Transmissions," IEEE Trans. on Comm., 1993.

[6] Hedberg and Dave, Method and Apparatus for Two Stage Automatic Gain, US patent 4,870,370, February 1988.

[7] 최형진, 동기방식 디지털 통신, 교학사, 1995년