

Silylation Photo resist 공정과 Enhanced-Inductively Coupled Plasma (E-ICP)

인하대학교 반도체 및 박막기술연구소
정재성, 박세근, 오범환

The Silylation Photo Resist Process and the Enhanced-Inductively Coupled Plasma (E-ICP)

Institute of Semiconductor and Thin Film Technology, Inha university, Inchon, Korea
Jae-Seong Jeong, Se-Geun Park, and Beom-hoan O
E-mail: obh@inha.ac.kr

Abstract

The Silylation photo-resist etch process was tested by Enhanced-ICP dry etcher. The comparison of the two process results of micro pattern etching with $0.25\mu\text{m}$ CD by E-ICP and ICP reveals that E-ICP has better quality than ICP. The etch rate and the microloading effect was improved in E-ICP. Especially, the problem of the lateral etch was improved in E-ICP.

서론

최근 반도체 산업의 급격한 발전으로 게이트 피쳐 사이즈가 스케일 다운되어 향후 $0.15\mu\text{m}$ 의 깊을 가기 위해 많은 노력이 행해지고 있다. 이러한 게이트 피쳐 사이즈의 스케일다운은 리소그라피 기술이 동시에 발전되어야 한다. 소자 내 실제 패턴의 형상을 결정하는 리소그라피공정은 그 어느 공정보다도 정확한 정밀도를 요구한다. 현재의 high-aspect ratio를 만족하기 위해 과장을 짧게 하거나, 이외에 E-Beam등의 새로운 리소그라피소스의 개발이 활발히 진행되고 있다.

이에 따라 기존의 방식의 리소그라피 기술로는 critical dimension(CD)의 한계를 극복하는 것이 몇 가

지 어려움에 부딪쳤다. 첫째는 표면 topology의 심한 불규칙성으로 인해 Depth of focus(DOF) margin 문제이고, 둘째는 topography에 의해 발생되는 반사광에 의한 CD 한계이며, 셋째는 non-uniform reflectivity에 의한 interference의 영향등의 문제인데, 이러한 문제점(해상도 & DOF의 여유도)들을 극복하기 위하여 새로운 방식들이 제안되었다. 대표적으로는 Multilayer resist와 Surface image resist라는 이름으로 불리우는 Trilayer resist process, Si-CARL process, AT&T process, bilayer process, 그리고 TSI process가 있다. 이중에서 TSI (Top Surface Image) 공정은 공정 단계가 간단하고 vertical한 패턴을 얻을 수 있어서 전식현상의 대표주자라 하겠다. DESIRE (Dry Etching Silylation Image REsist)^{[4][5]}라고 불리우는 방법을 그림 1에 나타내었다. 이 방식의 잇점은 해상력이 우수하며 CD의 변화가 적고, vertical한 패턴을 얻을 수 있다. 게다가 모든 공정과정이 전공용기 내에서 일괄 진행될 수 있어 contamination의 우려도 막을 수 있다.

본 논문에서는 자체 개발된 E-ICP^[1]에서 silylation etching을 수행함으로써 미세패턴 식각시 발생되는 문제점과 ICP에서 수행하는 것보다 어떤 향상된 결과를 보이는지 알아보고, vertical 식각에 미치는 인자들을 분석하였다.

실험

본 실험장치를 그림 2와 3에 나타내었다. 그림 2는

Silylation Photo resist 공정과 Enhanced-Inductively Coupled Plasma(E-ICP)

E-ICP의 chamber모습이다. 원형 coil의 지름은 400mm이고 두 코일 간격은 200mm에서 300mm로 코일 간격을 조절할 수 있도록 하였다. Coil 지름은

0.18 μm 이며 silicon 기판 위에 약 1 μm 이 증착되었다. 산소 플라즈만을 이용하여 식각하였으며, Bias power와 30~60초까지 식각 시간에 대한 식각률의 변화를 살펴보았다. 조건을 간단히 요약하자면 Source power 600W, 바이어스 파워 40~70W, Flow rate 30sccm, 코일 전류 1.7A, 주파수 40Hz, 그리고 wafer substrate 온도는 20 °C이다.

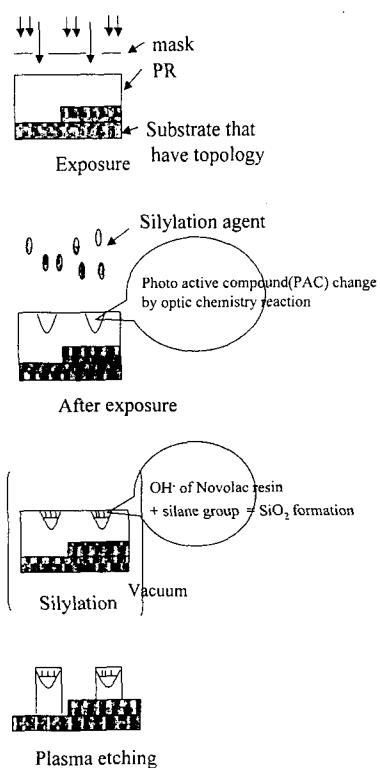


그림 1. Silylation Process

2mm이고 상, 하부 각각 200회를 감았고, 참고로 coil의 임피던스는 10.02ohm이고 단위 m당 저항은 약 6Ω 정도이다. chamber외부에는 plasma 진단 장비로 QMS 그리고 langmuir probe가 설치되어 있다.

그림 3은 본 실험에 쓰인 증가형 유도 결합형 플라즈마 소스의 시스템 개략도이다. Matching box는 본 연구팀이 직접 제작한 pi-type의 manual matching box를 안테나에 연결하였다. matching box의 RF출력과 ground에 연결되는 chamber electrode의 characteristic impedance는 약 1200(Ω)이었다. 코일에는 주파수 변환기가 연결되어 있어 전류를 고정시키고 주파수만을 변화시킬 수가 있다. 상부 코일에는 교류 전류를, 하부 코일에는 직류전류를 같은 전류로 인가하였다. 실험에 쓰인 silylation 시료의 최소 L/S는

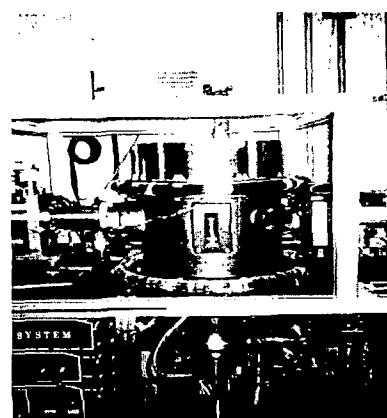


그림 2. E-ICP

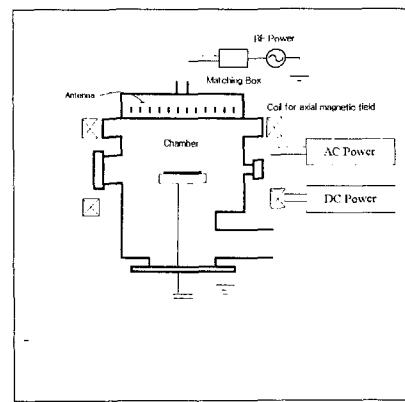


그림 3. 시스템 개략도

결과

그림 4는 Silicon dioxide 아래 sidewall 양쪽으로 식각된 부분의 명칭을 정의한 그림이다. undercut은 Silicon dioxide아래에 식각된 형태, bow etch는 중앙 부분이 식각된 형태, 그리고 lateral etch는 etch stop부

분이 식각된 형태를 말한다.

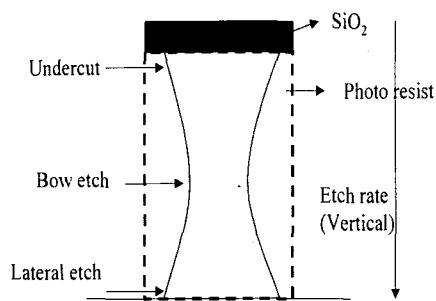


그림 4. Sidewall etch의 부분별 정의

그림 5와 6은 같은 조건에서 Bias power만을 다르게 하여 E-ICP에서 silylation 식각결과를 나타내는 SEM사진이다. $0.18\mu\text{m}$ 의 open width를 갖는 패턴으로 그림 6과 같이 Bias power를 증가시켰을 때 식각률은 약간 감소하는 결과를 보였으나 hard mask 안쪽으로의 식각은 감소하였다. Bias power가 증가함에 따라 sheath영역에 도달하기 전에 강한 라디칼의 화학적 결합성질이 감소되고, ion bombardment의 증가로 비등방적인 식각을 이루는데 원인이 있을 것이라 판단된다.^[2]



그림 5. Silylation etching 후 SEM
E-ICP, Source power=600W, Bias power=40W, Flow rate=30sccm(O_2)
Chuck temperature=20 °C
Pressure=30mTorr

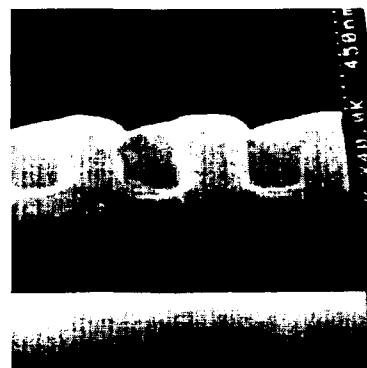


그림 6. Silylation etching 후 SEM

E-ICP, Bias power=70W

그림 5와 같은 조건

그림 7은 ICP에서 식각한 결과이다. 그림 6 (E-ICP)의 결과와 같은 조건이다. 식각률은 E-ICP에 비해 낮으며 표면과 sidewall의 profile상태가 좋질 못하다. 이것은 표면을 attack하는 ion flux distribution과 라디칼의 침투가 균일하게 이루어지고 있지 않음이라 예상된다.



그림 7. Silylation etching 후 SEM
ICP, 그림 6과 같은 조건

그림 6과 8은 같은 시료에서 open width가 다른 부분들의 식각률을 살펴봄으로써 microloading effect가 발생하는지를 살펴본 결과이다. E-ICP에서는 거의 발생되지 않았음을 볼 수 있으며 단위 면적당 etchant의 분포가 균일함을 재확인 할 수 있다.

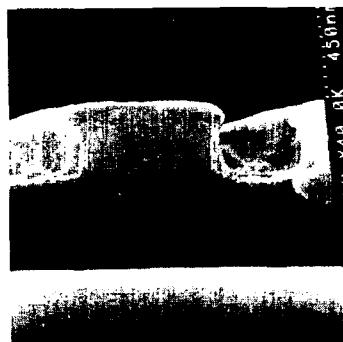


그림 8. Silylation etching 후 SEM
E-ICP, 그림 6과 같은 조건

그림 9는 식각시간에 변화에 따른 수직 식각률의 변화를 살펴본 결과이다. E-ICP가 ICP보다 월등한 식각률을 가지며 식각속도는 식각시간을 증가시킴에 따라 다소 줄어드는 경향을 보여주고 있다.

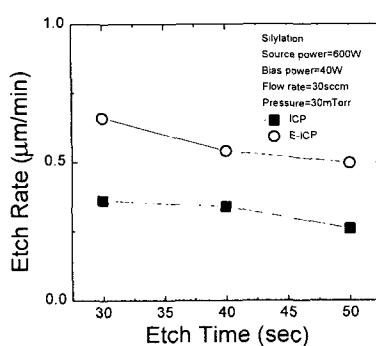


그림 9. 식각 시간 변화에 따른 식각률 변화

결론

E-ICP에서 순수한 산소 플라즈마만을 이용하여 silylated resist를 식각하였을 경우 기존의 유도결합형 플라즈마 반응로보다 균일하고 높은 식각률을 가짐을 확인하였고 경우에 따라 undercut과 bow식각이 다소 있으나 양질의 식각결과를 보였다. Bias power를 70W로 증가시켰을 경우 vertical 식각에 가까운 패턴 형태가 나타났다. E-ICP 공정결과 microloading effect는 거의 찾아볼 수 없었다.

감사의 글

본 연구는 산업자원부와 과학기술부에서 시행한 선도기술개발사업의 차세대평판표시장치기반기술개발의 1998-99년도 연구비 지원에 의해 수행되었으며, 현대전자에서 silylation wafer를 지원해 주었습니다.

참고문헌

- [1] 정재성, 김철식, 김철호, 박세근, 오범환 “축방향 자기장의 주기적 단속을 이용한 유도결합형 플라즈마 식각장비의 고품위 플라즈마 형성”, 전자공학회지, Vol.21, No 2, pp.589~593, 1998.
- [2] S.C. Palmateer, A. R. Forte, R.R. Kunz, and M.W. Horn “Dry development of sub-0.25μm feature pattern with 193nm silylation resist”, J. Vac. Sci. Technol. A 14(3), pp1132-1136 May/Jun 1996
- [3] Takahiro matsuo et al, “Consideration of silylation Contrast in an ArF Liquid-Phase Silylation Process” Jpn. J. Appl. Phys. Vol. 36 (1997) pp 7637-7641
- [4] 김준모 “Silylation Resist의 MERIE전식식각 특성에 관한 연구”, 석사논문, 인하대학교, 1995
- [5] Marc Madou “ Fundamentals of Microfabrication”, pp27-28

Mode	Bias Power (W)	Vertical etch rate (μm/min)	Undercut (nm/min)	Bow etch (nm/min)	Lateral etch (nm/min)
ICP	70	0.281	27	27	27
E-ICP	40	0.497	43.2	15.6	0
E-ICP	70	0.421	8	8	8

표 1. 부분별 식각률