21C Korean Lithography Roadmap

Ki-Ho Baik, Dong-Gyu Yim, and Young-Sik Kim
Memory Research Division, Hyundai Electronics Industries Co., Ltd.
San 136-1, Ami-ri, Bubal-eub, Ichon-si, Kyungki-do, 467-701, Korea

21C Korean Lithography Roadmap

khbaik@sr.hei.co.kr, dgyim@sr.hei.co.kr, and yskim@sr.hei.co.kr

Abstract

As the semiconductor industry enters the next century, we are facing to the technological changes and challenges. Optical lithogrpahy has driven by the miniaturisation of semiconductor devices and has been accompanied by an increase in wafer productivity and performance through the reduction of the IC image geometries. In the last decade, DRAM(Dynamic Random Access Memories) have been quadrupoling in level of integration every two years. Korean chip makers have been produced the memory devices, mainly DRAM, which are the driving force of IC's(Integrated Circuits) development and are the technology indicator for advanced manufacturing[1]. Therefore, Korean chip makers have an important position to predict and lead the patterning technology. In this paper, we will be discussed the limitations of the optical lithography, such as KrF and ArF. And, post optical lithography technology, such as E-beam lithography, EUV and E-beam Projection Lithography shall be introduced.

1. Introduction

DRAM을 핵심으로 하는 반도체 제품의 대량생산이 시작된 이후로 Lithography 기술 개발이 비약적으로 이루어져 왔다. DRAM(Dynamic Random Access Memory)의 집적도는 3년주기로 4배씩 증가하여 왔고 기타 다른 Memory나 Logic 제품은 약 2-3년 늦게 뒤따라오고 있다. 이에 따른 제품의 Design Rule(Minimum pattern size) 역시 4Mb DRAM의 0.8㎛에서 1Gb DRAM의 0.13㎛까지 발전해 왔고 현재는 Non Optical Lithography 기술을 맞이해야 하는 단계에 놓여 있다. Optical Lithography에서의 해상력은 노광 광원의 파장에 반비례 하는데 "Step and Repeat"의 노광방식을 채택한 초기의Stepper에서 사용한 광원의 파장은 1978년 436㎚(g-line)에서 365㎚(i-line)을 거쳐 현재는 248㎚(KrF Excimer Laser) 파장의 DUV Source를 이용하는 Stepper나 Scanner Type의 노광장비를 주로 사용하고 있다.

Optical Lithography는 그동안 0.6이상의 High NA(Numerical Aperture : 구경수) Lens와 Hardware, 즉 Aperture, Stage, Alignment, Reticle Management System 등과 같은 노광장비 자체의 발전은 물론이고 CAR(Chemically Amplified Resist) Type Resist[2]와 같은 Material의 개발 그리고 Process 측면에서의 TLR(Tri Layer Resist), TSI(Top Surface Imaging)[3], ARC(Anti Reflective Coating), Mask에선 PSM(Phase Shift Mask)과 OPC(Optical Proximity Correction) 등의 많은 기술개발들이 이루어져 왔다. 248㎚의 DUV Lithography는 초기에 Time Delay Effect, Substrate Dependency 등과 같은 많은 문제들이 발생하였지만, 대부분의 문제들은 해결 되었고 현재 High NA 장비를 이용하여 0.13㎛ Design Rule의 제품을 개발하기에 이르렀다. 그러나 그 이하의 Design Rule을 갖는 제품을 개발하기 위해서는 새로운 193㎚(ArF Excimer Laser)의 파장을 갖는 새로운 DUV Lithography로의 기술개발이 이어져야 한다.

그러나 이러한 ArF Lithography에서도 해상력을 높이기위한 여러 기술을 조합한다 하여도 70㎚ 이하의 Patterning은 불가능하므로 새로운 Light Source를 갖는 Lithography의 개발이 활발히 진행되고 있다. 현재 가장 근접한 기술로는 E-beam Projection Lithography(EPL)와 Extreme UV(EUV) 이다. 그리고 최근에는 157㎚(F2 Laser, Vacuum UV) Lithography의 개발의 필요성이 대두되고 있어 아직 어느 것이 차세대 Lithography가 될지 예측은 불가능하지만 최소 1에서 2년내에는 윤곽이 나타날 것이다. 그림 1은 지금까지 기술된 내용이 요약된 Photo Lithography Road Map을 나타내고 있다.

2. Lithography 전략

일반적으로 Lithography라 함은 Patterning을 하는 공정명칭으로서 Photo 공정과 Etch 공정으로 나눌 수 있다. 그러나 근래에 와서의 Lithography의 의미는 일반적으로 Photo 공정만을 지칭하고 있고 다시 세부적으로 Light Source에 따른 Optical과 Non-Optical Lithography로 구분되어지고 있다. 초기에 UV Light을 Source로 한 노광기술로 Submicron Pattering 기술을 구현하여 약 16Mb DRAM급 제품의 개발 및 생산을 하였고, 최근에는 DUV Light을 Source로 하는 노광기술의 발달과 기타 부가 기술의 개발로 인하여 Sub-quater Micron 이하의 256Mb과 1Gb DRAM의 개발을 이루었다[4]. 그러나 이러한 Optical Lithography의 한계가 가시적으로 나타나고 있어 새로운 Lithography로의 전환이 필요한 단계에 있다.

2-1. Optical Lithography 소개

초기의 노광장비는 Contact Printer로서 Wafer위에 바로 Mask를 대고 Visual로 Align한 후 노광하는 방식이였다. 이 기술이 좀 더 발전하여 Mask와 Wafer간의 Gap을 줄여 해상력을 높였는 데 Gap의 차이에 따라 Soft Contact, Hard Contact 그리고 Vacuum Contact 등의 종류를 갖는 Proximity Printer로 노광하게 된다. 그후 1970년대 초반에는 반사나 굴절을 이용한 Optical System을 적용한 Projection Type의 노광장비의 개발로 해상력은 물론이고 Mask의 수명연장과 Wafer의 Size를 크게할 수 있어 반도체 제품개발에의 적용이 본격적으로 시작될 수 있었다. 그후 1970년대 중반에는 반도체 대량생산에 획기적인 기여를 하면서 Photo Lithography의 기술개발에 전기를 마련한 Stepper의 시대가 시작되었다. Stepper란 "Step and Repeat"의 줄임말로 Lens 방식의 노광장비를 사용할 경우 해상력은 물론이고 Alignment Accuracy의 향상이 이루어졌다. 초기 Stepper는 Mask Pattern대 Wafer상에서의 Pattern 비율이 1:1이나 5:1 또는 10:1의 축소투영노광방식으로 설계되었으나 Mask Patterning과 Size의 한계로 인하여 5:1 축소투영방식이 주류를 이루게 되었다. 다시 1990년대 중반부터 개발된 "Step and Scan" Type의 Scanner는 4:1 축소방식으로 Mask Patterning의 부담을 주기는 했지만 점점 커지는 Chip Size에 대응하고 생산성을 높일 수 있도록 한 노광장비이다.

해상력은 Light Source의 파장과 밀접한 관계를 갖는 데 초기의 g-line(λ=436㎚)을 이용한 노광장비로는 약 0.5㎛ 수준의 Patterning이 가능하였고 i-Line(λ=365㎚)을 이용하면 약 0.3㎛ 이하의 Patterning도 가능하였다. 계속하여 짧은 파장의 light source 개발은 OAI(Off Axis Illumination), PSM(Phase Shift Mask) 등과 같은 기타 부대 기술과 함께 해상력 향상에 기여하게 되었다. 최근에는 KrF Laser(λ=248㎚)를 Source로 하는 노광장비의 개발과 Resist의 발전 그리고 기타 부대기술의 향상으로 인하여 0.15㎛ 이하의 Patterning도 가능하게 되었다. 현재 ArF Laser(λ=193㎚)를 Source로 하는 Scanner 장비는 0.10㎛까지의 Device 개발을 목표로 개발하고 있다.

2-2. KrF & ArF Lithography 비교

Lithography 공정에서 분해능과 촛점심도는 Process Margin을 결정하는 중요한 공정 변수이다. 식 1은 분해능을 나타내고 식 2는 촛점심도를 나타낸다.

$$R = K1 * \lambda/NA \quad - (1)$$

$$\text{촛점심도} = K2 * R^2/\lambda \quad - (2)$$

수식에서 K1과 K2는 공정 상수로 Resist 종류와 두께, 노광조건, Mask 종류 등에 따라 변한다. 현재 KrF의 경우 0.60NA Stepper/Scanner 장비가 선행 Device Fab. line에 64M 이상급의 Device 양산 이용되고 있고, 추후 0.70NA 급의 High NA KrF 장비가 올해 하반기부터 도입되 생산에 적용될 예정에 있다. 0.60NA ArF 장비는 2000년에 개발될 장비로 아직 Infrastructure 구축이 미진한 상태이다. 그림 2, 3은 0.70NA KrF 장비와 0.60NA ArF 장비를 이용 Line/Space 패턴과 Isolated Line의 Patterning 결과를 보여주는 그림이다. KrF 장비의 경우 패턴의 크기가 0.13um에 가까이 다가감에 따라 Isolated line의 width가 급격히 감소하게 됨을 알 수 있다. Cell design rule이 Shrink됨에 따라 Peripheral 지역의 Isolated Tr CD Bias는 더욱 증폭됨을 알 수 있다. ArF의 경우 0.14um까지 Line/Space, Isolated Line이 비교적 잘 해상되었으나 0.13um 지역에선 Patterning이 되지 않는 결과를 보이고 있다. ArF는 KrF와 다르게 아직 덜 성숙된 Performance를 보여주고 있다. 표 1은 K1 Factor에 따른 분해능의 한계를 표로 보여 준다. 1999년 하반기에 개발될 0.70NA KrF Scanner 장비로는 0.13um 급 Device 개발까지를 목표로 하고, 2001년 개발 예정인 0.75NA ArF scanner로는 0.10um 급의 Device 개발을 개발하려 한다. 그림 4는 0.70NA KrF 장비와 0.60NA ArF 장비를 이용 0.1um 급까지의 Device를 개발할 때 해결해야할 문제점에 대해 표시 하였다. 최근 몇 년 전까지 각 DRAM Maker들이 추구하고 있는 Roadmap은 노광장비, Mask, 또는 Process 환경 등을 고려하여 소자를 개발해 왔다. 그러나 최근 반도체 개발의 경향을 보면 이들 환경이 대체로 무시된 상황에서 개발 시기가 급격히 빨라져가고 있다. 이러한 개발 속도의 급 변화는 특히 Lithography 분야에 어려움이 가중되어 여러 가지 문제점을 야기하고 있다. 그중 대

표적인 것은 Mask Quality 문제이다. Mask 제작시 발생되는 Defect 문제와 Mask CD Uniformity 및 Mean To Target 값 등에의한 Mask Error Factor(MEF)라 정의 되는 Mask error가 소자의 선폭 변화에 증폭되어 나타나는 현상이야말로 이러한 개발에 장애가 되는 큰 과제이다. 식 3은 MEF의 정의를 나타낸다.

$$MEF = (\text{선폭변화}_{wafer})/(\text{선폭변화}_{mask}) \quad (3)$$

그림 5는 0.70NA KrF scanner를 이용 소자개발을 할 때 Mask Error Factor를 패턴의 종류별로 나타낸 그림이다. 130nm line/space로 이루어진 Gate line pattern의 경우 Mask error가 5nm로 주어 졌을 때, 이러한 Error가 Wafer에 전사되면서 증폭되는 효과는 약 4배 가량이 커져 20nm 선폭의 변화를 가져다 준다. 또 다른 문제로는 Peripheral 지역의 Design rule 문제이다. Cell 지역의 Design Rule이 작아지면 Peripheral 지역의 Design Rule은 Pattern Density에 의한 Optical Proximity Effect때문에 Cell의 Shrink ratio 만큼 작아질 수는 없다. 이는 Design rule이 작아질수록 Pattern Density가 다른 지역간의 Patterning Bias가 증폭되기 때문이다[5]. 소자 개발에 이러한 문제점들이 설계 단계에서부터 고려되어 OPC(Optical Proximity Correction)를 하지 않을 경우 제품개발에 실패할 가능성이 크다.

2-3. Next Generation Lithography

위에서 서술한 기술외에 차세대 Lithography에 대한 동향과 연구결과를 보면 현재 많은 전문가 들이 예측하는 차세대 Lithography의 후보는 157㎚(F2 Laser, Vacuum UV)와 EUV의 Optical Lithography와 EPL등과 같은 Non-Optical Lithography가 유력하다. 일반적으로 100㎚에서 70㎚ Patterning에는 157㎚ Lithography와 EPL이 70㎚ 이하에서는 EUV Lithography가 현재 강력한 후보로 각광을 받고 있다. 짧은 역사임에도 불구하고 157㎚ Lithography의 경우는 많은 연구기관 및 Tool Maker에서 지대한 관심을 가지고 빠른 개발의 진전을 보이고 있다. EPL의 경우는 오랜 개발기간에도 불구하고 근본적인 단점인 생산성, Stitching 등과 같은 문제로 DRAM Maker들은 EUV 기술을 선호하고 있으나 Mask Cost에 민감한 Logic Maker들은 오히려 EPL에 매력을 느끼고 있다.

위에서 언급한 차세대 Lithography 기술의 후보중 현재 가장 많은 진전을 보이고 있는 EPL에서 극복해야할 과제는 Stitching Accuracy와 Throughput 문제이다. 그러나 이러한 문제는 겉으로 드러난 문제일 뿐 실제 Patterning에 직접적인 영향을 미치는 문제들은 최근에야 구체화 되고 있다. Throughput을 높이기위해 사용하는 Electron Beam Mask를 통과하는 Electron들 사이에서 발생되는 Coulomb Interaction과 Space Charge Effect에 의한 Image Contrast 저하를 해결하여 적정 해상력을 유지시켜야 하는 현실적인 문제에 도달한 것이다. 이것을 해결하기 위해서는 근본적으로 Electron Beam의 Acceleration Voltage를 높여 Beam Blur의 폭을 작고 Intensity를 Uniform하게 하는 기술과 Mask상에서의 Pattern을 Correction하여 해결[6]하는 것이 현재의 큰 추세이다. 그림 6은 Mask의 Pattern Density에 따른 Resist Pattern의 결과를 보이고 있는데 Density가 낮은 지역이 높은 지역에 비해 상대적으로 Beam Blur의 Image Contrast가 높아 Patterning이 잘되어 있다. 앞에서 언급한 기본적인 것 외에도 이러한 현실적인 문제때문에 DRAM Maker보다는 Logic Maker에서 차세대 Lithography로 더 많은 고려가 되고 있다.

최근에 각광을 받고 있는 VUV(157㎚, Vacuum UV)와 EUV(13.4㎚, Extream UV) 기술은 서로 약간 상충적인 장단점을 가지고 있다. Beam Source 측면에서는 모두 특별한 문제가 없고, 서로 개념은 다르지만 Mask 측면에서는 앞으로 개발해야할 많은 문제들을 가지고 있다. 특히 VUV의 경우는 사용가능한 Resist의 개발이, EUV의 경우에는 원하는 수준의 NA값과 반사율을 갖는 Optic Lens의 개발이 시급하다.

References

1. K. H. Baik, "Korean Roadmap for Microlithography into the Next Century", ME 35, 11 (1997)

2. J. C. Jung, C. K. Bok and K. H. Baik, "Design of cycloolefin-maleic-anhydride resist for ArF lithography", SPIE 3333, 11 (1998)

3. H. G. Kim, M. S. Kim, C. K. Bok, B. J. Park, J. W. Kim, K. H. Baik and D. H. Lee, "Tailoring of isolation structures with top-surface imaging process by silylation", SPIE 3333, 74 (1998)

4. D. Yim, H. S. Kim and K. H. Baik, "Intrafield critical dimension variation using KrF scanner system for 0.18-㎛ lithography", SPIE 3334, 77 (1998)

5. C. N. Ahn, H. B. Kim and K. H. Baik, "Novel approximate model for resist process", SPIE 3334 752 (1998)

6. C. K. Kim, C. Hur, Y. S. Kim, K. H. Baik, and I. H. Choi, "A Highly Accurate Cell Projection Mask for Applications to Sub-130㎚ Patterning", EIPBN'99 (1999)

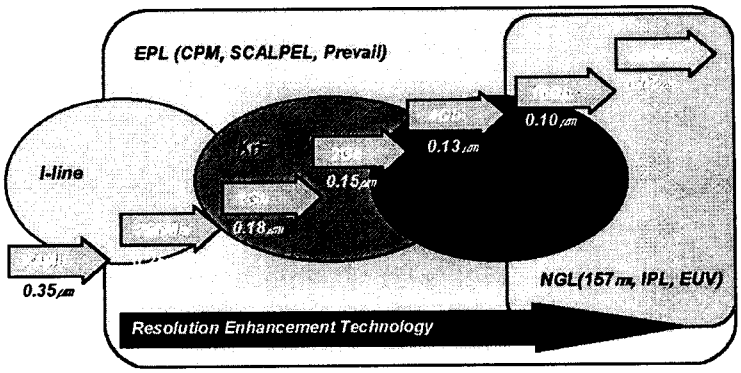

그림 1. Lithography Roadmap.

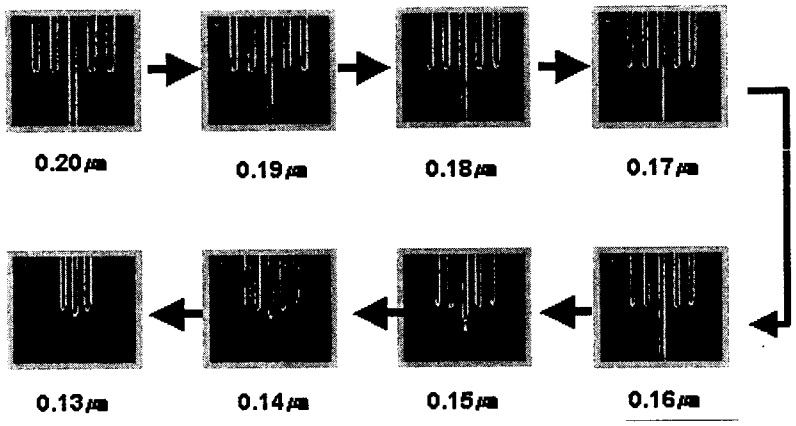

그림 2. 0.70NA KrF 장비를 이용한 Patterning 결과.

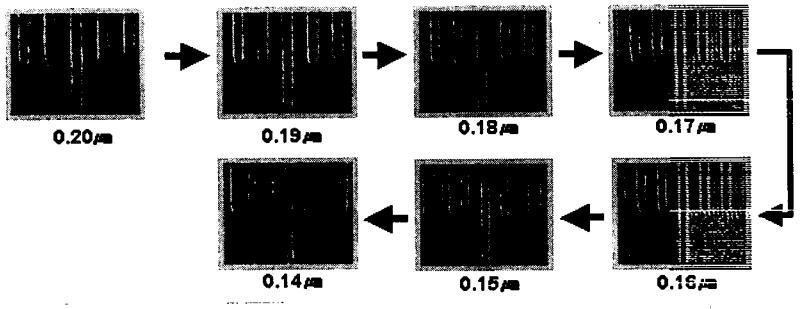

그림 3. 0.60NA ArF 장비를 이용한 Patterning 결과.

	0.60NA	0.70NA	0.75NA
KrF/0.38(current)K1	160nmL/S	135nmL/S	125nmL/S
ArF/0.40(current)K1	130nmL/S	110nmL/S	105nmL/S
ArF/0.38(future)K1	125nmL/S	105nmL/S	100nmL/S

*K1 : resolution process parameter * R = K1 λ / NA

표 1. 공정상수에 따른 한계 해상능력.

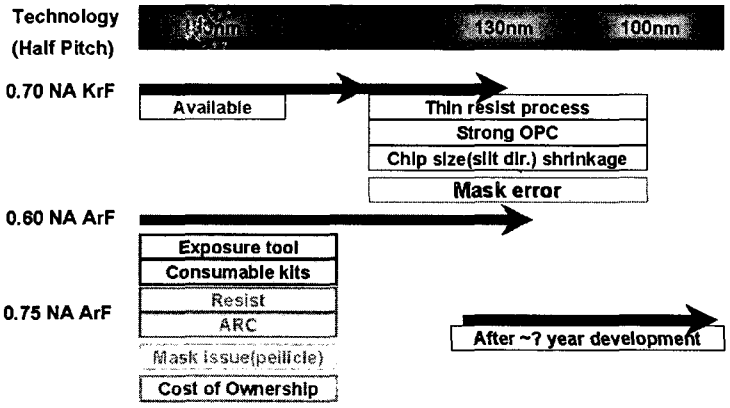

그림 4. KrF/ArF 장비를 이용한 소자개발시 고려되어야할 문제점.

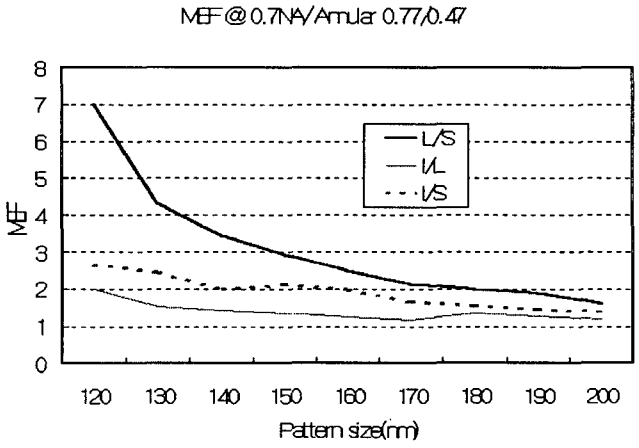

그림 5. 0.70NA KrF 장비를 이용한 Pattern 종류에 따른 Mask Error Factor.

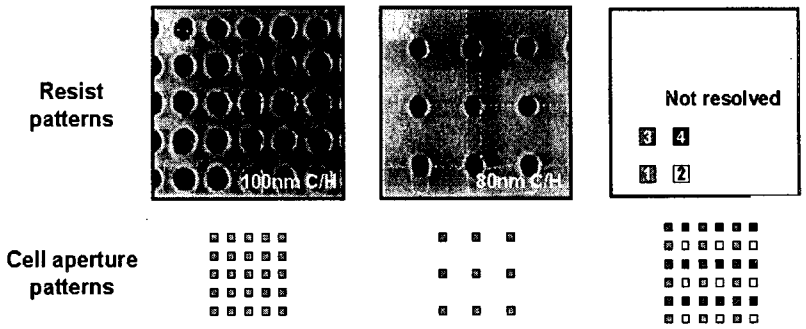

그림 6. EPL에서 사용하는 Mask의 Pattern Density에 따른 Patterning 결과.