

## 미래 반도체 기술과 시스템 IC 2010 사업

박영준, 성만영\*, 박세근\*\*, 김재석\*\*\*  
서울대학교 반도체공동연구소 및 전기공학부 (전화 : 02-880-5440 / 팩스 : 02-887-6575)  
\*고려대학교 전기전자전파공학부 (전화 : 02-3290-3221 / 팩스 : 02-921-0544)  
\*\*인하대학교 전자전기컴퓨터공학부 (전화 : 032-860-7434 / 팩스 : 032-875-5882)  
\*\*\*연세대학교 기계전자공학부 (전화 : 02-361-4018 / 팩스 : 02-312-4584)

## Future Semiconductor Technology & System IC 2010

Young June Park, Man Young Sung\*, Se Geun Park\*\*, Jae Seok Kim\*\*\*, Ji-Won Jung\*\*\*\*  
Inter-university Semiconductor Research Center & School of Electrical Engineering, Seoul National University  
\*School of Electrical Engineering, Korea University  
\*\*School of Electrical & Computer Engineering, Inha University  
\*\*\*School of Electrical & Mechanical Engineering, Yonsei University  
\*\*\*\*Inter-university Semiconductor Research Center, Seoul National university

### 요약

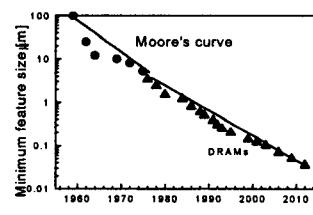
극 미세 기술과 이에 수반되는 고가 장비와 시설에 대한 대량 투자, 그리고 고속, 저전력, 멀티미디어로 대변되는 칩의 다기능화라는 반도체 기술의 기술적 측면과 산업적 측면을 조망한다. 이러한 환경 내에서 산업화 이전 핵심기술을 산·학·연이 공동 개발함으로써, 연구개발 위험도를 줄이고 국가적으로 핵심기술을 위한 인프라를 구축하고자 1998년부터 시작된 시스템집적반도체기반기술개발사업 (System IC 2010 : A Collaborative Project for Excellence in Basic System IC Technology)의 내용과 방향을 제시하고자 한다.

### I. Moore 법칙과 McCalfre 법칙

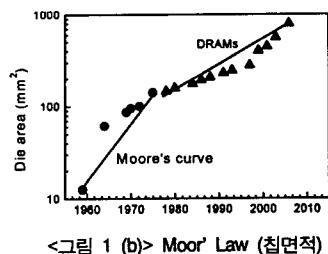
무선통신에서 필요한 정류기(rectifier)를 고체로 구현하자 시작된 반도체 응용 동기는 1947년 바딘(Bardeen), 브래튼(Brattain), 쇼클리(Shockley) 트랜지스터 발명 등으로 구체화되었다. 트랜지스터 발명 후, 50년대 산업활동의 시작은 전공관을 생산하던 회사가 트랜지스터를 채용하는 노력으로 시작했다고 할 수 있다. 1960년에 산화막을 불순물 확산 마스크로 사용하는 프라나(Planar) 기술, 그리고 집적회로 기술이 나타나기까지 50년대는 트랜지스터를 생산기술로 정착시키기 위한 시대였다고 할 수 있다. 초기 산업의 주도권은 Raytheon 회사와 같이 전공관을 생산하던 회사가 가졌다. 그러나 이 주도권은 그 전에 전공관과 같이 전자부품 경험이 없는 TI와 같이 새 회사로 넘어가게 되었다. 즉, 기존의 전공관 시장에 대한 부담이 없이 연구와 생산 목표를 정하고 이를 실행할 수가 있었기 때문이다.

1960년에 산화막을 반도체 표면의 보호막과 패턴형성을 위한 막으로 사용하는 프라나 기술이 도입되고 난 후, 반도체 기술은 회로를 소형화함으로써 시스템의 신뢰성을 증가하려는 군사적 요구와 집적도가 요구되는 디지털 제품에 급격한 요구가 맞아 떨어져 반도체 산업은 급격한 신장세를 보이기 시작했다. 특히 기억 소자의 개발과 전자계산기의 한 개 칩화는 VLSI로 가는 길을 단축하는 전기를 마련하였다. 그리고 프로그램이 가능한 마이크로 컴퓨터의 등장은 컴퓨터 산업의 새로운 전기를 맞이하는 시기였으며, 웅용 프로그램의 발달로 마이크로 컴퓨터를 기초로 한 컴퓨터는 현대의 개인용 컴퓨터, 그리고 통신과의 연결에 의한 멀티 미디어의 세계로 발전하는 전기를 맞이한 것이다.

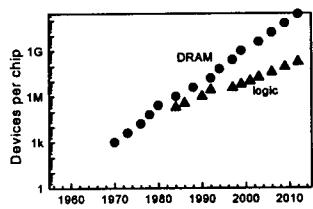
프라나 기술이 도입되고 MOSFET 소자가 인기를 끌 무렵 Intel의 설립자인 Moore가 집적도 증가를 당시까지 연도별로 그리면서, 이 증가가 지수 함수적으로 증가함을 보이며, 앞으로도 이러한 추세가 계속될 것이라고 예측했다. 이러한 예측을 무어의 법칙이라고 하며, 마치 전가의 보도처럼 모든 반도체 기술예측에서 사용되고 있다. 그리고 이러한 추세는 앞으로도 지속될 것이다(<그림 1(a)~(c) 참고>).



<그림 1 (a)> Moor' Law (최소선풍)

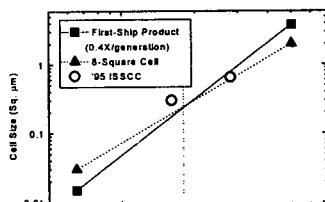


&lt;그림 1 (b)&gt; Moor's Law (침면적)

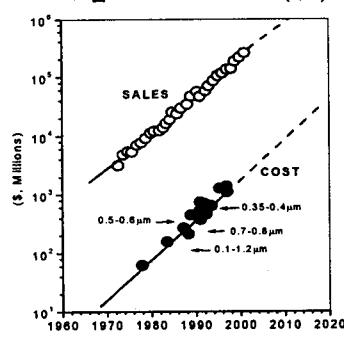


&lt;그림 1 (c)&gt; Moor's Law (집적도)

그러나 몇 개의 기술지표를 무어법칙에 의해서 그려보면, 서로 모순되는 변화를 예측함을 알 수 있다. 이를 무어의 패러다임이라고 하며, 이러한 패러다임을 개선하기 위해 새로운 패러다임이 전개됨을 함축하고 있다. 대표적인 예가 <그림 2>, <그림 3>의 DRAM 기술 예측과 Fab. 가격이다. <그림 2>에서 셀 크기 변화에 대한 무어법칙으로는 세대마다 셀의 크기가 0.4배씩 작아지는 칩의 요구를 수용하지 못함을 예측하고 있다. 또한 매년 증가하는 반도체 시장크기의 증가율보다 반도체 공장 건설비 증가율이 큼으로써 경제성 확보에 한계가 있음을 보인다.



&lt;그림 2&gt; Moore's Paradox(k, x)



&lt;그림 3&gt; Moore's Paradox

반도체 산업이 Moore의 법칙을 따른다면 통신산업은 McCalfie 법칙을 따른다. 즉, 통신네트워크의 가치는 사용자의 제공에 비례한다는 것이다. 새로운 사용자는 그 네트워크에 연결된 사용자에게 부가가치(additional value)를 가져다준다. 처음에 네트워크는 가치가 없지만 새로운 사용자가 전체 네트워크의 가치를 높여줌을 이야기하고 있다. 이와 같이 기술발전 위주로 발전하고 최고 기술 개발자만이 생존했던 반도체 산업을 Moore의 패러다임이라고 한다면 많은 개발자, 사용자를 참여시켜 전체 가치를 높여나가는 네트워크산업을 McCalfie의 패러다임이라고 할 수 있다.

## II. 한국 반도체 기술의 발전 과정

### (1) 메모리 산업의 역사

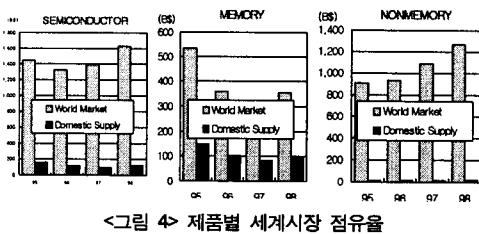
한국 반도체 기술 및 산업발전 과정은 한국과학기술연 구소(KIST)를 중심으로 1966년 NPN 바이폴라 소자의 제작 성공, 1971년에는 민성전자공업주식회사와 계약에 의한 혼성 집적회로 기술을 이용한 음성 전단증폭기 제작, 1973년 갈륨-인 단결정 성장에 의한 발광 다이오드, 1970년초 탁상 전자계산기 국산화, GaAs 및 Si 적층 재료 개발, 집적회로 기술을 도입한 depletion mode MOSFET 개발, 오디오 앰프용 집적회로의 개발 가능성 탐색기, 고미산업, KMI, 아남, 페어 차일드, 시그네틱스 등의 패키지 산업 시작 등이 그것이다.

1984년 이후는 한국 반도체 산업이 본격적으로 성장하기 시작한 시기이다. 대학, 연구소 중심 활동에서 기업 중심으로 변화하면서, 대규모 투자, 해외 고급 인력 유치로 대변되는 성장기로 볼 수 있다. 그리고 1995년 삼성전자가 메모리 분야에서 세계 1위의 매출 실적을 보이면서 메모리 부문 세계 1위 확보기로 성격을 지울 수가 있다. 삼성전자(주)의 메모리 분야의 주요 개발일정을 나열하면 다음과 같다.

- 1983년 : 삼성 64 KDRAM
- 1984년 : 삼성반도체통신 256 KDRAM 자체 개발 성공
- 1986년 : 1 MDRAM 개발
- 1988년 : 4 MDRAM 개발
- 1990년 : 16 MDRAM 개발
- 1992년 : 64 MDRAM 개발
- 1994년 : 256 MDRAM 개발
- 1996년 : 1 GDRAM 개발

## (2) 한국 반도체 산업의 특징

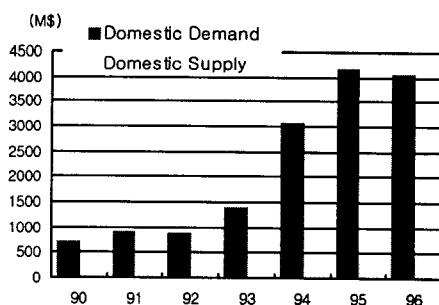
한국반도체산업의 특징은 다음과 같이 규정지을 수 있다. 첫째, 메모리의 과도한 생산량 편중(<그림 4> 참고), 둘째, 국내 칩 소비량에 대한 국내 반도체 산업체의 공급을 저조 (<표 1> 참고), 그리고 국내 장비업체들의 국내 장비 수요공급을 저조(<그림 5(a)>, <그림 5(b)> 참고)를 들 수 있다. 이러한 특징은 시스템 IC, 장비 및 재료산업의 취약성을 대변해 줌과 동시에 새로운 가능성을 제시해 주는 것이다. 즉, 한국은 시스템 칩 요구 절유율만 증가시켜도 시스템 IC 시장의 증가를 얻을 수 있다.



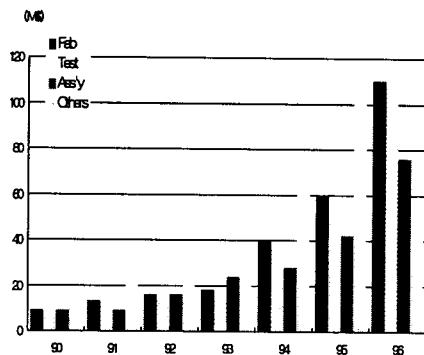
&lt;그림 4&gt; 제품별 세계시장 점유율

&lt;표 1&gt; 1996 Domestic Demand and Supply

	DEMAND	DOMESTIC SUPPLY		IMPORT		
		Supply	%	Import	%	Dependence on foreign supplier
C	Analog	1,859	201	1,458	34.1%	87.86%
	MOS Memory	695	643	52	1.2%	7.48%
	MOS Micro	1,507	53	1,454	34.0%	98.48%
	MOS Logic	661	118	543	12.7%	82.15%
	Bipolar Digital	65	1	84	1.5%	98.46%
	subtotal	4,587	1,016	3,570	83.6%	77.84%
	Discrete	767	208	559	13.1%	72.85%
	Opto Electronics	153	11	142	3.3%	92.83%
	Total	5,506	1,235	4,271	100%	77.56%



&lt;그림 5 (a)&gt; Production of Domestic Vendors (Equipment)



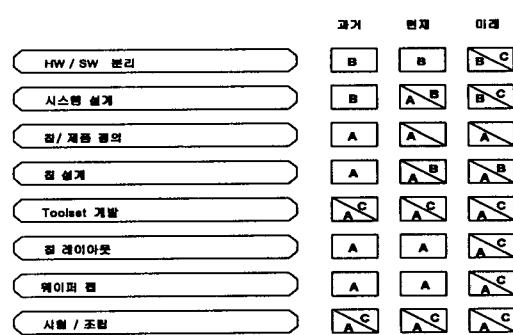
&lt;그림 5 (b)&gt; Material Demand &amp; Domestic Production

## III. 미래 반도체 산업의 발전방향

미래 반도체 산업 발전 방향은 크게 두 가지로 나눌 수가 있다.

첫째 방향은 시스템 산업과의 연계 방향이다. 미래 시스템은 "portability"와 "connectivity"로 대변되는 특징을 가지고 있다. 네트워크에 연결되어야 하며, 수송이 편해야 한다는 요구조건을 가진다. 네트워크 연결을 위해서 signal processing, RF 기능의 강화, 그리고 멀티미디어 기능이 강화되어야 하며, "portability"를 위해 저전력 시스템의 한 개 칩화가 요구되고 있다. 이와 관련하여 각 반도체 설계 활동(시스템 분리 기법, CAD 등)이 반도체 설계 기술자에 의해서 진행된 다기보다, 시스템 설계 기술자, 혹은 제3자(시스템 수요자)에 의해서 진행되는 비율이 증가하게 된다. 이를 다르게 표현하면 반도체 설계 기술 중 상당 부분이 수요자의 필요에 의해서 영향을 받을 수 있음을 말한다. 예를 들어 PC에 들어가는 여러가지 멀티미디어 환경 칩의 개발에 있어, 칩 자체 개발뿐만이 아니고 디바이스 드라이버 등 PC와의 인터페이스를 위한 개발환경 소프트웨어가 성공여부를 결정하는 등이 좋은 예이다.

<그림 6>은 시스템 설계 단계에서 각 활동 섹터 (A:소자업체, B:시스템 설계업체, C:제3자)가 어떻게 관여하는지를 과거, 현재, 미래 각 시대별로 표시한 표이다. 이 표에서 보듯이 과거에 반도체 혹은 설계자가 관여하던 시대로부터, 제3자(주로 수요자, 마케팅)가 관여하는 비율이 증가함을 알 수가 있다. 따라서 반도체 산업의 성공을 위한 국가 인프라구조 구축을 위해서, 이러한 부분의 인력개발, 기술개발이 중요한 과제가 되어야 할 것이다.



&lt;그림 6&gt; 시스템설계단계

둘째 방향은 반도체 제작을 위한 공정과 설계 기술 발전에 관한 것이다. 메모리는 공정기술, 비메모리는 설계 기술이라는 도식을 떠나 두 분야 모두 극한의 반도체 기술을 추구하게 된다는 것이다. 시스템 경쟁력이 경량화, 고속화, 다양의 메모리, 저전력화, 다기능화에 있으므로, 이를 성취하기 위한 기술은 극한기술을 사용하게 된다. 미래 시스템이 가져야하는 기술적인 모양을 정리한 것이 <표 2>이다. 10년 후 2010년이면 최소선폭이  $0.07\mu\text{m}$ , 최대 칩 주파수가 1GHz 이상이 됨을 보이며. 이에 수반되는 웨이퍼 크기, lithography, etching 장비의 개발 지침을 보여주고 있다.

&lt;표 2&gt; 미래 반도체의 기술적 모양

YEAR OF FIRST DRAM SHIPMENT M. MINIMUM FEATURE SIZE(μm)	1995 0.35	1998 0.25	2001 0.18	2004 0.13	2007 0.10	2010 0.07
Memory Bits/Chip (DRAM/Flash) Cost/Bit @volume (millicents)	64M 0.017	256M 0.007	1G 0.003	4G 0.001	16G 0.0005	64G 0.0002
Logic (High-Volume: Microprocessor) Logic Transistor (packed) Bits/bit (case SRAM) Cost/Transistor @volume (millicents)	4M 2M 1	7M 6M 0.5	13M 20M 0.2	25M 50M 0.1	50M 100M 0.05	90M 300M 0.02
Chip Frequency(MHz) On-chip clock, cost/performance On-chip clock, high-performance Chip-to-board speed, high-performance	150 300 150	200 450 200	300 600 250	400 800 300	500 1000 375	625 1100 475
Chip Size(mm) DRAM Microprocessor ASIC	190 230 450	280 300 660	420 360 750	640 430 900	960 520 1100	1400 620 1400
Maximum Number Wiring Levels(logic) On-chip	4-5	5	5-6	6	6-7	7-8

## IV. 시대별 기술 발전 전략

### (1) 반도체 국책 프로젝트

정부 및 공공기관의 역할은 1980년에 발족된 WTO 체제 이전과 이후로 나누어서 생각할 수가 있다. WTO 이전이 국가가 국가 산업 발전을 위해서 직접적, 주도적으로 지원이 가능한 시기였다면, 이후 체제는 이것이 불가능한 체제가 된다. 따라서 정부 및 공공기관의 역할은 이러한 방향에서 설정되어야 할 것이다.

1980년대는 1981년 반도체공업 육성계획 수립, 1982년 특정연구개발사업 출범으로 대변되는 정부주도형 연구개발이 강조된 시기였다. 한국전자통신연구소, 금성반도체, 삼성반도체통신이 개발한 VTR 집적회로로 개발 사업이 대표적인 예이다. 이 연구개발사업은 국가가 대규모 연구프로젝트를 주도함으로써, 협동 연구체제를 구축하고, 연구인력이나 자원 효율을 최대한 올리는데 지대한 공헌을 하였다고 할 수 있다. 특히 과기처, 상공부, 체신부가 공동으로 지원한 4MDRAM 개발 프로젝트는 한국전자통신연구소, 반도체 3사, 그리고 학계가 공동연구에 의해서 지원되었는데, 제품 개발 시기 등에 있어 경쟁의 원리를 도입함으로써, 개발 시기를 앞당기는 긍정적인 효과를 거두게 되었다.

1990년대는 국제 경쟁여건의 변화, 그리고 국가 산업정책 및 기술정책 관련 국제 규범이 변화함에 따라 국가정책이 변화하는 시대였다고 할 수 있다. WTO 체제 출범 그리고 냉전체제 종식에 따라 국경없는 경쟁체제 돌입, 그리고 세계 수준에서의 경제사회 패러다임이 변화함에 따라 국가 경제 목표는 기술혁신에 기초한 경제발전 단계로의 진입이라는 구조 전환기에 접어들게 되었다.

이러한 환경하에서 반도체 연구 및 개발활동은 정부주도에서 기업주도로 바뀌게 되었다. 기업 부설 연구소의 연구 개발력이 성장하면서, 상대적으로 국책 연구소와 대학의 역할이 축소되었다. G-7 프로젝트의 일환으로 1993년 출범한 '차세대반도체기반기술개발사업'은 기업연구소가 주도가 되어 진행되었고, 기반기술이 반도체 산업 경쟁력을 결정한다는 인식하에 이 사업 역시 공정기술과 제품기술에서 기반기술에 중점이 옮겨가게 되었으며, 반도체 미세 가공기술을 기제분야 등에 응용하는 MEMS 프로젝트가 지원되고 있어 이 분야가 활성화되고 있다.

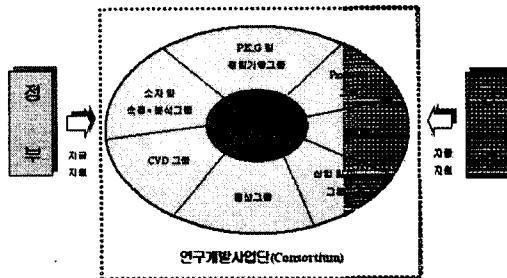
또한 교육부, 과학기술부, 통상산업부에 의해서 주도된 기술하부구조 구축의 일환으로 서울대 반도체공동연구소, 한국과학원 설계교육센터(DEC)가 설립되었고, SETEC 등을 통해 전자부품, 재료 설계인력 양성 사업 등이 추진되고 있다.

### (2) 시스템 IC 2010

과학기술부와 산업자원부에서는 1997년과 1998년에 시스템 집적 반도체 기술혁신을 통한 반도체산업 구조고도화와 반도체산업의 기술기반 확립이란 목표로 기획사업을 수행하였다. 이 기획사업이 도출한 사업의 목표는, 첫째 시스템 IC 설계 기술을 포함하는 광범위한 반도체 핵심 기술의 공동 연구, 둘째 이를 통한 대학 및 국책연구소에 반도체 연구인프라 구축, 셋째 광범위한 인력 네트워크와 기술 교류 네트워크의 구축이다.

이를 위해서 1998년 10월 한국반도체연구조합내에 시스템집적반도체연구개발사업(System IC 2010 : A Collaborative Project for Excellence in Basic System IC Technology)을 위한 사업단이 구성되고, 사업 규정이 확정되었다. 사업기간은 일차적으로 1998년 12월부터 2003년 9월까지 56개월간이며, 1차년도 사업비는 총 250억으로 정부지원비가 약 12억이고, 나머지는 민간기업에서 지원되고 있다. 현재 1차년도 과제가 진행중이며, 경북대학 등 15개 대학과 한국전자통신연구원 등 6개 기관, 그리고 삼성전자 등 44개 업체가 참여하고 있으며, 이 중 중소기업은 35개 업체가 포함되어 있다.

<표 3>은 현재 진행중인 과제 수행현황을 표시하고 있다. 표에서 보듯이 과제를 크게 시스템 IC 분야, 선행기반 및 장비/재료 분야로 구분하고 각 분야를 7개 소그룹으로 나누었다. 이 소그룹이 연구 수행 및 기술교류의 기초 단위가 되도록 하였고, 7개 연구그룹별로 기초연구 및 기반기술을 대학·국가 연구소·기업이 공동으로 참여하여 실시하도록 하였다. <그림 7>은 이러한 개념도를 도식화한 것이다.



<그림 7> 시스템 IC 2010사업의 연구수행체계

시스템 IC 분야는 CPU 개발 분야, 통신용 IC 분야, 그리고 산업 및 IP 그룹으로 구성되어 있다. 그리고 장비, 재료 분야는 배선, CVD 그룹으로, 선행 기반 분야는 소자 및 패키지 등 그룹으로 구성되어 있다. 특히 산업 및 IP 그룹은 시스템 IC 분야에서 창출되는 핵심 설계 블록을 IP화 할 수 있는 프레임워크인 IP data base 구축을 중심으로 중소기업 핵심 IC 지원, 그리고 CAD 환경 구축을 포함하고 있다.

또한 가장 중요한 사업방침은 연구결과물(IP 등)이 저적재산권으로 공유할 수 있는 네트워크를 만드는 것인데 이러한 저적재산이 얼마나 많이 사용되었는지가 평가에 반영될 수 있도록 하고 있다. 그리고 기술료 상환 후에는 해당기관에 실시권 양도를 하도록 규정되어 있다.

<표 3> 과제수행현황

분야	Group	과제명
시스템 IC	Processor	고성능 Embedded CPU/MCU 기반기술개발 고성능 Embedded CPU/MCU 기반기술개발 Application Specific Embedded Memory Logic 설계기술개발 Embedded Flash를 결합한 System on Chip 개발 Media Processor 설계기술개발
	통신	광대역 유무선 통신용 핵심 IC 설계기술개발 광대역 Network용 핵심 IC 설계 기술개발 오디오 및 테이터방송 수신기 칩세트 설계 기술개발 초고속정보망의 보안을 위한 공개키 암호설개발
	산업 및 IP	자동차용 IC설계기술개발 아날로그 및 혼성신호 IC 설계 기술개발 메모리IP 및 설계자동화 S/W 개발 중소기업의 ASIC 개발지원 첨단 ASIC Foundry를 이용한 중소기업용 ASIC 기술개발 Power/Yield Driven Layout Migration CAD S/W IP DB 개발
	배선	구리배선용 저유전율질 개발 배선공정기술연구 배선공정기술연구 다층배선 모델링 및 인터커넥트 파라미터 추출 S/W 개발 반도체구리배선을 위한 도금기술개발 Fluorine을 포함하지 않은 Low-K( $k < 2.5$ ) 유기박막의 PECVD 증착 Sub-micron용 in-situ Electroplating Process의 개발 300nm 배선형상용 CVD 장비개발 300nm CMP장비개발
	CVD	300mm용 Etching Source 개발 Precursor 개발 3차원시스템집적반도체를 위한 실리콘 선택적 결정성장연구 CTC개발 300mm Capacitor 형성용 CVD 장비개발 300mm Capacitor 형성용 CVD 장비개발 300mm Si-Wafer 및 Epi 개발 RF Auto Matching System 개발
	소자 및 측정 분석	FRAM용 Data Storage 소자기술개발 100A급 반도체용 박막의 측정분석기술개발 50nm급 소자 제작을 위한 Lithography Simulator 개발 주사 초단파 현미경을 이용한 유전체의 특성측정분석 기술개발 고집적소자에의 응용을 위한 다결정 Si-x-Gex 게이트 전극개발 투과전자현미경을 이용한 반도체소자의 미세구조 및 조성분석 기술개발 리소그래피 공정의 초점偏差 확장기술연구
	PKG & 정밀가공	300mm用 TRACK 장비개발 300mm 공정장비용 Stage의 고속 초정밀화 기술개발 Flipchip Die Attach 장비개발 첨단 IC Package 개발

## VI. 결론 및 향후 개발 추진 방향

한국 반도체가 현 메모리 반도체생산 기술 우위에서 더욱 발전하여 시스템 반도체에서도 세계시장 점유율을 늘여나가기 위해서 다음과 같은 기술 개발 체계를 구축 해 나가야 한다.

첫째, “시스템 IC 2010 사업”이 산업화이전 핵심기술 인프라 구축으로 투자되도록 유도한다. 이를 위해 대학 및 국책 연구소의 기초기술 지원에 지원한다. 연구 단위를 대단위로 하고 이를 특화 한다. 이 특화된 연구 단위를 중심으로 대학, 산업체, 연구소가 공동 연구를 추진하도록 하고 기술 인프라를 구축하고, 최소 5년에서 10년동안 지원하는 것을 원칙으로 한다.

둘째, 연구결과의 확산을 위한 새로운 방법의 창출이 필요하다. 그 예로 새로운 CPU 구조가 연구될 때, 국내 대학 및 연구소의 교육 시스템을 통해 응용 시스템 교육이 전국을 대상으로 동시에 실시되도록 기존의 교육 인프라인 서울대 반도체공동연구소(ISRC), 한국과학원의 반도체설계교육센터(IDE), 한국기술교육대학 반도체장비교육센터(SETEC), 연세대의 아식설계공동연구소, KETI, ETRI 등을 활용하고 연계방안을 모색하는 것이 중요하다. 이렇게 함으로써 핵심연구결과의 전파와 동시에 교육을 통한 마케팅이 이루어지도록 할 수 있다.

반도체 산업은 기술발전에만 주력하던 무어의 패러다임에서 네트워크에 의한 가치증가가 요구되는 MaCalfe의 패러다임으로 변화되고 있다. 이상과 같은 시스템 IC 2010 사업의 방향은 한국 반도체의 기술과 산업에 MaCalfe 패러다임을 조기에 도입하는 전기가 될 것이다.

## 참고문헌

- [1] "DATAQUEST SEMICONDUCTORS 1999 AND BEYOND", Dataquest Inc. Korea, 1999
- [2] "THE NATIONAL TECHNOLOGY ROADMAP SEMICONDUCTORS", SIA, 1994
- [3] "TECHNICAL INSIGHTS' : FAST CHIPS/SUPERSTORAGE", WILEY, 1997
- [4] "반도체혁신기술개발계획", 과학기술처, 1997
- [5] 시스템 IC 2010 사업에 관한 자료는 한국반도체연구조합 홈페이지(<http://www.cosar.co.kr>)에서 인용하였다.