

유한요소법에 의한 IGBT 전력반도체 모듈의 열해석

최영택, 김남균, 김상철, 김은동, 박중문
한국전기연구소 전력반도체연구그룹

Thermal Analysis of IGBT Power Module Package by Finite Element Method

Y.T. Choi, N.K. Kim, S.C. Kim, E.D. Kim, and J.M. Park
Power Semiconductor Group, Korea Electrotechnology Research Institute(KERI)

1. 서론

산업용 인버터 회로나 전력변환장치에 사용되는 전력반도체(power semiconductor)로 다이오드, 사이리스터, IGBT, 바이폴라 트랜지스터, MOSFET 등이 폭넓게 사용되고 있다¹⁾. 산업용으로 사용되는 전력반도체의 정격용량은 소용량 인버터용의 수kVA급에서 전력송전용의 수십MVA급에까지 이르고 있다. 이러한 전력반도체의 패키지 형태로는 모듈(module)형이 선호되고 있다.

최근에 제작되는 전력용 IGBT나 사이리스터는 단위 소자당 80~100A/cm²의 전류밀도를 보이며 이때 소자의 손실(power loss)에 의한 발열밀도는 100~250W/cm²에 이른다. 따라서 전력소자에서 발생하는 손실열을 방출하여 소자의 junction 온도를 적정하게 유지하는 것이 가장 우선적인 패키지 디자인 조건이 되어왔다. 특히 전력반도체 모듈은 금속, 세라믹 및 고분자 등 열팽창계수가 상이한 재료들이 적층된 구조^{1),2)}이므로 모듈 내의 불균일한 온도분포에 의하여 응력이 발생한다³⁾⁻⁵⁾. 따라서 전력반도체 모듈의 열저항(thermal resistance)과 열응력을 최소화하고자 열적 특성이 우수한 재료를 사용하거나 소자배치 구조를 최적화하기도 한다⁶⁾⁻⁸⁾.

본 연구에서는 직접접합 절연기판(direct bonded ceramic substrate)을 채용한 전력반도체 모듈 패키지의 온도분포를 유한요소법으로 구하였다. 절연기판으로 AlN과 Al₂O₃를 사용할 경우를 비교하였으며, 적층구조의 규격을 변화시켜 온도분포 변화를 조사하였다. 열해석 결과를 바탕으로 IGBT 모듈 패키지의 열응력 분포를 유한요소법으로 구하여 모듈의 열-기계적 취약부위를 조사하였다.

2. 열해석 모의실험

1) 열해석 모델링과 기준 모델

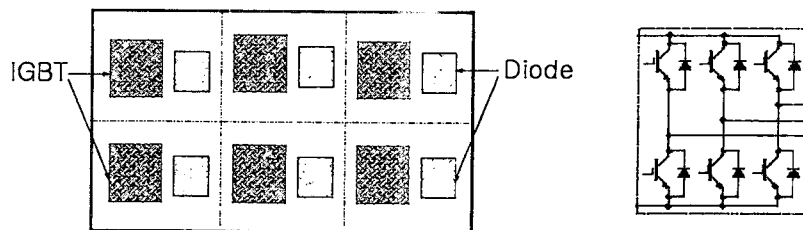


Fig. 1. 6-pack IGBT module.

열해석 대상 모델은 600V 200A급 IGBT 모듈로서 Fig. 1과 같이 6쌍의 IGBT 및 다이오드가 각각 역병렬로 연결된 구조이다. 6쌍의 소자들이 일정한 거리를 유지하며 주기적으로 배열된다는 점을 고려하여 1개의 IGBT-다이오드 쌍을 해석대상으로 선택하여 모델링하였다. 열해석은 정상상태(steady state) 발열 조건으로 범용 해석프로그램인 ANSYS 5.3을 이용하여 행하였다.

IGBT 모듈 패키지의 적층 단면을 Fig. 2에 개략적으로 나타내었다. 모듈 패키지는 7개의 주요

층으로 이루어져 있는데 그림에서 세라믹(ceramic)은 알루미늄나(Al_2O_3) 혹은 AlN 절연기판이 사용되었다. 한편 본 해석 실험이 패키지 일부 재료의 두께와 면적 변화에 따른 영향을 조사할 것이므로 기준 모델을 Table 1과 같이 정하였다.

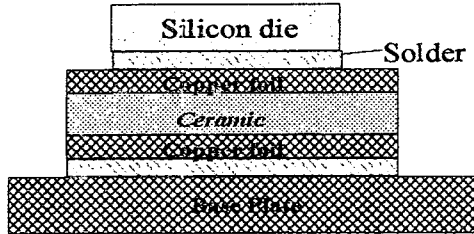


Fig. 2. Structure of multilayered IGBT module package.

Table 1. Materials and dimensions of standard thermal analysis model

Component	Size(mm)	Material
Die	IGBT	9.9x10.8x0.41
	Diode	7.0x7.0x0.30
		Silicon
Solder 1	20.0x12.8x0.10	Pb90-Sn10
Cu foil	20.0x12.8x0.25	Copper
Ceramics	20.0x12.8x0.38	Al_2O_3
	20.0x12.8x0.63	AlN
Cu foil	20.0x12.8x0.20	Copper
Solder 2	20.0x12.8x0.20	Pb37-Sn63
Base metal	20.0x12.8x3.0	Copper

2) 해석 변수

① 절연기판 재료의 영향

Al_2O_3 DBC(direct-bonded copper)와 AlN을 절연기판으로 사용한 경우를 각각 비교하였다. 사용한 Al_2O_3 및 AlN 기판의 열전도도는 각각 24, 135W/m· $^{\circ}C$ 로 25~150 $^{\circ}C$ 범위에서 온도의존성을 고려하였다. 기판의 두께는 각각 0.38, 0.635mm였다.

② 솔더층의 두께에 대한 영향

Table 1의 기준모델은 IGBT와 다이오드간의 칩간 거리가 1mm이며, 고온 솔더(솔더 1) 두께가 100 μm , 알루미늄나 절연재 두께가 380 μm (AlN의 경우 635 μm), 저온 솔더(솔더 2) 두께가 200 μm 인데 두 종류의 솔더의 두께를 모두 1/2배 혹은 2배로 변화시켜 열해석하였다.

③ 절연기판의 면적 변화의 영향

기준모델의 기판 면적(20.0x12.8m²)의 최대 3배까지 증가시켜 모듈 내부의 온도분포를 고찰하였다.

3) 해석 조건

IGBT 및 다이오드 소자의 25 $^{\circ}C$ 에서의 스위칭 특성과 $V_{CE(ON)}$ (혹은 V_F) 측정값으로부터 소자에서 발생하는 손실(power loss)을 계산하였다. 이 손실 전력을 IGBT와 다이오드 칩 면적으로 나누어 발열밀도를 계산한 결과 각각 96W/mm², 65W/mm²로 나타났다.

전력소자에서 발생한 열은 전도에 의하여 베이스 금속판(Fig 2에서 아래 방향)을 통해서만 방출된다고 가정하였다. 따라서 베이스 금속판에서의 열해석 경계조건은 다음 두 가지로 정리하였다. 첫째로 일정온도(constant temperature) 조건에 대한 가정(Case1)¹⁾으로 베이스 금속판의 온도가 일정하다고 간주한 경우이다. 즉 무한 방열판에 의한 이상적인 냉각조건인 경우로써 베이스 금속판의 온도(T_c : case temperature)를 110 $^{\circ}C$ 로 고정하여 열해석하였다.

두번째로 대류 조건에 대한 가정(Case2)³⁾이다. 모듈 내부의 열 플럭스를 단순화하여 베이스 금속판(Cu base plate) 내부에 유입되는 열플럭스가 모두 히트 싱크(heat sink)를 통해 대류 방열된다고 가정하여 다음 일차원 수식에 의해 등가열전달계수(H_{eq})를 구하였다.

$$q = -K \frac{\Delta T}{\Delta x}$$

$$H_{eq} * (T_w - T_{\infty}) = q \quad \text{따라서} \quad H_{eq} = \frac{q}{(T_w - T_{\infty})}$$

여기에서 ΔT =재료간 온도차, Δx =연전달 길이, T_w = 베이스판 온도, T_{∞} = 주변온도이다. 이러한 가정에서 위에 제시된 일차원 열전도와 대류에 의한 식을 이용하여 전력소자의 junction이

일반적으로 규정된 최대온도인 150℃에 도달하였을 경우 베이스 금속판에 존재하는 온도차이를 이용하여 전달되는 등가 열 플럭스를 구하였다. 따라서 구해진 값은 알루미늄 기판 모듈: 6521W/mm²℃, AlN기판 모듈: 9707W/mm²℃ 였으며 유한요소 모델의 열해석 시에 이 값을 부여하였다.

3. 결과 및 고찰

1) 열해석 결과

Fig. 3은 본 AlN 절연기판을 사용한 IGBT-다이오드 단위 전력소자쌍을 유한요소법으로 열해석

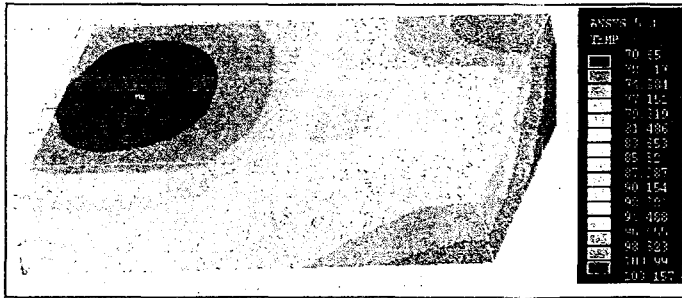


Fig. 3. Temperature distribution of IGBT-diode thermal analysis model.

한 온도분포를 보여주고 있다. 그림에서 왼쪽은 IGBT를 오른쪽은 다이오드 소자를 보여주고 있는데 IGBT 소자의 온도가 다이오드보다 훨씬 높음을 알 수 있다. 이는 IGBT의 발열밀도가 다이오드보다 훨씬 높기 때문으로 해석된다. Table 2와 3은 각각 Al₂O₃와 AlN 절연기판을 사용한 모듈 패키지에서 IGBT 소자 접합부의 최고온도 (T_{jmax}: max. junction temperature)

와 그로부터 최단거리(4.63mm)의 베이스 금속판의 한 점과의 온도차 ΔT를 나타내었다. Table 2와 3의 결과에 따르면 유한요소의 경계 조건으로 베이스 판의 온도를 일정(110℃)하게 한 경우와 베이스판의 열플럭스를 일정하게 한 경우 ΔT는 3%이내에서 부합함을 알 수 있다.

열해석 실험 결과 알루미늄을 절연기판으로 사용한 경우 AlN 절연기판의 경우보다 ΔT(즉 열저항)가 70% 가량 큰 것으로 나타났다. 이 결과는 알루미늄 절연기판의 열저항을 줄이고자 비록 통상의 두께(0.635mm)보다 얇은 기판(0.380mm)을 사용하였으나 열전도도가 AlN의 약 1/5로 낮기 때문으로 해석된다. 특히 알루미늄 절연기판을 사용한 모듈 패키지에서는 케이스 온도(T_c: case temperature)가 110℃인 경우 T_{jmax}은 142~151℃에 이르는 것으로 예측되었으며 25%의 열저항 마진을 고려하면 모든 경우 T_{jmax}>150℃이 되어 적절한 패키지 조건을 만족시키지 못하였다.

Table 2. FEM simulated max. junction temperature(T_{jmax}) and ΔT(Al₂O₃ substrate)

	베이스판 열플럭스=6521W/mm ² ℃ 경우		베이스판 온도=110℃ 경우	
	ΔT(T _{jmax} - T _{base-plate})	T _{jmax}	ΔT(T _{jmax} - 110℃)	T _{jmax}
기준 Model	36.0℃	147.0℃	35.6℃	145.6℃
기판면적 2배	33.4℃	101.4℃	33.4℃	143.4℃
기판면적 3배	32.8℃	87.4℃	33.2℃	143.2℃
Solder-2배	45.8℃	152.4℃	41.2℃	151.2℃
Solder-0.5배	34.0℃	144.3℃	32.8℃	142.8℃

Table 3. FEM simulated max. junction temperature(T_{jmax}) and ΔT(AlN substrate)

	베이스판 열플럭스=9707W/mm ² ℃ 경우		베이스판 온도=100℃ 경우	
	ΔT(T _{jmax} - T _{base-plate})	T _{jmax}	ΔT(T _{jmax} - 110℃)	T _{jmax}
기준 Model	21.1℃	105.32℃	22.03℃	122.03℃
기판면적 2배	21℃	77.0℃	21.1℃	121.09℃
기판면적 3배	20.8℃	68.3℃	21℃	121.01℃
Solder-2배	28.5℃	110.7℃	27.67℃	127.7℃
Solder-0.5배	19.2℃	102.5℃	19.14℃	119.2℃

고온 솔더(Pb90-Sn) 두께를 2배로 증가시켜 열해석하고 T_{jmax}에 대한 영향을 조사한 결과 알루미늄 절연기판을 사용한 모듈에서 T_{jmax}은 약 4.6℃ 상승하였고 이는 13%의 열저항 상승에 해당되

었다. 또한 AlN의 절연기판을 사용한 모듈에서 같은 조건으로 솔더를 두껍게 하면 약 25%의 열저항 증가가 예측되었다.

기판 면적을 기준면적(10.0x12.8mm²)의 3배까지 증가시켜 열해석한 경우 알루미늄 기판 모듈에서는 ΔT가 약 8.8%, AlN 기판의 경우 1.5%씩 각각 감소함을 알 수 있었다. 이는 모듈의 열저항이 작을수록 IGBT와 다이오드 단위소자쌍이 차지하는 면적의 증가가 열저항의 감소에 거의 기여하지 않는다는 의미이다. 실제로 IGBT-다이오드 소자쌍이 차지하는 면적은 곧 모듈 패키지의 방열

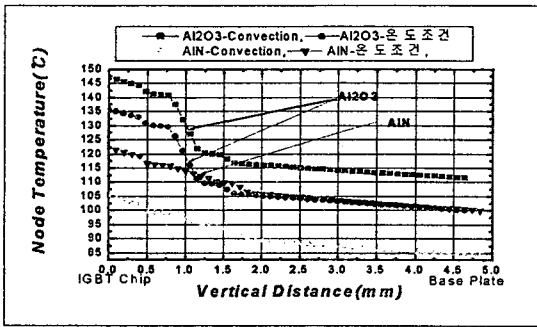


Fig. 4. Temperature profile simulated from junction to base plate of a module.

면적과 비례하는 관계에 있으므로 사실상 전력용 모듈의 제조 코스트와 비례하게 된다. 위의 결과로 미루어 AlN 절연기판을 사용한 IGBT 모듈에서는 열저항을 줄이기 위하여 방열면적을 증대시킬 필요가 없음을 알 수 있다.

Fig. 4는 IGBT 소자의 한 가운데의 절점 (node)로부터 베이스금속판까지의 온도분포를 보여주고 있는데 경계조건에 따라 모듈 내부의 온도는 다르지만 유사한 온도분포를 보임을 알 수 있다. 얇은 두께를 가진 솔더 층에서의 온도 변화보다 낮은 열전도계수를 가지는 절연기판에서 대부분의 온도변화가 발생함을 알 수 있다.

2) 열응력 해석결과

정상상태 방열 조건에서의 열해석 결과에서 나타난 각 절점에서의 온도를 기본 데이터로 활용하여 열응력 해석실험을 행하였다. Fig. 5(a)(b)는 각각 알루미늄과 AlN 절연기판을 사용한 IGBT-다이오드 모듈구조에서의 열응력 해석결과로서 패키지의 각종 재료규격에 변화를 주었을 때 전력소자를 포함한 각 층에서의 stress intensity 값을 보여주고 있다. Stress Intensity 값은 X,Y,Z 세방향에서 나타나는 주응력 값들의 차이중에 가장 큰 절대값으로 최대 전단응력에 의한 항복의 기준을 마련하기 위해 제시되는 값이다. 열응력의 최대값은 절연기판에서 나타나는 공통점을 보이지만 AlN에서 보다는 Al₂O₃ 기판에서 더욱 큼을 알 수 있다.

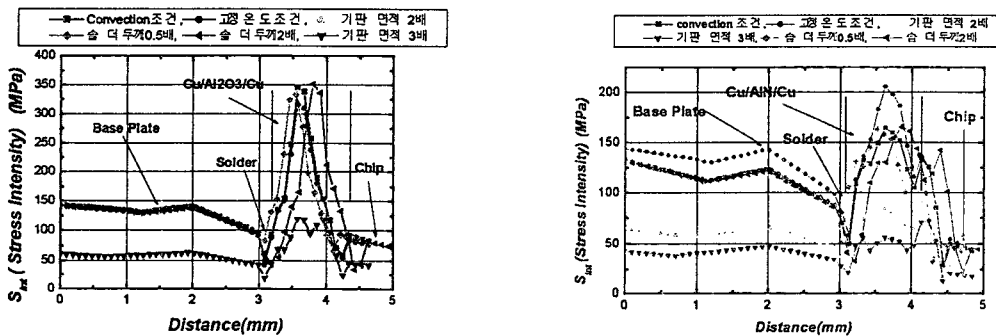


Fig. 5. FEM simulated stress intensity profile from IGBT power chip to base plate in a module (a) Al₂O₃, (b) AlN inserted as an insulating layer.

Table 4는 모듈 패키지의 각 구성재료에서의 최대응력값을 나타낸 것이다. 이 결과에 따르면 단위 소자쌍을 마운팅한 알루미늄 기판면적을 3배까지 확대하면 열응력은 기준모델의 40%까지 감소하였으며 AlN 기판의 경우에서도 비슷한 경향을 나타내었다. 앞서의 열해석 결과에서는 세라믹 절연기판 면적의 증가에 따라 열저항은 거의 감소하지 않은 것으로 나타난 것과 대조적이다. Pb-Sn계 저온 솔더와 고온 솔더로 구성된 두 개의 솔더층은 패키지 규격의 변화에 대하여 상반

된 열응력 거동을 보였다. 전력소자와 접합된 고온솔더는 기판면적의 변화나 솔더두께의 변화에도 불구하고 30~32MPa의 일정한 최대응력값이 예측되었으나 절연기판과 베이스 금속판을 접합하는 저온 솔더는 기판면적을 3배로 확대할 경우 열응력은 45MPa에서 16MPa로 현저히 감소할 것으로 예측되었다. Pb90-Sn 솔더층의 peel 접합강도가 40~60N/mm²을 고려하면 Table 4, 5의 고온 솔더의 최대응력은 파괴강도에는 미치지 못하지만 피로에 의한 파괴가 용이하게 일어날 수 있을 것으로 보이며 기준 모델의 저온 솔더층은 파괴강도에 근접한 열응력이 유지된 것으로 보인다.

Table 4. Maximum thermal stress (Alumina substrate module package)

Model	S _{eq}	S _{int}	각 재료에서 측정된 최대 S _{eq} (MPa)				
			Cu 베이스	저온솔더	Al ₂ O ₃ 기판	고온솔더	IGBT소자
기준 모델	347	400	131	45.2	355	31.8	96.7
기판면적 2배 확대	201	231	130	23.8	203	30.6	62.4
기판면적 3배 확대	141	163	107	16.3	143	30.3	45.6
솔더 두께 1/2배 Model	345	398	131	45.7	354	32.9	102
솔더 두께 2배 Model	357	412	131	45.0	360	31.5	89.1

Table 5. Maximum thermal stress (AlN substrate module package)

Model	S _{eq}	S _{int}	각 재료에서 측정된 최대 S _{eq} (MPa)				
			Cu 베이스	저온솔더	AlN 기판	고온솔더	IGBT소자
기준모델	166	193	131	41.6	176	30.5	50.4
기판 면적 2배 확대	96.6	108	93.5	20.2	101	31.6	31.7
기판 면적 3배 확대	73.6	81.2	75.0	14.0	71.3	31.4	45.6
솔더 두께 1/2 Model	164	183	130	45.2	175	30.7	52.0
솔더 두께 2배 Model	169	190	131	39.1	178	30.6	48.3

참고 문헌

- [1] C. A. Neugebauer et al, "The Packaging of Power Semiconductor Device," Gordon and Breach Science publishers, 1986.
- [2] J. Sergent et al., "Thermal Management Handbook for Electronic Assemblies," McGraw-HILL, pp.3.1~6.45, 1998.
- [3] P. McCluskey et al., "Packaging of power Electronics for High Temperature Applications," J. Adv. Microelectronics, Jan./Feb., pp. 19~24, 1998.
- [4] A. Lostetter et al., "Thermal Evaluation and Comparison study of Power Baseplate Materials," J. Adv. Microelectronics, Jan./Feb., pp. 25~27, 1998.
- [5] C. Lee et al., "An Optimization Study of Thermal Path from Plastic Package to Board," J. Int. Microelectronics and Packaging Soc., [21]1, First Quarter, 1998.
- [6] D. H. Chien et al., "Thermal Analysis of packaged GaAs Devices Using Chip Model with Finite Element Method," Int. J. of Microcircuits and Electron. Packaging, 20[1] 3-11,(1997).
- [7] C. van Godbold, V. Anand Sankaran and Jerry L. Hudgins, "Thermal Analysis of High Power Module," IEEE, Applied Power Electronics Conf. pp.140~146, 1995.
- [8] A. Ortege et al., "Substrate Conduction Mechanisms in Convectively Cooled Simulated Electronic Packages," Seventy IEEE SEMI-THERM™ Symposium, pp. 1~6, 1991.
- [9] N.K. Kim et al., "Charaterization of Large-Sized Soldering Interface by Peel Strength Measurement" will be submitted to J. Microelectronics and Packaging Soc..